

Aula 18/11

ALUNO(A): _____

ATENÇÃO: Vale ressaltar que esta atividade é NÃO AVALIATIVA, logo não é necessário o seu envio ao professor.

[Questão – 01] Descreva o fluxo de execução para as seguintes instruções no MIPS uniciclo de 32bits, incluindo os componentes (exemplo, ULA) utilizados:

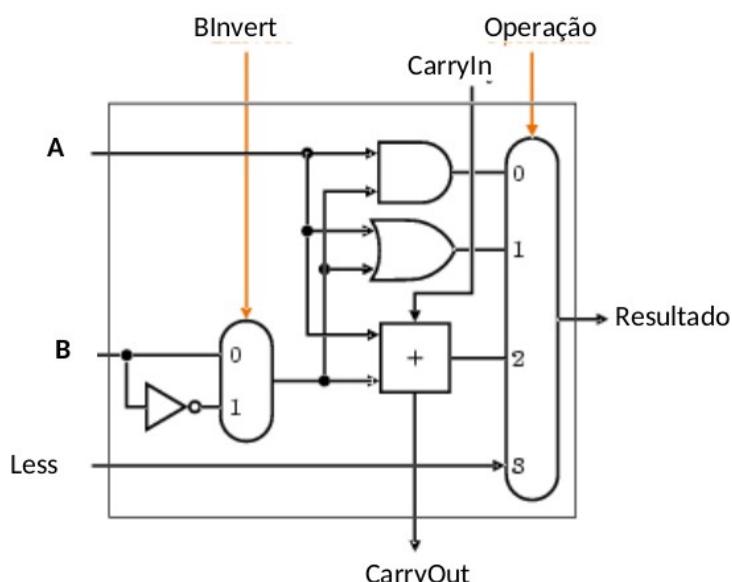
- add \$t0,\$t1,\$t2
- sw \$t1, 104(\$t0)

[Questão – 02] Descreva a flags (trilhas do circuito) da unidade de controle, no MIPS uniciclo de 32bits, para a execução de uma instrução BEQ.

[Questão – 03] Acrescentando, no máximo, 2 novos componentes básicos (portas lógicas e/ou mux), modifique o esquema de ULA abaixo de forma a dar suporte às seguintes instruções:

- nor rd, rs, rt (not or: rd = !(rs or rt))
- nand rd, rs, rt (not and: rd = !(rs and rt))
- not rd, rs (not: rd = !rs)

Descreva um exemplo com o fluxo de execução para cada instrução, apresentando o valor do seletor para cada multiplexador.



[Questão – 04] Considere uma máquina que possua três diferentes classes de instruções, e medidas da CPI idênticas às do último exemplo. Suponha que a medida do tamanho do código gerado para o mesmo programa por dois compiladores diferentes tenha apresentado os seguintes resultados:

Código do	Número de instruções (em bilhões) para cada classe de instrução		
	A	B	C
Compilador 1	5	1	1
Compilador 2	10	1	1

Classe de instrução	CPI para esta classe de instrução
A	1
B	2
C	3

Suponha que a máquina rode um clock de 500 MHz. Qual a sequência de código que executa mais rápido de acordo com a definição de MIPS? E de acordo com o tempo de execução?

[Questão – 05] Defina RISC e CISC. Descreva as suas principais características/vantagens e exemplos de processadores.

[Questão – 06] Descreva a Máquina de Von Neumann.

[Questão – 07] Considere um processador MIPS de 32 bits multiciclo, cujo controle é feito por uma unidade de controle FSM (máquina de estados finitos) responsável por sequenciar micro-ops ao longo de múltiplos ciclos de clock. Cada instrução passa por um subconjunto dos seguintes estados:

1. IF – Instruction Fetch
2. ID – Instruction Decode / Register Fetch
3. EX – Execute / Effective Address
4. MEM – Acesso à memória
5. WB – Write Back

a) Desenhe ou descreva claramente a máquina de estados da unidade de controle multiciclo para as instruções acima, indicando cada estado, seus controles principais (por exemplo: IRWrite, PCWrite, MemRead, MemWrite, ALUSrcA, ALUSrcB, RegWrite, etc.) e suas transições.

b) Suponha que a CPU esteja executando a seguinte sequência de instruções:

```
LW    $t0, 0($t1)
ADD   $t2, $t0, $t3
BEQ   $t2, $zero, L1
SW    $t2, 4($t1)
```

Calcule o número total de ciclos de clock necessários para executar essa sequência no processador multiciclo descrito. Mostre como chegou ao resultado.

