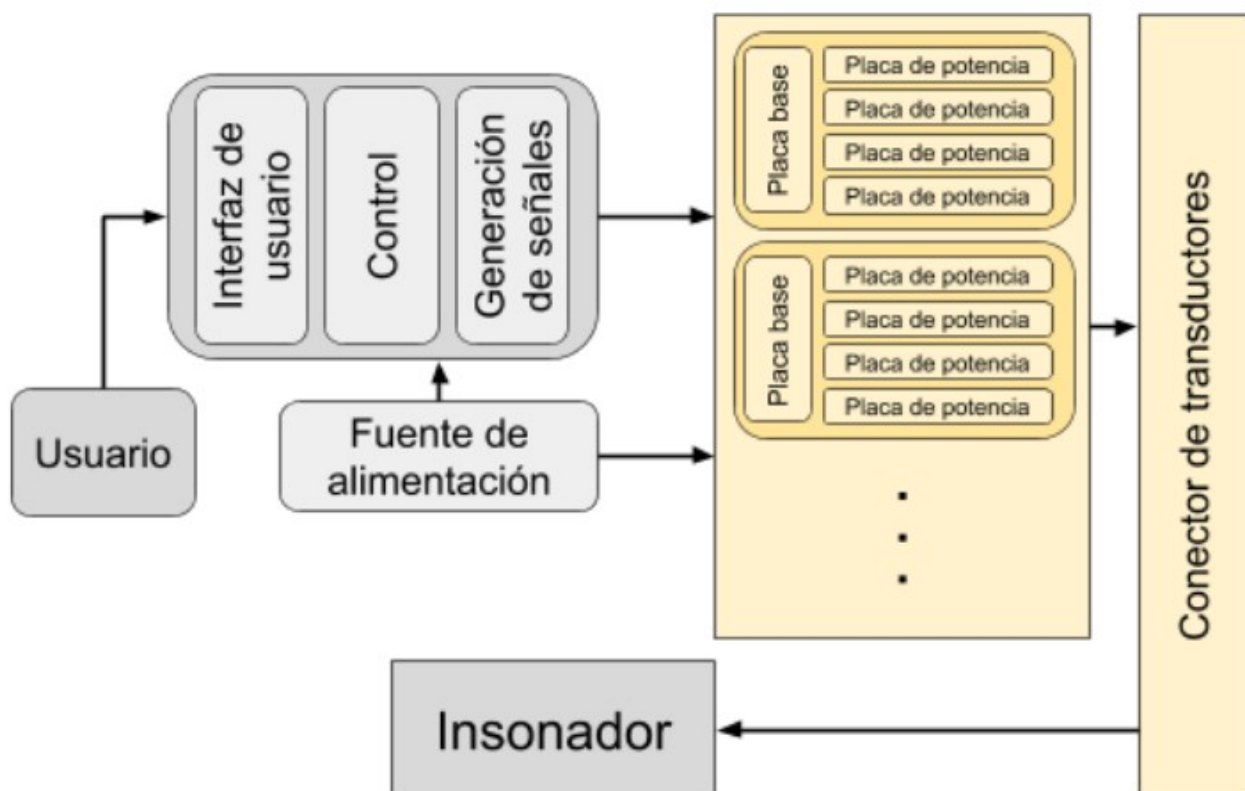


## Introducción

Este documento presenta la arquitectura y especificaciones técnicas para el sistema de control de transductores de ultrasonido focalizado (FUS) que se está desarrollando. El sistema está diseñado para proporcionar un control preciso sobre 64 canales individuales de transductores piezoeléctricos, permitiendo la generación de patrones de estimulación específicos para aplicaciones de neuromodulación en la médula espinal.

## Arquitectura del Sistema

El sistema de control está organizado en una arquitectura modular que comprende varios subsistemas principales, tal como se ilustra en la Figura 1.



**Figura 1:** Diagrama de bloques de la arquitectura general del sistema de control FUS.

### Componentes principales:

1. **Interfaz de Usuario:** Permite al operador configurar los parámetros de estimulación, iniciar/detener tratamientos y monitorizar el funcionamiento del sistema.
2. **Control:** Procesa los comandos del usuario y coordina la operación de todos los subsistemas. Implementa los algoritmos de corrección de aberración y los protocolos de estimulación.
3. **Generación de Señales:** Genera las formas de onda específicas para cada canal, incluyendo las características de frecuencia, fase, amplitud y temporización.

4. **Fuente de Alimentación:** Proporciona energía eléctrica estable y regulada para todos los componentes del sistema.
5. **Placas Base y Placas de Potencia:** Las placas base actúan como distribuidores de señal para múltiples placas de potencia, cada una controlando un elemento transductores.
6. **Conector de Transductores:** Interfaz física entre el sistema electrónico y los arrays de transductores.
7. **Insonador:** Conjunto físico de transductores que convierte las señales eléctricas en ondas de ultrasonido focalizadas.

## Placa Base de Generación de Señal

### Arquitectura basada en FPGA

La placa base de generación de señal constituye el núcleo del sistema electrónico de control y se basa en una arquitectura FPGA (Field Programmable Gate Array) que proporciona la precisión temporal y flexibilidad necesarias para controlar los 64 canales de manera simultánea. Esta placa actúa como interfaz entre el software de control y los circuitos de excitación de los transductores.

### Funcionalidad

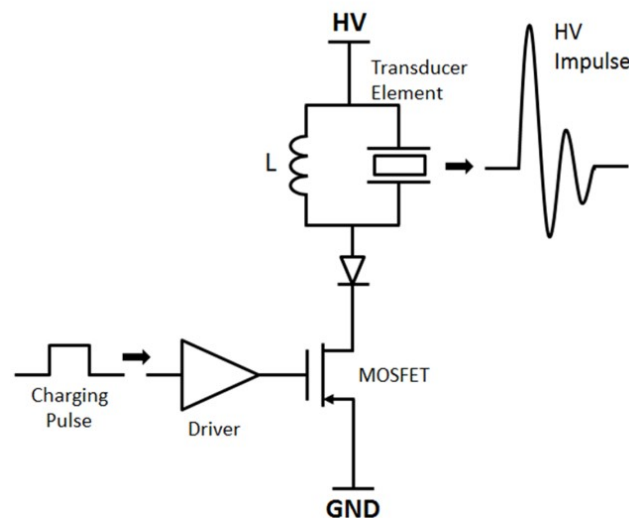
La FPGA recibe los parámetros de configuración desde el sistema de generación de señales del software de control, incluyendo:

- Frecuencia de operación para cada canal (típicamente 350 kHz)
- Fase individual para cada elemento (0-360°)
- Amplitud relativa de cada canal (0-100%)
- Patrones temporales (burst, PRF, duty cycle)

Estos parámetros son procesados por la FPGA que, utilizando DDS (Direct Digital Synthesis), genera para cada canal las señales digitales con la temporización precisa requerida para el protocolo de estimulación especificado. La FPGA garantiza una sincronización perfecta entre todos los canales con una precisión temporal inferior a 5 ns.

## Circuito de Excitación del Transductor

El circuito de excitación utiliza una configuración de conmutación MOSFET de alta velocidad para cada elemento piezoeléctrico, como se muestra en la Figura 2.



**Figura 2:** Circuito esquemático del driver para un único elemento transductor.

### Principio de funcionamiento:

1. La Placa Base de generación de señal emite un pulso de carga sobre el Transductor MOSFET a la frecuencia especificada
2. El driver amplifica la señal de control de baja potencia para activar adecuadamente la puerta del MOSFET.
3. El circuito conectado a una fuente de Voltage, carga el elemento transductor a través de una bobina (L).
4. La descarga rápida a través del MOSFET genera el impulso de alto voltaje (HV) necesario para excitar el elemento piezoeléctrico.

## Especificaciones Técnicas

### Parámetros de Estimulación

Parámetro	Valor	Notas
Frecuencia fundamental	270 kHz	Frecuencia óptima determinada mediante simulaciones
Voltaje de excitación	20-50V	Ajustable según intensidad requerida
Forma de onda	Square	Con posibilidad de configurar burst
Duty Cycle	0-100%	Típicamente 50% para neuromodulación
PRF (Pulse Repetition Frequency)	0.1-2 kHz	Configurable según protocolo
Tiempo de subida/bajada	<20 ns	Para conmutación eficiente

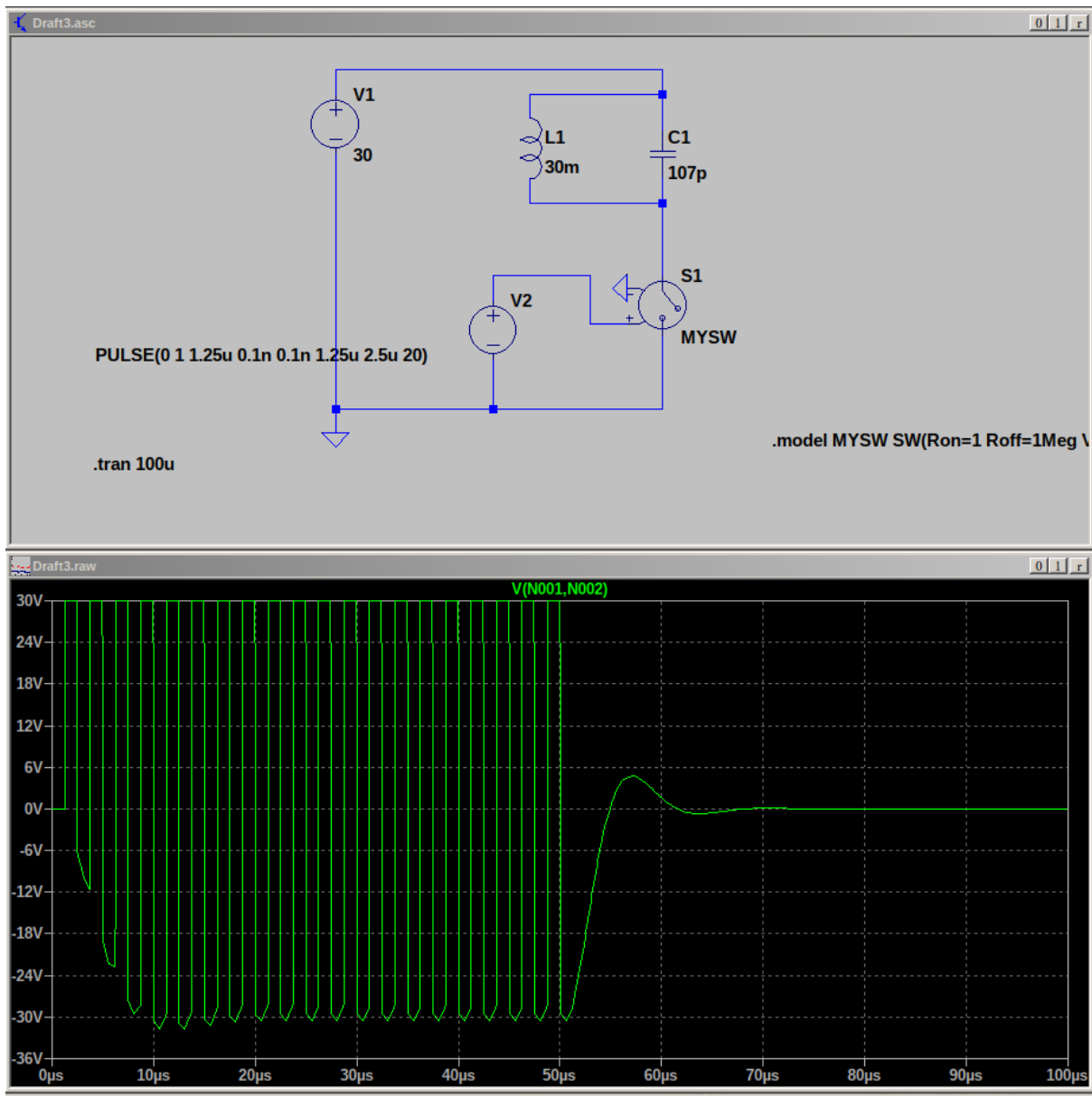
### Requisitos de Control

- Control de fase independiente para cada elemento (0-360°, resolución 1°)
- Control de amplitud independiente (0-100%, resolución 1%)
- Capacidad de implementar algoritmos de corrección de aberración en tiempo real
- Latencia sistema-transductor <500  $\mu$ s

## Especificaciones Eléctricas

- Alimentación principal: 220-240 VAC, 50-60 Hz
- Consumo máximo: 500W
- Protección contra sobrecorriente y sobretensión
- Aislamiento eléctrico según normas para dispositivos médicos (IEC 60601)

## Simulaciones Iniciales



The passive components **L1** have been optimized to improve transient response and compensation of the PZT's impedance, which ensures better signal integrity at the desired switching frequency of 400 kHz. The pulse signal from **V2** now drives the gate of the **MOSFET** more effectively, and the new model enhances the overall switching speed and reliability.

The output waveform, as shown in the lower part of the image, demonstrates a cleaner pulse with a peak-to-peak voltage of **50V** and a more stable frequency, providing an improved response for the high-frequency switching demands of the system. The transient response is also improved, with

minimal ringing and reduced distortion, which will help maintain efficient power delivery across all 64 channels.