SED-CM2

# Rappels logique séquentielle

* Un système séquentiel ou SED = système logique non combinatoire
* L’état des soties dépend de celui des entrées mais aussi des sorties (système bouclé)
* Synchrone (avec clock) / Asynchrone (sans clock)
* Mémorisation :
  + Un bit = Bascule
  + Registre
* Différents types de bascule avec leur table de vérités respectives

# Les registres

* Dispositif synchrone (mémorisation lors d’un évènement = front montant / descendant de l’horloge)
* 1 bascule D par bit à mémoriser
* 2 principes :
  + Principe SERIE : 1 bit écrit (ou lu) dans le registre + décalage (SHIFT)
  + Principe PARALLELE : à chaque évènement tous les bits sont écrit (ou lus) en même temps (en parallèle) dans le registre
* 4 types de registre
  + Série-Série
  + Série-Parallèle
  + Parallèle-Série
  + Parallèle-Parallèle
* Exemple au tableau (voir photo 24/10/2022)

# 

Soit un système séquentiel logique avec 2 entrées d’air (système pneumatique) à gauche, en bas, et en haut qui permette de déplacer un piston (fixé a des rails) qui peut ainsi se déplacer de haut en bas et permet de laisser passer ou de boucher les sorties d’air situées à droite. Soit :

* les entrées
* les sorties
* la position haute du piston
* la position basse du piston

|  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- |
|  |  |  |  |  |  |
|  |  |  |  |  |  |
|  |  |  |  |  |  |
|  |  |  |  |  |  |
|  |  |  |  |  |  |
|  |  |  |  |  |  |
|  |  |  |  |  |  |
|  |  |  |  |  |  |
|  |  |  |  |  |  |
|  |  |  |  |  |  |
|  |  |  |  |  |  |
|  |  |  |  |  |  |
|  |  |  |  |  |  |
|  |  |  |  |  |  |
|  |  |  |  |  |  |
|  |  |  |  |  |  |
|  |  |  |  |  |  |

# Trois représentations formelles d’un système séquentiel logique

## La représentation graphique : Les machines à états

* Etiquettes de transition
  + En mode fondamental (asynchrone)
  + En mode pulsé : Machine de MOORE (sorties niveaux), machine de MEALY (sortie pulsée)
* Système déterministe : lorsque deux conditions sont vraies et qu’on laisse le système choisir. Il faut donc éviter de créer un système basé sur une machine a état déterministe

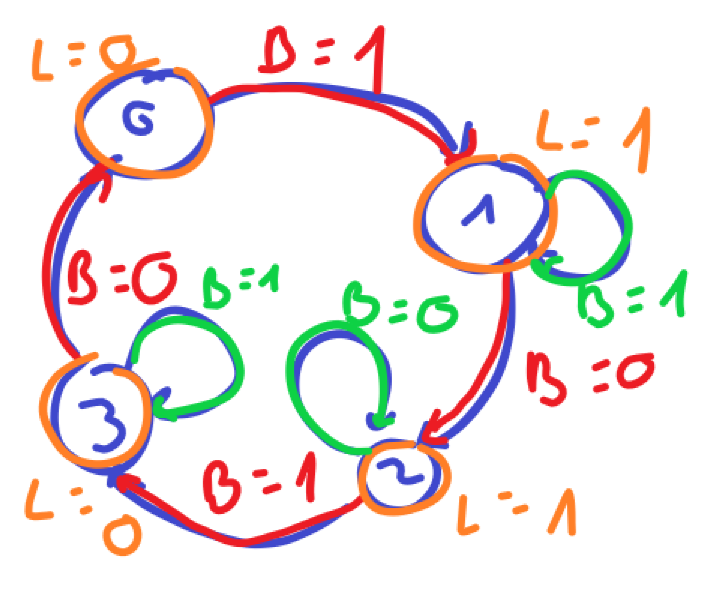
## Représentation tabulaire

* En ligne les combinaisons du vecteur d’état
* En colonne les combinaisons du vecteur d’entrée

# Passage d’une représentation à une autre

Exemple du télérupteur : Composé d’un interrupteur et d’une lampe, 2 cas possible (allumé/éteint), On souhaite avoir une mémoire de l’état de l’inter. Soit 4 états :

* Etat 0 : l’état initial (qui mémorisé l’état actuel de l’inter)
* Etat 1 : l’état ou la lampe est allumé
* Etat 2 : l’état de mémorisation de l’inter lorsque la lampe est allumée
* Etat 3 : l’état ou la lampe est éteinte



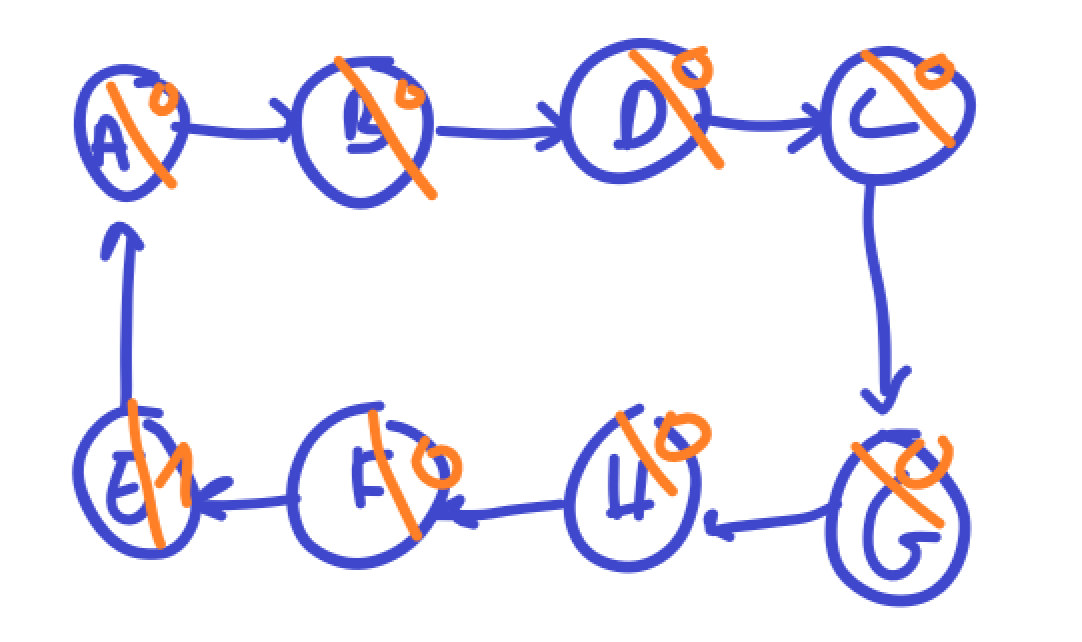
|  |  |  |  |
| --- | --- | --- | --- |
|  | Table de vérité | Table de vérité | Table de Kar |
| |  |  |  |  | | --- | --- | --- | --- | |  |  | |  | |  |  |  |  | |  |  |  |  | |  |  |  |  | |  |  |  |  | |  |  |  |  | | |  |  |  | | --- | --- | --- | |  |  |  | |  |  |  | |  |  |  | |  |  |  | |  |  |  | | |  |  |  | | --- | --- | --- | |  |  |  | |  |  |  | |  |  |  | |  |  |  | |  |  |  | | |  |  |  | | --- | --- | --- | |  |  |  | |  |  |  | |  |  |  | |

## Exemple : Machine de Moore

3. (et Q5) Tableau

|  |  |  |  |  |
| --- | --- | --- | --- | --- |
|  | |  | |  |
|  |  |  |  |  |
|  |  |  |  |  |
|  |  |  |  |  |
|  |  |  |  |  |
|  |  |  |  |  |
|  |  |  |  |  |
|  |  |  |  |  |
|  |  |  |  |  |

1. (Voir Q4)

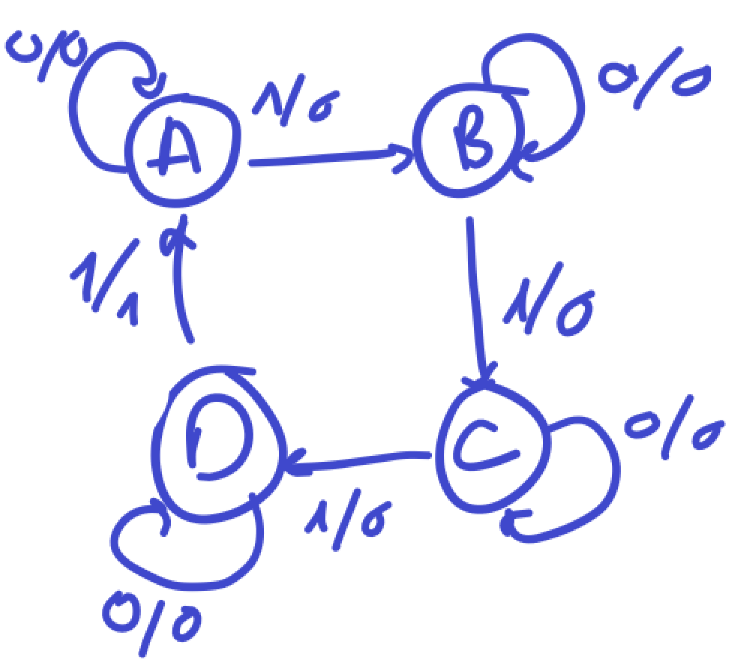


## Exemple : Machine de Mealy

2. (et Q5) Tableau

|  |  |  |
| --- | --- | --- |
|  |  | |
|  |  |  |
|  |  |  |
|  |  |  |
|  |  |  |
|  |  |  |

Les valeurs en rouge représentent la sortie



1. (voir Q4)