

# Проектирование топологии компонентов интегральных схем

## Контрольное мероприятие № 2. Проектирование топологии стандартной ячейки

Для заданной логической функции:

1. Сформировать электрическую схему pull-up (на р-канальных МОП-транзисторах).
2. Сформировать электрическую схему pull-down (на п-канальных МОП-транзисторах).
3. Сформировать полную электрическую схему.
4. Привести таблицу истинности заданной функции.
5. Провести моделирование работы электрической схемы для верификации таблицы истинности.
6. Для сформированной схемы нарисовать граф для pull-down и pull-up схем.
7. Найти все возможные эйлеровы пути для обеих частей схемы, определить общие пути.
8. Выбрать один из эйлеровых путей и на его основе сформировать эскиз топологии в виде палочной диаграммы.
9. Собрать в Virtuoso топологию на основе палочной диаграммы.
10. Провести проверку правил проектирования DRC и соответствия топологии электрической схеме LVS.
11. Провести экстракцию паразитных параметров и провести моделирование с их учётом.

№ варианта	Функция
1	$F = \overline{(A \cdot B + C) \cdot D + E}$
2	$F = \overline{(A + B \cdot C + D) \cdot E}$
3	$F = \overline{A \cdot B \cdot (C \cdot D + E)}$
4	$F = \overline{(A + B) \cdot (C + D \cdot E)}$
5	$F = \overline{A + B \cdot C + D \cdot E}$
6	$F = \overline{A + B \cdot (C + D \cdot E)}$
7	$F = \overline{(A + B) \cdot C + D \cdot E}$
8	$F = \overline{A + B \cdot C \cdot D + E}$
9	$F = \overline{A + B \cdot C \cdot D \cdot E}$
10	$F = \overline{A \cdot (B + C + D + E)}$
11	$F = \overline{A \cdot (B + C + D \cdot E)}$
12	$F = \overline{A \cdot (B + C) \cdot (D + E)}$
13	$F = \overline{A \cdot (B + C \cdot D) + E}$
14	$F = \overline{A \cdot B + C \cdot D \cdot E}$
15	$F = \overline{((A + B) \cdot C + D) \cdot E}$
16	$F = \overline{(A + B \cdot C \cdot D) \cdot E}$
17	$F = \overline{A \cdot (B + C) + D \cdot E}$
18	$F = \overline{A \cdot ((B + C) \cdot D + E)}$

19	$F = \overline{A \cdot B \cdot C} + D \cdot \overline{E}$
----	---