ID	WBS	Nom du Tache	Debut	Fin	Duree	feb. 2012 mar. 2012 apr. 2012 mai. 2012 22.1 29.1 5.2 12.2 19.2 26.2 4.3 11.3 18.3 25.3 1.4 8.4 15.4 22.4 29.4 6.5 13.5 20.5
1	100	Analyse	23.01.2012	20.03.2012	42d	
2	110	Comprehension du Sujet	23.01.2012	10.02.2012	15d	
3	120	Premiere jet des exigences	23.01.2012	10.02.2012	15d	
4	130	Des cas d'utilisation	10.02.2012	20.02.2012	7d	
5	140	Realisation de Memoire Intermediare	23.01.2012	15.03.2012	39d	
6	141	Analyse de l'existant	23.01.2012	24.02.2012	25d	
7	142	Besoins non fonctionnels	24.02.2012	28.02.2012	3d	
8	143	Besoins fonctionnels	24.02.2012	28.02.2012	3d	
9	144	Prototype initiale	28.02.2012	05.03.2012	5d	
10	145	Planning	05.03.2012	15.03.2012	9d	
11	150	Modele de domaine	15.03.2012	20.03.2012	4d	
12	160	Entretien des cas d'utilisation	23.01.2012	20.04.2012	65d	
13	200	Architecture	05.03.2012	20.03.2012	12d	
14	210	Haut-niveau Architecture modele	05.03.2012	07.03.2012	3d	
15	340	Schema modulaire	08.03.2012	20.03.2012	9d	
16	350	Entretien Schema modulaire	23.01.2012	20.04.2012	65d	
17	300	Conception	07.03.2012	17.04.2012	30d	
18	310	Base de donnes – schema logique	07.03.2012	09.03.2012	3d	
19	320	Interface	09.03.2012	15.03.2012	5d	
20	330	Raffinement	15.03.2012	17.04.2012	24d	
21	400	Realisation	15.03.2012	17.05.2012	46d	
22	410	Base de donnes	15.03.2012	23.03.2012	7d	
23	420	Interface (GUI)	20.03.2012	03.05.2012	33d	
24	430	Modeles	15.03.2012	03.05.2012	36d	
25	440	Controleurs	15.03.2012	03.05.2012	36d	
26	500	Tester	15.03.2012	15.05.2012	44d	
27	510	Unit et Integration Test	15.03.2012	15.05.2012	44d	
28	520	Bug Correction	15.03.2012	15.05.2012	44d	