# Informe Pràctica 1: Arquitectura d’un sistema digital

## Arquitectura del mestre I2C (4 punts)

*Descripció breu de l'arquitectura del mestre I2C, empleneu la Taula 1 (2 punts).*

*Feu l’esquema amb ordinador amb Visio, Draw.io, SchemDraw, InkScape, PowerPoint. Es desaconsella l’ús del Paint o similars (2 punts).*

Text

Description automatically generated with medium confidence

Figura 1: Diagrama RTL simplificat del mestre I2C proposat.

Taula 1: Llista dels diferents mòduls del mestre I2C i la seva funcionalitat.

|  |  |
| --- | --- |
| **Mòdul** | **Descripció** |
| Reg. File | Conjunt de registres d’ús general. |
| UC | Controlador del sistema de comunicacions. |
| Pulse Gen | Generador de polsos. |
| Shift Reg | Per passar les dades de paral·lel a sèrie (i viceversa). |
| Prescaler | Genera un clock escalat a la freqüència de funcionament del dispositiu. |

## Entrades i Sortides *(2 punts)*

Taula 2: Llista de les entrades i sortides del mòdul I2C i la seva funcionalitat.

|  |  |  |  |
| --- | --- | --- | --- |
| **Nom** | **Tipus** | **# bits** | **Descripció** |
| Clk | E | 1 | Rellotge del sistema. Freqüència de 100MHz. |
| Rst\_n | E | 1 | Reset del sistema. Actiu per nivell baix. |
| Data | E/S | 8 | Bits de dades d’entrada/sortida del mòdul. |
| Addr | E | 8 | Adreça d’instrucció. |
| SCL | E/S | 1 | Senyal de control del sistema de comunicació. |
| SDA | E/S | 1 | Senyal de dades del sistema de comunicació. |

## Registres de Configuració i Control *(2 punts)*

*Explicar que fa/indica cada bit per cadascun dels valor possibles (si és 1 o 0).*

*En cas del Clock Prescale cal donar la formula o una taula amb les possibles freqüències del SCK.*

Taula 3: Llista del registres de configuració i control del mestre I2C i la seva funcionalitat.

|  |  |  |  |
| --- | --- | --- | --- |
| **Nom** | **Tipus** | **# bits** | **Descripció** |
| PRER | E/S | 8 | Registres de prescalat del rellotge SCK. |
| CTR |  | 8 |  |
| TXR |  | 8 | Registre de transmissió |
| RXR |  | 8 | Registre de recepció |
| CR |  | 8 | Registre de control |
| SR |  | 8 | Registre d’estat |

#### Registre: *PRER*, Adreça: *0x00*, Valor per defecte: *0x00*

|  |  |  |
| --- | --- | --- |
| Bits | Accés | Descripció |
| *[7:0]* | *L/E* | *SCK prescalat del rellotge*  *SCK = Rellotge del Sistema / ...* |

#### Registre: *CTR*, Adreça: *0x01*, Valor per defecte: *0x00*

|  |  |  |
| --- | --- | --- |
| Bits | Accés | Descripció |
| *[7]* | *L/E* | *Habilita el mestre I2C:*  *0:*  *1:* |
| *[6]* | *L/E* | *Habilita la interrupció:*  *0:*  *1:* |
| *[5:0]* | *L/E* |  |

#### Registre: *TXR*, Adreça: *0x02*, Valor per defecte: *0x00*

|  |  |  |
| --- | --- | --- |
| Bits | Accés | Descripció |
| *[7:1]* | *L/E* |  |
| *[0]* | *L/E* |  |

#### Registre: *RXR*, Adreça: *0x03*, Valor per defecte: *0x00*

|  |  |  |
| --- | --- | --- |
| Bits | Accés | Descripció |
| *[7:0]* | *L/E* |  |

#### Registre: *CR*, Adreça: *0x04*, Valor per defecte: *0x00*

|  |  |  |
| --- | --- | --- |
| Bits | Accés | Descripció |
| *[7]* | *L/E* |  |
| *[6]* | *L/E* |  |
| *[5]* | *L/E* |  |
| *[4]* | *L/E* |  |
| *[3]* | *L/E* |  |
| *[2]* | *L/E* |  |
| *[1]* | *L/E* |  |
| *[0]* | *L/E* |  |

#### Registre: *SR*, Adreça: *0x05*, Valor per defecte: *0x00*

|  |  |  |
| --- | --- | --- |
| Bits | Accés | Descripció |
| *[7]* | *L/E* |  |
| *[6]* | *L/E* |  |
| *[5]* | *L/E* |  |
| *[4:2]* | *L/E* |  |
| *[1]* | *L/E* |  |
| *[0]* | *L/E* |  |

## Operació del mestre I2C *(2 punts)*

*Descripció breu l’operació dels diferents mòduls en conjunt per realitzar una transmissió d’escriptura d’un byte.*

1. Configurem la freqüència escrivint al registre XXX.