

FONAMENTS DE COMPUTADORS

Pràctica 2

Implementació de circuits

<i>Cognoms i nom</i>	<i>Grup</i>	<i>DNI</i>

GENERALITATS

En aquesta sessió pràctica es pretén que l'alumnat participe en tots els passos que es duen a terme per a la implementació d'un circuit lògic. Per a això, es partirà de les especificacions del circuit que es desitja dissenyar. A partir d'aquestes, s'ha d'obtenir la taula de veritat per a posteriorment, simplificar-la, després d'haver-la representat en un mapa de Karnaugh. Finalment, s'ha d'implementar el circuit mitjançant les portes necessàries.

Implementació de circuits

L'objectiu d'aquest apartat és aplicar els coneixements adquirits sobre formes canòniques i simplificació per mapes de Karnaugh.

Per a això, es proposa el disseny de dos circuits: un circuit comparador i un circuit complementador. Partint de les especificacions funcionals de cadascun d'aquests circuits s'han de realitzar els passos següents:

- Realització de la taula de veritat.
- Representació mitjançant formes canòniques.
- Simplificació mitjançant mapes de Karnaugh.
- Disseny del circuit resultant mitjançant portes lògiques.
- Construcció en l'entrenador del circuit i verificació del funcionament.

CIRCUIT 1. CIRCUIT COMPARADOR

Es vol dissenyar un circuit comparador de dos nombres binaris de dos bits cadascun, A ($a_1 a_0$) i B ($b_1 b_0$). Es vol que el circuit proporcione dues sortides, S0 i S1 (ambdues actives a nivell alt). La sortida S0 cal que s'active si ($A < B$) i la sortida S1 quan ($A = B$). El diagrama de la figura 2 representa les entrades i sortides al circuit.

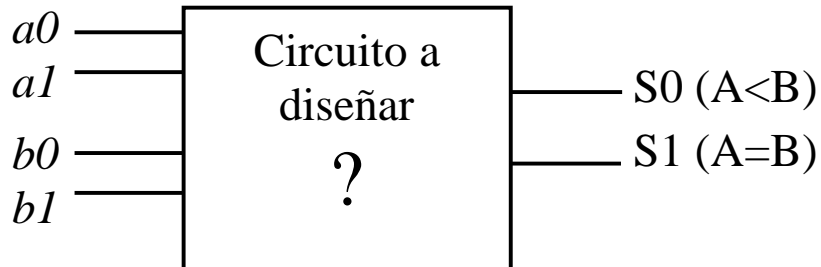


Figura 2. Circuit comparador

Pregunta 1. Obteniu la taula de veritat associada al circuit comparador.

b1	b0	a1	a0	S0	S1
0	0	0	0		
0	0	0	1		
0	0	1	0		
0	0	1	1		
0	1	0	0		
0	1	0	1		
0	1	1	0		
0	1	1	1		
1	0	0	0		
1	0	0	1		
1	0	1	0		
1	0	1	1		
1	1	0	0		
1	1	0	1		
1	1	1	0		
1	1	1	1		

Taula 2. Taula de veritat del circuit comparador

Pregunta 2. A partir de la taula de veritat de l'apartat anterior, obteniu les expressions canòniques tant en forma de **suma de productes** (forma canònica disjuntiva), com de **producte de sumes** (forma canònica conjuntiva), per a les eixides S0 i S1.

S0 (forma canònica disjuntiva)	$S0 = \sum (\quad)$
S0 (forma canònica conjuntiva)	$S0 = \prod (\quad)$
S1 (forma canònica disjuntiva)	$S1 = \sum (\quad)$
S1 (forma canònica conjuntiva)	$S1 = \prod (\quad)$

Pregunta 3. Obteniu les funcions lògiques de S0 i S1 mitjançant minitermes i maxitermes.

S0 (minitermes)	S0 =
S0 (maxitermes)	S0 =
S1 (minitermes)	S1 =
S1 (maxitermes)	S1 =

Pregunta 4. Obteniu el mapa de Karnaugh per a l'eixida S0. Realitzeu la simplificació del mapa tant per zeros com per uns.

	00	01	11	10
00	0	4	12	8
01	1	5	13	9
11	3	7	15	11
10	2	6	14	10

	00	01	11	10
00	0	4	12	8
01	1	5	13	9
11	3	7	15	11
10	2	6	14	10

Simplificació de S0 per uns.

Simplificació de S0 per zeros.

S0=.....

S0=.....

Pregunta 5. Per a l'eixida S0: A partir de les dues simplificacions anteriors, dibuixeu i posteriorment implementeu el circuit amb menor cost (que utilitze el menor nombre de portes, o portes amb menor nombre d'entrades). Per a la implementació del circuit es pot utilitzar qualsevol porta disponible en l'entrenador. **VERIFIQUEU**, valoració per valoració, que el circuit compleix la taula de veritat.

Circuit que implementa S0

Pregunta 6. Obteniu el mapa de Karnaugh per a l'eixida S1. Realitzeu una simplificació de el mapa tant per zeros com per uns.

	00	01	11	10
00	0	4	12	8
01	1	5	13	9
11	3	7	15	11
10	2	6	14	10

Simplificació de S1 per uns.

S1=.....

	00	01	11	10
00	0	4	12	8
01	1	5	13	9
11	3	7	15	11
10	2	6	14	10

Simplificació de S1 per zeros.

S1=.....

Pregunta 7. Per a la sortida S1: A partir de les dues simplificacions anteriors, dibuixeu i posteriorment implementeu el circuit amb menor cost (que utilitze el menor nombre de portes, o portes amb menor nombre d'entrades). Per a la implementació del circuit es pot utilitzar qualsevol porta disponible en l'entrenador. **VERIFIQUEU**, valoració per valoració, que el circuit compleix la taula de veritat.

Circuit que implementa S1

CIRCUIT 2. CIRCUIT COMPLEMENTADOR

Es vol dissenyar un circuit que calcule el complement a 9 (Ca9) d'un nombre X representat en BCD, definint-se el $Ca9(X)=9-X$, sent $0 \leq X \leq 9$. El resultat, que també cal representar en BCD, es connectarà al descodificador de BCD a 7 segments del panell per a poder visualitzar-lo al *display* de 7 segments.

Pregunta 8. Escriu la taula de veritat associada al circuit que calcula el complement a 9 (Ca9) d'un nombre X representat en BCD.

d	c	b	a	D	C	B	A
0	0	0	0				
0	0	0	1				
0	0	1	0				
0	0	1	1				
0	1	0	0				
0	1	0	1				
0	1	1	0				
0	1	1	1				
1	0	0	0				
1	0	0	1				
1	0	1	0				
1	0	1	1				
1	1	0	0				
1	1	0	1				
1	1	1	0				
1	1	1	1				

Pregunta 9. Obteniu el mapa de Karnaugh per a totes les eixides del circuit. **En aquest exercici es deixa a criteri de l'alumnat la simplificació per zeros o per uns.**

	00	01	11	10
00	0	4	12	8
01	1	5	13	9
11	3	7	15	11
10	2	6	14	10

Simplificació de D.

	00	01	11	10
00	0	4	12	8
01	1	5	13	9
11	3	7	15	11
10	2	6	14	10

Simplificació de C.

D=.....

C=.....

	00	01	11	10
00	0	4	12	8
01	1	5	13	9
11	3	7	15	11
10	2	6	14	10

Simplificació de B.

	00	01	11	10
00	0	4	12	8
01	1	5	13	9
11	3	7	15	11
10	2	6	14	10

Simplificació de A.

B=.....

A=.....

Pregunta 10. Dibuixeu i posteriorment implementeu el circuit utilitzant les portes necessàries. **VERIFIQUEU**, valoració per valoració, que el circuit compleix la taula de veritat.

CIRCUIT COMPLEMENTADOR