# DISEÑO DE UNA MÁQUINA ACUMULADORA NO PROGRAMABLE

# **PRÁCTICA 5**



Introducción a los Computadores 1º Grado Ingeniería Informática

Natalia Ayuso Luis M. Ramos Juan Segarra Víctor Viñals nayuso@unizar.es luisma@unizar.es jsegarra@unizar.es victor@unizar.es



## 1 RESUMEN

En esta práctica vamos a construir una máquina que acumula números hasta que se cumple una cierta condición de parada.

Inicialmente nos dan ya diseñado un componente que debemos analizar para averiguar su funcionamiento. Más tarde lo usaremos como uno de los módulos de la máquina.

El diseño de la máquina se hará separando por un lado los componentes de cálculo y memoria (ruta de datos) y por otro lado el control de las señales (unidad de control).

Una vez diseñada y probada la máquina acumuladora realizaremos un estudio temporal de todo el diseño, para estimar la frecuencia máxima a la que podría funcionar.

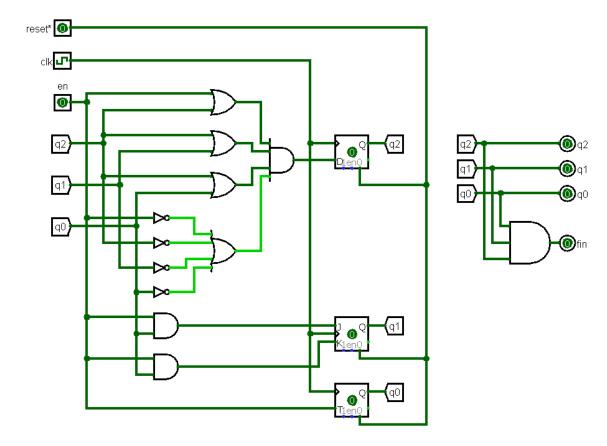
Para poder realizar la práctica hay que enseñar al responsable de la clase de laboratorio el Estudio Previo de los apartados 2.1 y 3.2 RESUELTOS.

La práctica finaliza cuando los circuitos funcionan correctamente y **se ha entregado el resultado de los apartados 3.3 y 4 a través del recurso Moodle correspondiente.** 

# 2 ANÁLISIS DE UN CIRCUITO SECUENCIAL

### 2.1 TRABAJO PREVIO: MÉTODO DE ANÁLISIS SECUENCIAL

Disponemos de un módulo secuencial (llamado AddGen) cuyo diseño es el siguiente:



Aplicar el método de análisis secuencial visto en clase obteniendo:

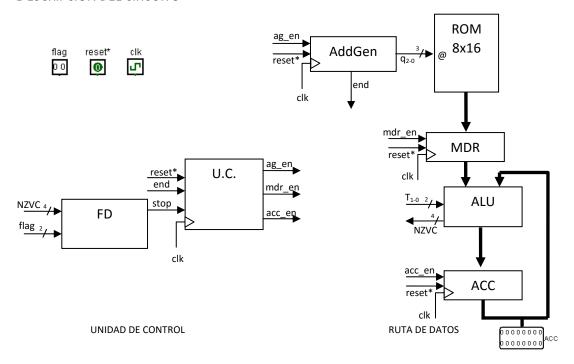
- a) Ecuaciones de entrada de los flipflops.
- b) Ecuaciones de transición y salida. El bit q0 se guarda en un flipflop T (Ec. caract.  $Q^+ = Q \oplus T$ ).
- c) Tablas de transición y salida.
- d) Autómata y descripción del funcionamiento del circuito.

### 2.2 Trabajo en el laboratorio: construcción y simulación con Logisim

- a) Dibuja el componente en Logisim.
- b) Simula su funcionamiento y comprueba que su comportamiento coincide con el autómata que habías obtenido con el método de análisis secuencial.

## 3 DISEÑO DE LA MÁQUINA ACUMULADORA

#### 3.1 DESCRIPCIÓN DEL CIRCUITO



Se dispone de una memoria **ROM 8x16** donde ya se han almacenado 8 números de 16 bits. La máquina irá acumulando los números, usando para ello la **ALU** diseñada en la práctica anterior.

El módulo **AddGen** genera la dirección del número que hay que leer de la memoria ROM. El número leído se guarda en el registro de 16 bits **MDR**. Posteriormente, el número almacenado en MDR se suma al número almacenado en el registro de 16 bits **ACC** y el resultado se vuelve a guardar en ACC. Se comenzará leyendo números por la dirección cero y se continuará en sentido ascendente. El proceso seguirá hasta que el módulo **FD** (*flag detector*) active su señal **stop** o los números se acaben (**end=1**). El resultado final quedará almacenado en ACC, que es la salida de la máquina.

La máquina acumuladora dispone de una entrada de dos bits **flag**, que codifican el *flag* que FD debe comprobar  $(00 \rightarrow N; 01 \rightarrow Z; 10 \rightarrow V; 11 \rightarrow C)$ . En cuanto el *flag* indicado se active, el módulo FD activará

la señal stop y la máquina dejará de acumular números. <u>No debe acumularse el número que provoca</u> que dicho *flaq* se active.

La entrada asíncrona **reset\*** lleva la máquina al estado inicial reiniciando todos los componentes secuenciales de la máquina.

#### 3.2 Trabajo previo: diseño de la máquina acumuladora

El diseño de la máquina acumuladora lo vamos a realizar en dos partes diferenciadas. Por un lado colocaremos todos los componentes y los interconectaremos de forma que la máquina pueda realizar todas las acciones descritas (a esto lo llamaremos "ruta de datos"). Por otro lado diseñaremos un módulo especial (unidad de control) que será el encargado de dar el valor correspondiente en cada momento a las señales de control (ag\_en, mdr\_en y acc\_en).

#### 3.2.1 Diseño modular de la ruta de datos

Diseña la ruta de datos del circuito acumulador usando los módulos descritos (AddGen, MDR, ALU y ACC).

#### 3.2.2 Diseño de la unidad de control con el método de síntesis secuencial

- a) Obtén el autómata de la unidad de control para que el funcionamiento de la máquina sea el descrito en el apartado 3.1.
- b) Diseña el módulo combinacional FD.
- c) Implementa la unidad de control siguiendo el método de síntesis secuencial visto en clase, usando *flipflops* D y dos ROMs para guardar la tabla de transición y la tabla de salida.

#### 3.3 Trabajo en el laboratorio: construcción y simulación con Logisim

- a) Dibuja la ruta de datos en Logisim.
- b) Cuando tengas terminada la ruta de datos puedes probar que funciona, dando valor tú mismo a las señales ag\_en, mdr\_en y acc\_en).
- c) Dibuja la unidad de control y programa sus ROMs.
- d) Programa la ROM con una secuencia de números a acumular. Ejecuta ciclo a ciclo tu máquina y comprueba que su funcionamiento y el resultado final son correctos.
- e) Sigue las instrucciones del recurso Moodle "Entrega de la práctica 5".

## 4 ESTUDIO TEMPORAL

- a) Realiza un estudio temporal de cada uno de los módulos diseñados en el apartado 3.2, teniendo en cuenta que los retardos de las puertas utilizadas son: d<sub>NOT</sub>=5ps; d<sub>OR2-4</sub>=20ps; d<sub>AND2-4</sub>=20ps; d<sub>NOR16</sub>=55ps; d<sub>XOR2</sub>=30ps; t<sub>FFDdelay</sub>=50ps; t<sub>FFDsetup</sub>=30ps; d<sub>ROM</sub>=80ps. Representa los retardos de cada módulo según la notación vista en clase.
- b) Dibuja el camino crítico de la máquina y calcula su retardo (d<sub>max</sub>).
- c) Calcula la frecuencia máxima a la que puede funcionar (GHz).