
摘要

PN 结是半导体器件中的常见结构，由 P 型和 N 型半导体材料交界处形成。本次设计依据设计指标和要求，为指定 PN 结的设计提供了一种可行方案。设计重点如下：

- （1）确定了 PN 结的原材料，对 Si、Ge、GaAs 进行横向对比；
- （2）确定了 PN 结的材料参数，包括扩散系数、掺杂浓度范围等。

最后，本文给出了一个工作温度在 300K，采用 Si 为原材料的，符合设计指标的 PN 结，并对本次设计进行工艺、环境方面的评估。

关键词：PN 结、半导体、离子掺杂

目 录

1 设计指标与要求	3
2 PN 结设计	3
2.1 PN 结材料选择	3
2.2 Si 半导体材料的参数选择	4
3 设计评估	6

1 设计指标与要求

PN 结设计指标和要求如下：

- (1) 工作温度 $T = 300K$ ；
- (2) 启电压小于 $0.800V$ ；
- (3) 正偏时，空穴与电子对电流的贡献相同；
- (4) 反偏为 $5V$ 时，结电容小于 $1.60 \times 10^{-9}F/cm^2$ ；
- (5) 反偏时，电流密度小于 $1.30 \times 10^{-8}A/cm^2$ 。

本文的主要任务是根据材料参数确定 PN 结的材料、施主掺杂浓度和受主掺杂浓度等参数。

2 PN 结设计

2.1 PN 结材料选择

如图 2.1 所示，GaAs 和 GaPAs PN 结的开启电压均大于 $0.8V$ ，并且根据表 2.1，GaAs 的少子寿命时间显著短，可能导致反偏电流密度过大。

而 Si 半导体材料加工技术是目前最成熟的，在 PN 结中的应用也最常见，其 PN 结开启电压在 $0.7V$ 左右，符合设计指标。因此综合考虑，以 Si 为本设计的 PN 结材料；具体参数将在后文给出。

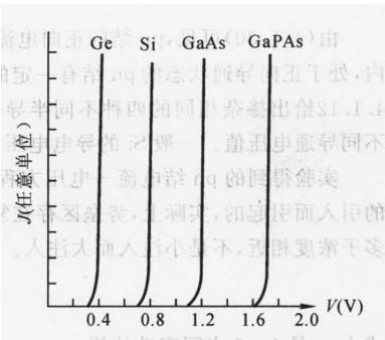


图 2.1 Si、Ge、GaAs 和 GaPAs 的 pn 结正向特性¹

¹ 杨冬晓. 现代信息电子学物理. 杭州：浙江大学出版社, 2017.11, 97

材料	Si	Ge	GaAs
少数载流子寿命 (μs , 少子 = 空穴)	10	200	5×10^{-3}

表 2.1 Si、Ge 和 GaAs 的少数载流子寿命表

2.2 Si 半导体材料的参数选择

表 2.2.1 给出了 Si、GaAs 和 Ge 的材料特性，现据表计算得出 Si 的材料参数。

物理性质	Si	GaAs	Ge
原子密度 (cm^{-3})	5.0×10^{22}	4.42×10^{22}	4.42×10^{22}
原子量	28.09	144.6	72.59
晶体结构	金刚石	辉铋矿	金刚石
密度 ($\text{g} \cdot \text{cm}^{-3}$)	2.33	5.32	5.33
晶格常数 (Å)	5.431	5.653	5.657
熔点 (°C)	1415	1238	937
介电常数	11.7	13.1	16.0
禁带宽度	1.12	1.43	0.66
电子亲和势 $\chi(\text{eV})$	4.01	4.07	4.13
导带的有效态密度 $N_c(\text{cm}^{-3})$	2.8×10^{19}	4.7×10^{17}	1.04×10^{19}
价带的有效态密度 $N_v(\text{cm}^{-3})$	1.04×10^{19}	7.0×10^{18}	6.0×10^{18}
本征载流子浓度 (cm^{-3})	1.5×10^{10}	1.8×10^6	2.4×10^{13}

物理性质	Si	GaAs	Ge
迁移率 ($\text{cm}^2 \cdot \text{V}^{-1} \cdot \text{s}^{-1}$)			
电子 μ_n	1350	8500	3900
空穴 μ_p	480	400	1900
有效质量 $\left(\frac{m^*}{m_0}\right)$			
电子	$m_e^* = 0.98$	0.067	1.64
	$m_h^* = 0.19$		0.082
空穴	$m_{hh}^* = 0.16$	0.082	0.044
	$m_{hh}^* = 0.49$	0.45	0.28
有效质量(态密度)			
电子 $\left(\frac{m_n^*}{m_0}\right)$	1.08	0.067	0.55
空穴 $\left(\frac{m_p^*}{m_0}\right)$	0.56	0.48	0.37

表 2.2.1 硅、砷化镓和锗的性质（ $T = 300\text{K}$ ）²

² 杨冬晓. 现代信息电子学物理. 杭州：浙江大学出版社, 2017.11, 354-355

根据爱因斯坦关系，得到 Si 的扩散系数 D_n 、 D_p ，

$$D_n = \frac{k_B T}{e} \mu_n = 0.0259 \times 1350 = 35 \text{ cm}^2/\text{s}$$

$$D_p = \frac{k_B T}{e} \mu_p = 0.0259 \times 480 = 12.4 \text{ cm}^2/\text{s}$$

1. 指标要求 PN 结正偏时，空穴与电子对电流的贡献相同。当 PN 结正偏时，电子扩散电流密度和空穴扩散电流密度为，

$$J_n = \frac{e D_n n_{p0}}{L_n} \left[\exp\left(\frac{e V_F}{k_B T}\right) - 1 \right] = \frac{e n_i^2 \sqrt{D_n / \tau_{n0}}}{N_A} \left[\exp\left(\frac{e V_F}{k_B T}\right) - 1 \right]$$

$$J_p = \frac{e D_p p_{n0}}{L_p} \left[\exp\left(\frac{e V_F}{k_B T}\right) - 1 \right] = \frac{e n_i^2 \sqrt{D_p / \tau_{p0}}}{N_D} \left[\exp\left(\frac{e V_F}{k_B T}\right) - 1 \right]$$

令 $J_n = J_p$ ，得

$$N_A = 1.678 N_D$$

2. 指标要求 PN 结反偏为 5V 时，结电容小于 $1.60 \times 10^{-9} \text{ F/cm}^2$ ：

$$C_B = \sqrt{\frac{e \epsilon_S N_A N_D}{2(V_D + V_R)(N_A + N_D)}} < 1.60 \times 10^{-9} \text{ F/cm}^2$$

$$\text{而 } V_D = \frac{k_B T}{e} \ln\left(\frac{N_A N_D}{n_i^2}\right), V_R = 5V,$$

得出数值解，

$$N_D < 2.720 \times 10^{14} \text{ cm}^{-3}$$

3. 指标要求 PN 结反偏时，电流密度小于 $1.30 \times 10^{-8} \text{ A/cm}^2$ ：

$$|J| = \frac{e D_n n_{p0}}{L_n} + \frac{e D_p p_{n0}}{L_p} = 2 \frac{e n_i^2 \sqrt{D_p / \tau_{p0}}}{N_D} = J_S < 1.30 \times 10^{-8} \text{ A/cm}^2$$

得出

$$N_D > 6.175 \times 10^{12} \text{ cm}^{-3}$$

综合 1、2、3 指标要求，得出掺杂浓度范围为：

$$6.175 \times 10^{12} \text{ cm}^{-3} < N_D < 2.720 \times 10^{14} \text{ cm}^{-3}$$

$$1.036 \times 10^{13} \text{ cm}^{-3} < N_A < 4.564 \times 10^{14} \text{ cm}^{-3}$$

最终给出 Si 半导体 PN 结材料参数如下：

材料	Si
本征载流子浓度(cm^{-3})	1.50×10^{10}
电子迁移率 $\mu_n(\text{cm}^2 \cdot \text{V}^{-1} \cdot \text{s}^{-1})$	1350
空穴迁移率 $\mu_p(\text{cm}^2 \cdot \text{V}^{-1} \cdot \text{s}^{-1})$	480

少数载流子寿命(μs)	10
介电常数（相对）	11.7
扩散系数 $D_n(cm^2/s)$	35
扩散系数 $D_p(cm^2/s)$	12.4
施主掺杂浓度范围 $N_D(cm^{-3})$	$6.175 \times 10^{12} cm^{-3} \sim 2.720 \times 10^{14} cm^{-3}$
受主掺杂浓度范围 $N_A(cm^{-3})$	$1.036 \times 10^{13} cm^{-3} \sim 4.564 \times 10^{14} cm^{-3}$

表 2.2.2 PN 结材料参数

3 设计评估

本次设计采用了 Si 半导体作为 PN 结材料，其优势在于：

- （1） 丰富性和成本效益： 硅在地壳中丰富，成本相对较低，相比 Ge 和 GaAs 更容易获取和加工，使得硅器件制造成本更低廉。
- （2） 稳定性和可靠性： 硅器件的稳定性较高，具有更长的使用寿命。它们在温度和环境变化下表现更稳定，这对于许多应用来说是一个优势。
- （3） 技术成熟度： 硅半导体技术已经非常成熟，拥有长期的研发和生产历史。这意味着制造过程和技术非常可靠，且有成熟的制造基础。
- （4） 绝缘性： 硅具有很好的绝缘性能，能够有效地用于制造绝缘层或绝缘衬底，这在一些器件中是必需的。
- （5） 集成度和工艺优势： 硅器件的集成度高，可以采用 CMOS（互补金属氧化物半导体）工艺，这种工艺结合了 NMOS 和 PMOS 技术，使得在同一芯片上集成各种功能成为可能。

然而半导体产业仍是高能耗高污染产业，芯片制造业涉及 300 多种不同性质的原料和溶剂，产生的典型污染物包括：

- （1） 晶片生产： 蒸汽态砷、磷、硫化物；
- （2） 金属化： 有机酸、无机酸、重金属；
- （3） 光刻显影： 各种有机溶剂，挥发性有机废气；
- （4） 干/湿刻蚀： 氟化物、氢氟酸等；
- （5） 沉淀成膜： 各种气态污染物；

(6) 掺杂：含砷、锑、磷、硼的污染物；

(7) 清洗：重金属废水、酸碱废液。

应从以下几方面减少半导体生产过程中的污染物排放：

(1) Cleanroom 的废气收集管理；

(2) 水循环利用；

(3) 提高管理和工艺控制水平，提高化学药品的利用率，减少浪费；

(4) 开发新工艺、新技术，减少和代替有毒污染物质的使用（氟化物的消碱）。

附 录

受主、施主掺杂浓度的 Matlab 计算代码

```
% find N_D_max
C_max = 1.6e-9;
e = 1.602e-19;
ep_0 = 8.85e-14;
ep_r = 11.7;
epsilon = ep_r*ep_0;
ni = 1.5e10;
N_D = 1e12:1e9:1e16;
V_D = 0.0259*log(N_D.^2*1.678/ni^2);
V_R = 5;
dC = sqrt(e*epsilon*1.678.*(N_D)/2./(V_D+V_R)./(1.678+1))/C_max;
[M1,I1]=min(abs(dC-1));
N_Dmax = 1e12+I1*1e9;
N_Amax = 1.678*N_Dmax;
% find N_D_min
D_n = 35; D_p = 12.4;
t = 10e-6;
JS = 1.30e-8;
N_Dmin = 2*e*ni^2*sqrt(D_p/t)/JS;
N_Amin = 1.678*N_Dmin;
```