# 浙江水学

# 射频电路与系统



题目	低噪声微波放大器设计	
姓名		
学号		

# 目录

实验目的	勺	3	
实验步骤	聚 ····································	3	
	晶体管稳定性设计	3	
	等噪声系数圆和等增益圆	5	
	输入输出匹配设计	6	
	整体电路性能仿真	7	
思考题.		8	

# 实验目的

低噪声微波放大器(LNA)已广泛应用于微波通信、GPS 接收机、摇杆遥控、雷达、电子对抗、射电天文、大地测绘等各种高精度的微博测量系统。是必不可少的重要电路。LNA位于射频接收系统的前端,其主要功能是将来自天线的低电压信号进行小信号放大。前级放大器的噪声系数对整个微波系统的噪声影响最大,其增益将决定对后级电路的噪声抑制程度,其线性度将对整个系统的线性度和共模噪声抑制比产生重要影响。对 LNA 的基本要求是:噪声系数低、足够的功率增益、工作稳定性好、足够的带宽和大的动态范围/

本实验目的在于通过对 LNA 的仿真设计,熟练掌握 LNA 的工作原理、基本指标、熟练掌握 LNA 的设计方法,并学会如何使用 ADS 进行射频和微波有源电路的仿真。本次 LNA 的设计仿真应满足如下设计指标:

- (1) 工作频率: 12GHz:
- (2) 输出 VSWR=1.5 带宽 800MHz 以上;
- (3) 输出平坦度:每10MHz 带内小于0.2dB;
- (4) 功率增益≥10dB;
- (5) 噪声系数≤1.3dB。

# 实验步骤

本次实验选择 FHX35X 场效应晶体管。其偏置情况为 Vds=3.0V,Id=10mA。模型适用 频率范围为 0.1~20GHz,符合电路工作频率。

#### 晶体管稳定性设计

对原理图进行如图 1 设置,增加一个稳定系数计算控件以自动计算晶体管的 Rollett 因子。进行针对稳定性的测试仿真,仿真结果如图 2,可见 K=0.927,Mag\_delta=0.170 均小于 1,说明晶体管是潜在稳定的,需要进行稳定性设计。

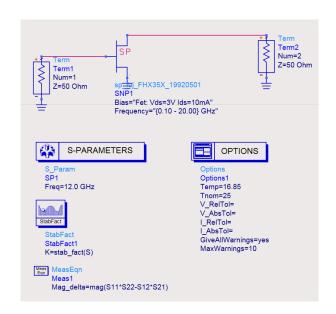


图 1 FHX35X 稳定性测试电路图

freq	K	Mag_delta	Rn	Sopt	NFmin
12.00 GHz	0.927	0.170	11.000	0.670 / 109.000	0.900

图 2 稳定性测试仿真结果

在原理图中添加控件  $S_{stab}$ Circle 和  $L_{stab}$ Circle,重新仿真,得到源稳定圆和负载稳定圆的  $S_{mith}$  圆图。在源稳定圆上找到阻抗实部的最大值 $Z_{stab}$ 0.018 = 0.9 $\Omega$  (见图 3),即只要晶体管输入端串联大于 0.9 欧姆的电阻就可以使晶体管处于绝对稳定的状态。

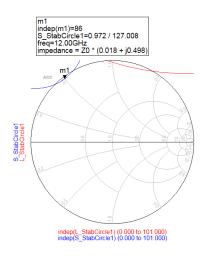


图 3 源稳定圆和负载稳定圆仿真结果

根据上面的讨论,在晶体管栅极添加一个1.2欧姆的电阻。修改S参数仿真控件为Linear,频率范围11.5~12.5GHz, step size 为 0.01GHz。重新仿真得到 K, Mag\_delta 和 NFmin 曲线如图 4:

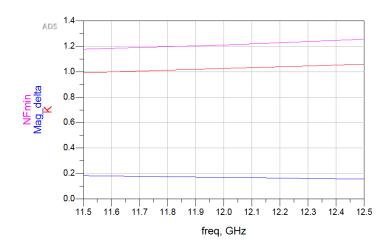


图 4 K、Mag delta 和 Nfmin 随频率变化仿真结果

可见晶体管确实处于绝对稳定状态,同时噪声性能有所下降。

## 等噪声系数圆和等增益圆

 $\Gamma_s = Sopt$ 时 LNA 具有最低的噪声系数,但此时一般不能满足功率增益的要求,故寻找接近 Sopt 的 $\Gamma_s$ 来寻求噪声系数和功率增益的折中。 $\Gamma_s$  的选取通过 $\Gamma_s$ 圆图上画出一系列等噪声系数圆和等增益圆来实现。故在原理图增加 MaxGain 控件紫红计算最大可用功率增益。

按照图 5(a)中的计算公式,得到图 5(b)的结果。可知牺牲 2.0dB 的功率增益,就可以将噪声系数控制在 1dB 以下。此时 $\Gamma_s$ 、  $\Gamma_{out}$  和 $\Gamma_L$ 及其对应阻抗如图 6 所示,可以看出输出反射系数是共轭匹配的。

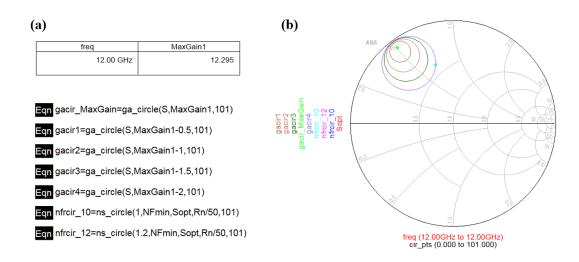


图 5 (a) 最大增益和参数计算公式 (b) 参数得到的仿真结果

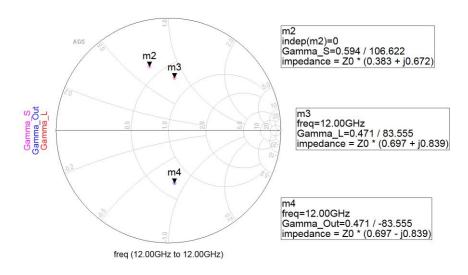


图 5  $\Gamma_s$ 、  $\Gamma_{out}$  和 $\Gamma_L$ 的 Smith 圆图

# 输入输出匹配设计

匹配电路设计可以采用微带天线设计实验中的优化方法,这里利用 ADS 自带的参数调节功能,手动调节传输线参数实现匹配。

新建原理图如图 6,将 TL1 和 TL2 的长度 L 作为调整参数,直到调整到 S11 参数与 $\Gamma_s$  的值重合。得到 TL1 的长度为 2.154mm,TL2 的长度为 2.132mm。同样对负载进行匹配,得到 TL1 的长度为 2.942mm,TL2 的长度为 1.665mm。则输入输出匹配完成。

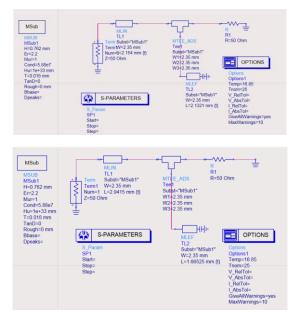


图 6 (a) 输入匹配图 (b) 输出匹配图

## 整体电路性能仿真

将前面的到的源和负载匹配电路,以及经过稳定性设计后的晶体管复制到新原理图窗口,建立 S 参数仿真电路图,并添加功率增益测量控件测量电路的功率增益、驻波系数测量控件测量输出驻波系数、增益波纹测量控件测量增益的变化情况和稳定系数测量控件,最终电路如图 7 所示。

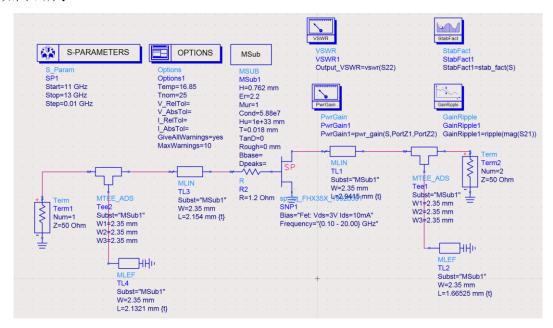


图7s参数仿真电路图

得到的结果如图 8。

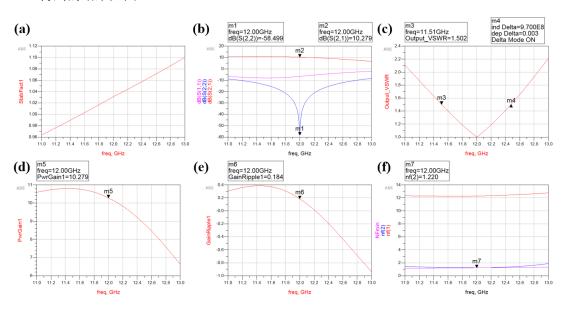


图 8 (a) 稳定系数图 (b) S 参数曲线图 (c) 输出驻波系数图 (d) 功率增益图 (e) 增益变化曲线图 (f) 噪声性能图

图 8(a)可见在 12GHz 附近电路是绝对稳定的。如果遇到 12GHz 附近电路稳定系数<1,则需要重新设计以保证电路工作于绝对稳定状态;图 8(b)可见 LNA 工作在 12GHz,输出匹配很好,输入失配较严重,这是优先考虑噪声匹配的结果;图 8(c)可见电路的输出驻波系数为 1.5 的带宽大约为 970MHz,达到了设计要求;图 8(d)可见 12GHz 时电路功率增益达到10.279dB,满足设计要求;图 8(e)可见增益变化小于 1dB,电路具有较大的增益稳定度;图 8(f)可见 12GHz 时输出端口噪声系数为 1.220dB,满足设计要求。

综上,原理图仿真符合要求。

# 思考题

# 1. 稳定系数为什么要在包括通带的全频域内满足条件?

当稳定系数在包括通带的全频域内满足条件时,这意味着系统的频率响应在整个允许的频率范围内都是稳定的,不会出现意外的振荡或失控。这对于确保系统在工作频率 范围内的可靠性和可预测性非常重要。

## 2. 设计低噪声放大器的匹配电路和其它匹配电路有什么不同的地方?

- (1) 频率特性:低噪声放大器的设计需要考虑在整个频率范围内降低噪声。因此,在频率特性的优化上会更加关注在宽频带内实现低噪声水平;其他匹配电路可能更专注于特定频率范围内的信号传输特性,不必考虑频率范围的宽度或噪声水平的降低。
- (2) 噪声处理:低噪声放大器设计需要特别关注噪声源的最小化。这可能包括选择低噪声元件、优化电路结构以减少噪声贡献、降低温度对噪声的影响等技术;其他匹配电路可能更专注于信号传输的最大化,不需要像低噪声放大器那样过多地处理和最小化噪声。

# 3. Sp 模型能否进行 I-V 特性曲线仿真, 仿真得到的结果能否代表这一器件的实际 I-V 特性?

Sp 模型是根据一系列假设和理想化条件进行建模的,这些条件可能不完全符合实际器件的物理特性。因此,仿真结果可能在某些情况下与实际测量值存在偏差。模型的准确性取决于模型的复杂程度、参数化程度以及所选择的器件。精确的 Sp 模型需要考

虑许多因素,如器件内部结构、材料特性、工艺变化等,这可能使得建模变得更加复杂和耗时。虽然 Sp 模拟可以提供对电路行为的一定了解,但在实际设计中,通常需要结合模拟结果和实际测量数据,进行综合分析和验证,以确保设计的准确性和可靠性。

#### 4. 在加入馈电时使用 1/4 波长高阻线的原理是什么?还有没有别的方法加入馈电?

使用 1/4 波长高阻线进行馈电的原理是为了在特定频率下实现阻抗匹配和反射补偿。 1/4 波长高阻线的特性是当负载端阻抗为无穷大时(即开路),其输入端呈现出阻抗为负 载端实际阻抗的共轭(阻抗变换器的特性)。这种特性可用于使负载端(如天线或其他电 路)在特定频率下表现为阻抗匹配状态,从而减少信号的反射并提高功率传输效率。

除了 1/4 波长高阻线外,还有其他方法可以实现馈电,例如:微带线馈电、同轴电缆;耦合器件等,每种方法都有其优劣和适用场景。选择正确的馈电方法取决于特定应用的需求,包括频率范围、功率传输、空间约束以及成本等因素。

# 5. 微带电路的接地方式与数字或低频模拟电路有什么区别?为什么?

(1) 高频特性:

微带电路的工作频率通常在射频范围内,甚至更高。高频会导致一些特殊的电磁行为,比如在传输线上的波导效应、传播模式变化等。因此,微带线的设计中,接地的布局与位置需要更为精确和谨慎,以避免对高频信号产生不良影响,比如耦合、辐射损耗等。

## (2) 射频特性:

微带电路中的接地通常需要考虑更多的射频效应,如传输线上的不匹配、辐射损耗、传播模式等。接地平面的尺寸、形状以及位置对于微带线的特性影响显著,需要更为精确的设计。

(3) 布局与传输线耦合:

在数字或低频模拟电路中,接地通常更多地关注信号完整性和传输线的匹配。但在微带电路中,接地也涉及到对高频信号的辐射、回流路径、与传输线的耦合等方面的考虑。

#### 6. 如果要减小低噪声放大电路的尺寸,可以采取哪些措施?

(1) 集成化设计:使用集成电路技术,将多个组件集成到同一芯片上,从而减小整体电路的物理尺寸。集成电路技术可以帮助将电路元件集成到微小的芯片内,从而减小

整个电路板或系统的体积。

- (2) 微型化元件:使用微型化、微型封装的元件和器件,如微型电容、微型电感和微型 晶体管。这些元件的封装更小巧,可以显著减小整个电路的尺寸。
- (3) 优化布局:设计更紧凑、优化的电路布局,最小化元件之间的距离,以减少电路板的尺寸。合理的布局设计可以有效利用空间,缩小整体尺寸。
- (4) 使用高频技术:采用高频技术设计电路,高频器件通常尺寸较小。这可能需要更复杂的设计和制造技术,但可以显著减小电路的尺寸。