



Elementy elektroniczne

dr inż. Piotr Ptak

Politechnika Rzeszowska
Wydział Elektrotechniki i Informatyki
Katedra Podstaw Elektroniki

A-303, pptak@prz.edu.pl, tel. 178651113
konsultacje: pn. – cz. 11-12

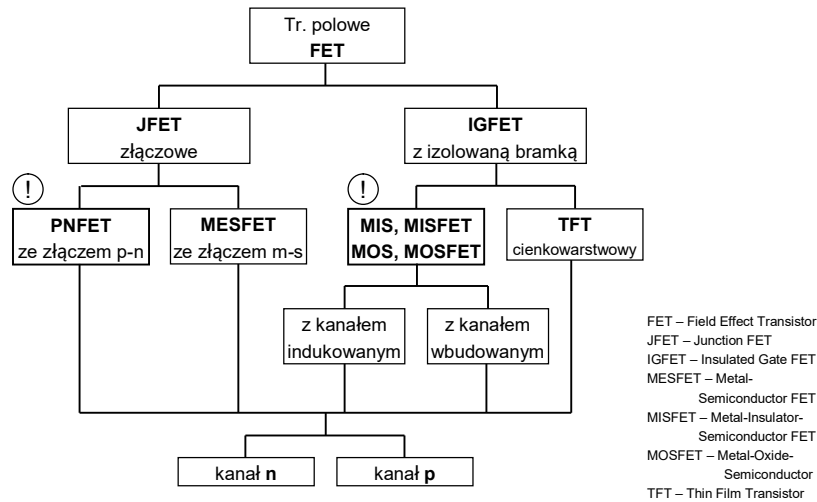


Plan wykładu



Tranzystory MOSFET

- Budowa i polaryzacja
- Charakterystyka przejściowa
- Charakterystyka wyjściowa
- Charakterystyki statyczne
- Parametry statyczne
- Modele tranzystora
- Porównanie tranzystorów



Elementy elektroniczne I – tranzystory MOSFET

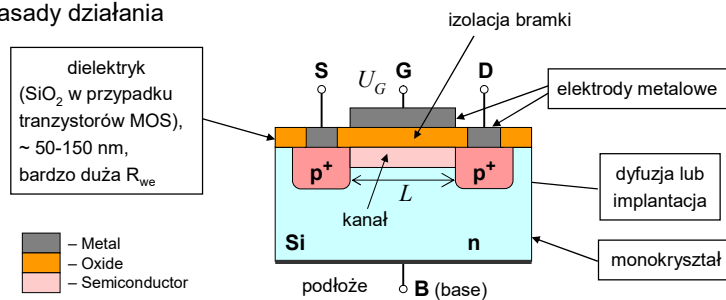
3



Tranzystory z izolowaną bramką MOSFET KPE



Zasady działania



Kanał – obszar przypowierzchniowy pod warstwą dielektryka, przez który płynie prąd od S do D.

L – długość kanału (\sim kilka-kilkadziesiąt μm)

Przewodność kanału jest sterowana poprzecznym polem elektrycznym (napięciem U_G), które działa poprzez warstwę dielektryka, izolującą kanał od bramki.

Elementy elektroniczne I – tranzystory MOSFET

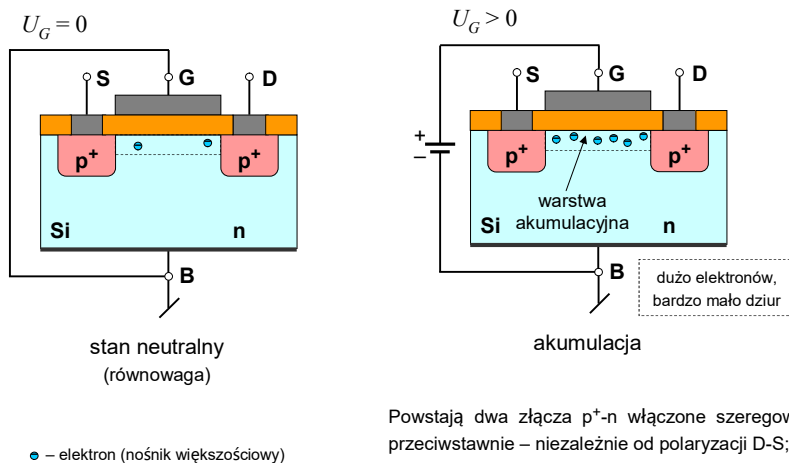
4



Tranzystory z izolowaną bramką MOSFET KPE



Zasady działania – wpływ polaryzacji bramki



Elementy elektroniczne I – tranzystory MOSFET

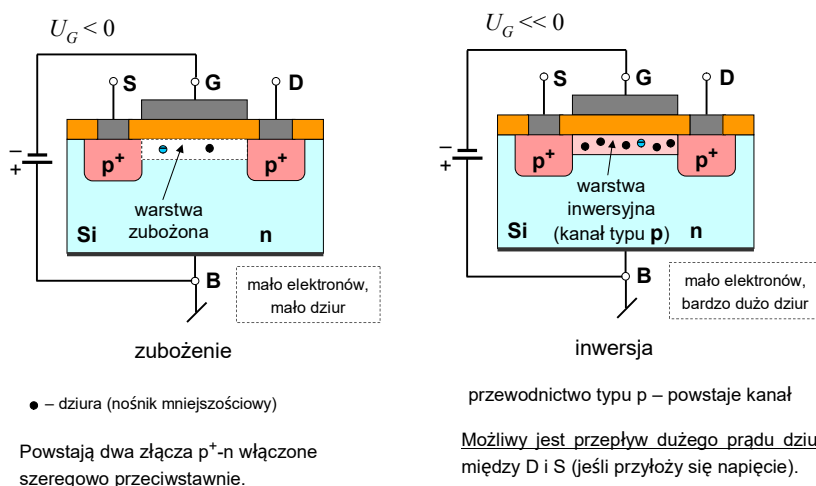
5



Tranzystory z izolowaną bramką MOSFET KPE



Zasady działania – wpływ polaryzacji bramki



Elementy elektroniczne I – tranzystory MOSFET

6

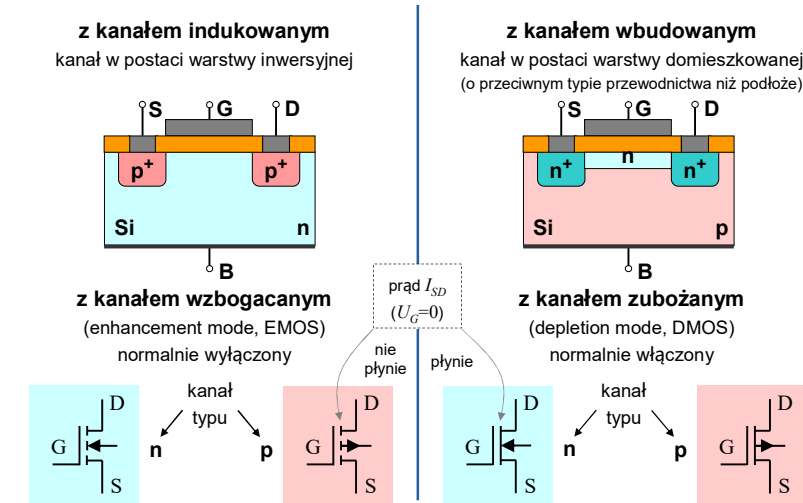


Tranzystory z izolowaną bramką MOSFET

KPE



Podział tranzystorów



Elementy elektroniczne I – tranzystory MOSFET

7



Tranzystor EMOS p – ch-ka przejściowa

KPE



Statyczna charakterystyka przejściowa tranzystora: $I_D(U_{GS})|_{U_{DS}=\text{const}}$
(na przykładzie tr. z kanałem wzbożaczanym typu p)

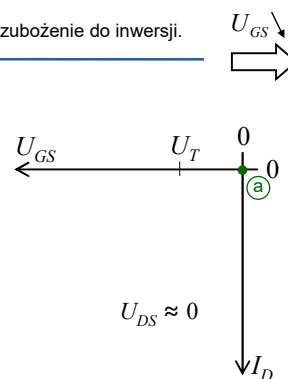
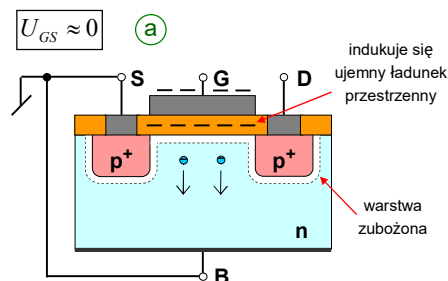
$$[I_{WY} = f(U_{WE})]$$

Rozważania: – dla $U_{DS} \approx 0$,
– S zwarte z podłożem (B) i uziemione.

$U_{GS} > 0 \rightarrow U_{GS} < 0$ – zmiana stanu od akumulacji, przez zubożenie do inwersji.

$$U_{GS} < 0$$

$$U_{GS} \approx 0$$



Elementy elektroniczne I – tranzystory MOSFET

8



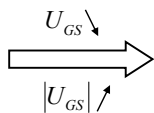
Tranzystor EMOS p – ch-ka przejściowa



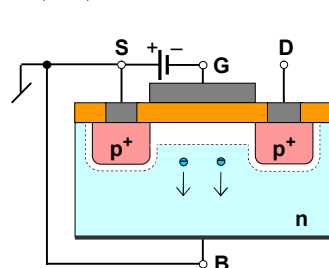
Statyczna charakterystyka przejściowa tranzystora: $I_D(U_{GS})|_{U_{DS}=\text{const}}$
(na przykładzie tr. z kanałem wzbogacanym typu p)

$$0 < |U_{GS}| < |U_T|$$

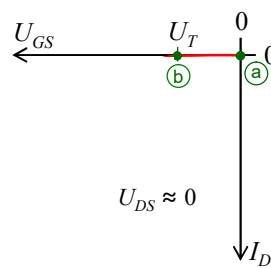
(b)



$U_{GS} = U_T$ (threshold voltage)



$U_{GS} < 0$



Elementy elektroniczne I – tranzystory MOSFET

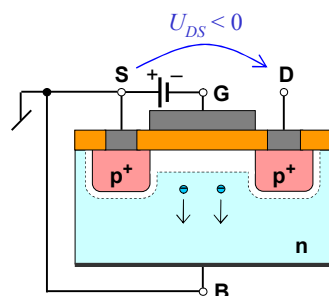
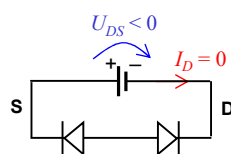
9



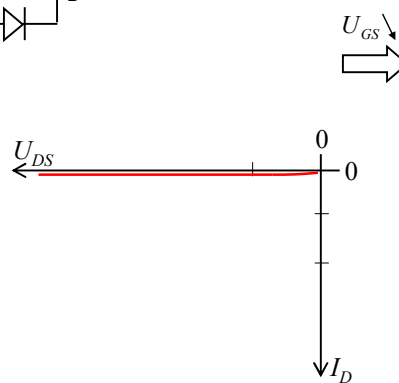
Tranzystor EMOS p – ch-ka przejściowa



$$0 < |U_{GS}| < |U_T|$$



$U_{DS} < 0$



Elementy elektroniczne I – tranzystory MOSFET

10



Tranzystor EMOS p – ch-ka przejściowa



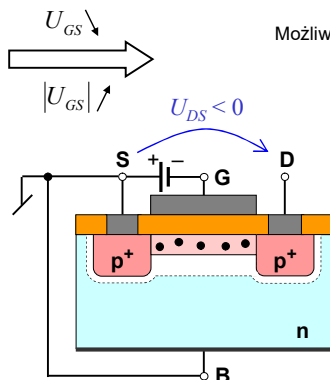
Statyczna charakterystyka przejściowa tranzystora: $I_D(U_{GS})|_{U_{DS}=\text{const}}$
(na przykładzie tr. z kanałem wzbogacanym typu p)

$$|U_{GS}| > |U_T|$$

(c)

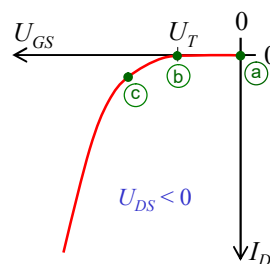
Powstaje kanał typu p – warstwa inwersyjna złożona z nośników mniejszościowych.

Możliwy jest przepływ prądu ze S do D, gdy: $|U_{DS}| > 0$



Stan inwersji:

$$U_{GS} < U_T < 0$$



Elementy elektroniczne I – tranzystory MOSFET

11



Tranzystor EMOS p – ch-ka wyjściowa



Statyczna charakterystyka wyjściowa tranzystora: $I_D(U_{DS})|_{U_{GS}=\text{const}}$
(na przykładzie tr. z kanałem wzbogacanym typu p)

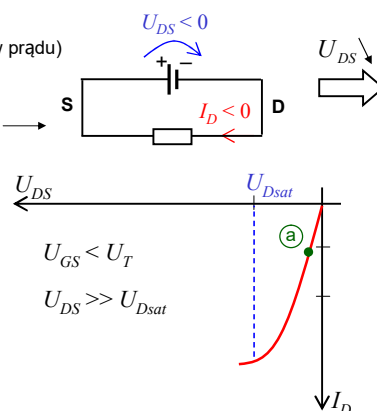
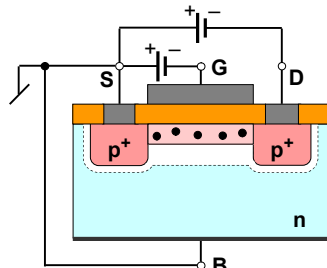
$$[I_{WY} = f(U_{WY})]$$

$$|U_{DS}| \ll |U_{Dsat}|$$

(a)

$|U_{GS}| > |U_T|$ – kanał jest otwarty (możliwy przepływ prądu)

$I_D = f(U_{DS})$ – zależność liniowa – kanał spełnia funkcję rezystora liniowego R_{DS}



Elementy elektroniczne I – tranzystory MOSFET

12

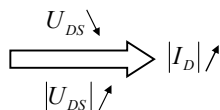


Tranzystor EMOS p – ch-ka wyjściowa



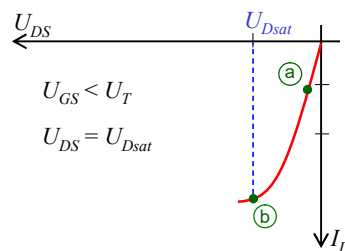
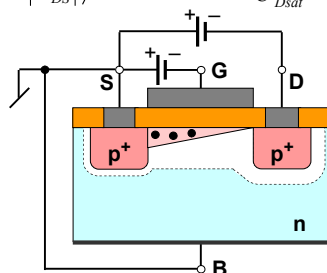
Statyczna charakterystyka wyjściowa tranzystora: $I_D(U_{DS})|_{U_{GS}=\text{const}}$
(na przykładzie tr. z kanałem wzbogacanym typu p)

$$U_{DS} = U_{Dsat} \quad (b)$$



Zwiększa się warstwa zaporowa przy D – maleje grubość kanału przy D, aż do całkowitego usunięcia inwersji przy D – **odcięcie kanału**.

$$U_{Dsat} = U_{GS} - U_T \quad \text{– napięcie nasycenia}$$



Elementy elektroniczne I – tranzystory MOSFET

13



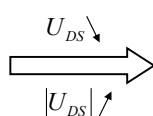
Tranzystor EMOS p – ch-ka wyjściowa



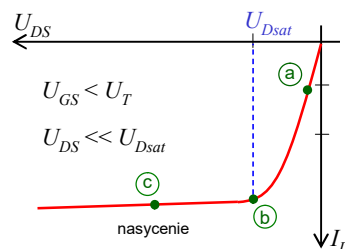
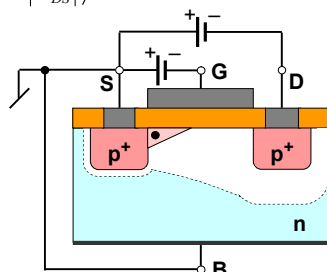
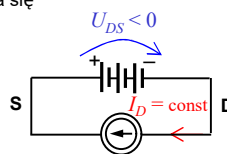
Statyczna charakterystyka wyjściowa tranzystora: $I_D(U_{DS})|_{U_{GS}=\text{const}}$
(na przykładzie tr. z kanałem wzbogacanym typu p)

$$|U_{DS}| > |U_{Dsat}| \quad (c)$$

$I_D \approx \text{const}$ – prąd nasycia się



Rozszerza się obszar zubożony przy D – zmniejsza się kanał. Ale cały czas płynie prawie stały prąd I_D .



Elementy elektroniczne I – tranzystory MOSFET

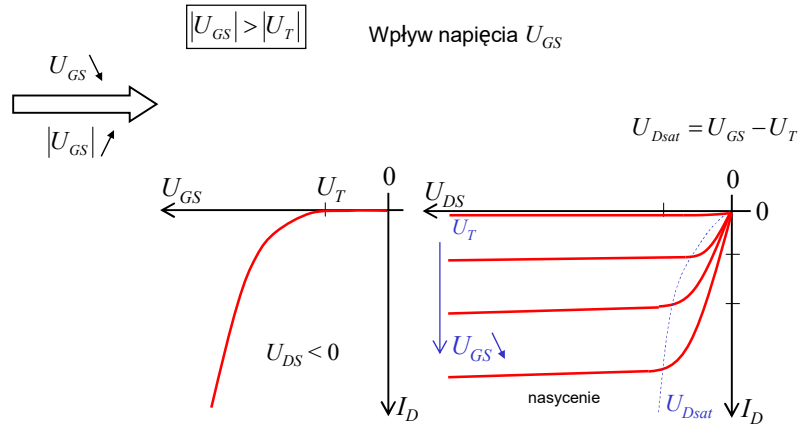
14



Tranzystor EMOS p – ch-ka wyjściowa



Statyczna charakterystyka wyjściowa tranzystora: $I_D(U_{DS})|_{U_{GS}=\text{const}}$
(na przykładzie tr. z kanałem wzbogacanym typu p)

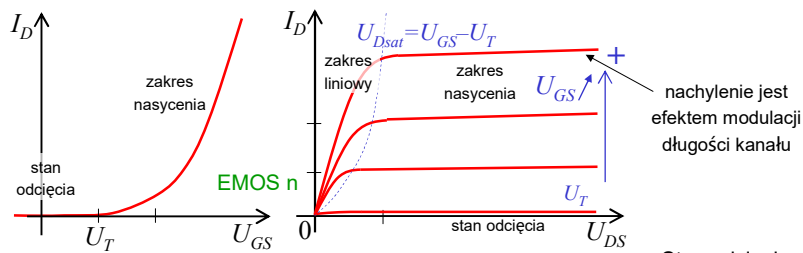


Elementy elektroniczne I – tranzystory MOSFET

15



Charakterystyki statyczne EMOS



Stan odcięcia:

Zakres liniowy:
$$I_D = \frac{W}{L} \mu C_{ox} \left[(U_{GS} - U_T) U_{DS} - \frac{U_{DS}^2}{2} \right]$$

Stan odcięcia:
$$\begin{cases} I_G = 0 \\ I_D = 0 \end{cases}$$

Stan nasycenia:
$$\begin{cases} I_D = \frac{W}{2L} \mu C_{ox} (U_{GS} - U_T)^2 \\ I_D = K (U_{GS} - U_T)^2 \end{cases} \quad K [A/V^2]$$

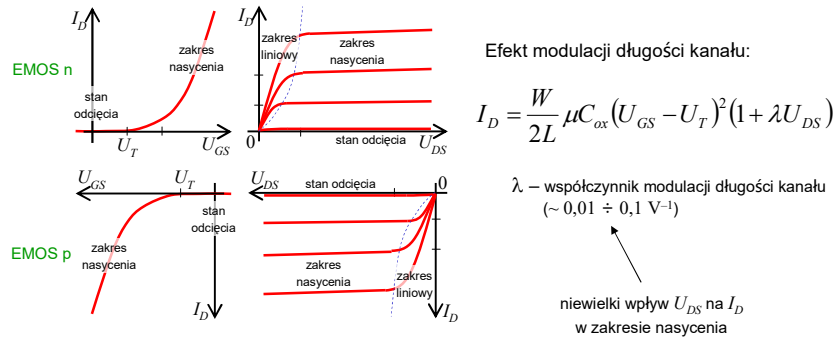
W – szerokość kanału,
 L – długość kanału,
 μ – ruchliwość nośników w kanale,
 C_{ox} – pojemność warstwy tlenkowej (izolacyjnej) bramki na jednostkę powierzchni.

Elementy elektroniczne I – tranzystory MOSFET

16



Charakterystyki statyczne EMOS



Stany pracy tranzystora

- odcięcia: $|U_{GS}| < |U_T|$, $U_{DS} > 0$
 - liniowy: $|U_{GS}| > |U_T|$ i $|U_{DS}| \leq |U_{Dsat}|$
 - nasycenia: $|U_{GS}| > |U_T|$ i $|U_{DS}| > |U_{Dsat}|$
- $$U_{Dsat} = U_{GS} - U_T$$

Elementy elektroniczne I – tranzystory MOSFET

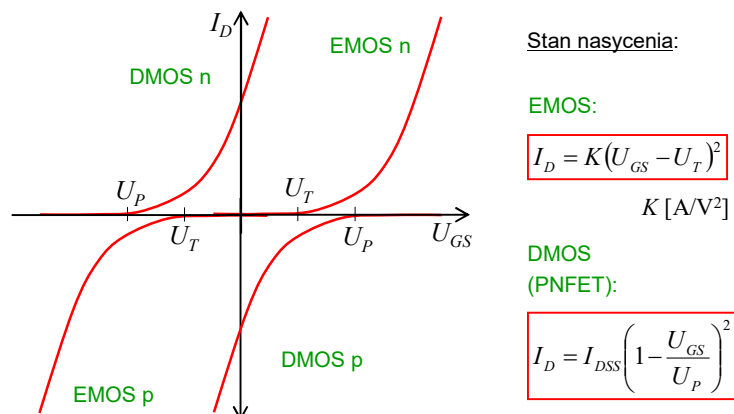
17



Charakterystyki przejściowe



Statyczne ch-ki przejściowe tranzystorów MOSFET w stanie nasycenia



Zasada działania tranzystora DMOS jest zbliżona do tranzystora PNFET.

Elementy elektroniczne I – tranzystory MOSFET

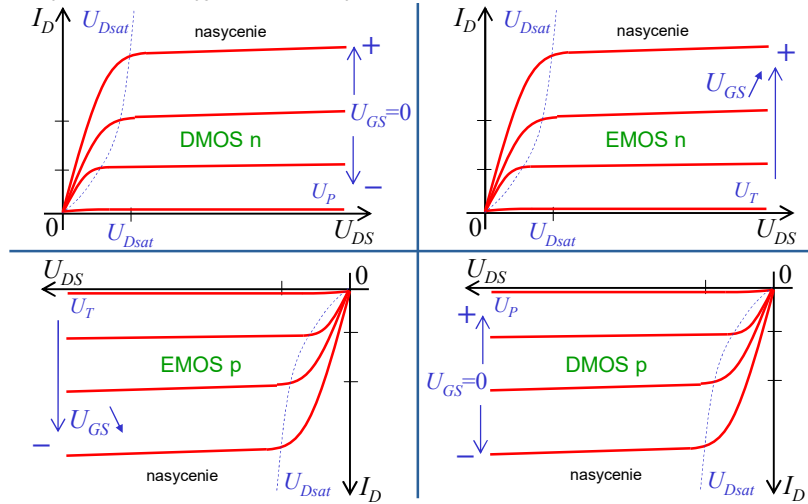
18



Charakterystyki wyjściowe



Statyczne ch-ki wyjściowe tranzystorów MOSFET

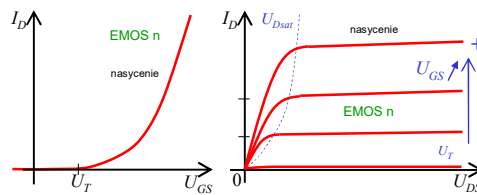


Elementy elektroniczne I – tranzystory MOSFET

19



Parametry statyczne



- U_T – napięcie progowe; $U_{GS(th)}$ dla EMOS, $U_{GS(off)}$ dla DMOS – napięcie odcięcia, przy ustalonym U_{GS} (może być $I_D = 1 \mu A$),
 $U_T \equiv U_{GS}|_{I_D=10\mu A}$
- U_{GSS} – napięcie przebicia między bramką a podłożem ($U_{DS} = 0$) przy określonym I_G ,
- U_{DSS} – napięcie przebicia U_{DS} ($U_{GS} = 0$); lawinowe lub skrośne,
- I_{DSS} – prąd nasycenia ($U_{GS} = 0$) przy określonym U_{DS} ; dla DMOS mierzony w zakresie nasycenia $I_D(U_{DS})$, dla EMOS – prąd wsteczny złącza dren-podłoże,
- I_{GSS} – prąd upływu bramki ($U_{DS} = 0$) dla określonego U_{GS} ,
- $r_{DS(on)}$ – rezystancja statyczna D-S dla I_{Dmax} , $U_{DS} \approx 0$,
- $r_{DS(off)}$ – rezystancja statyczna D-S dla wyłączonego kanału: EMOS dla $|U_{GS}| < |U_T|$,
 EMOS dla $|U_{GS}| > |U_T|$.

Elementy elektroniczne I – tranzystory MOSFET

20

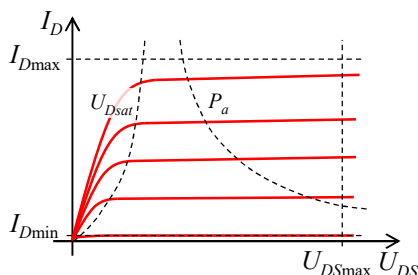


Tranzystory MOSFET – ch-ki statyczne



Parametry statyczne – ograniczenie stanu nasycenia

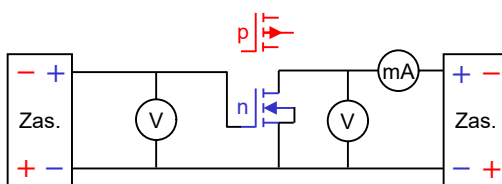
- stan nienasycenia,
- stan odcięcia,
- P_a ,
- I_{Dmax} ,
- U_{DSmax} .



- U_{DSat} – napięcie nasycenia ($U_{DSat} = U_{GS} - U_P$).
- I_{Dmin} – prąd minimalny – granica między nasyceniem i odcięciem (zniekształcenia nieliniowe).
- P_a – moc admisyjna – maksymalna wartość $I_{dc} \cdot U_{dc}$ – hiperbola mocy.
- I_{Dmax} – prąd maksymalny – zniekształcenia związane z różnym nachyleniem ch-k wyjściowych.
- U_{DSmax} – napięcie maksymalne – ograniczenie ze względu na zjawiska przebieciowe.



Pomiar ch-k statycznych EMOS



Pomiary jak dla tranzystora PNFET.

Jedyna różnica to pomiar napięcia U_T :

- Pomiar U_T - taka wartość U_{GS} , gdy $I_D \approx 10\mu A$.
- Wyznaczyć parametry statyczne tranzystora (K i U_T) – podobnie jak dla PNFET – wykreślić ch-kę przejściową w postaci:

$$\sqrt{I_D} = f(U_{GS})$$

Pomiary ch-k tranzystora DMOS tak samo jak PNFET.



Zakresy pracy tranzystorów polowych

KPE

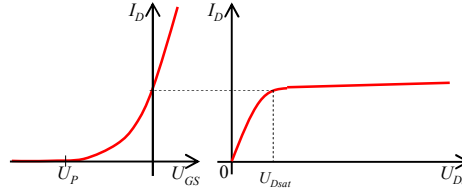


Napięcie progowe

PNFET, DMOS: U_p

EMOS: $U_p = U_T$

$$U_{Dsat} = U_{GS} - U_p$$



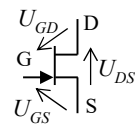
Stan nienasycenia		Stan nasycenia		Stan odcięcia	
n	p	n	p	n	p
$U_{GS} > U_p$	$U_{GS} < U_p$	$U_{GS} > U_p$	$U_{GS} < U_p$	$U_{GS} < U_p$	$U_{GS} > U_p$
$U_{GD} > U_p$	$U_{GD} < U_p$	$U_{GD} < U_p$	$U_{GD} > U_p$		

Przykład – PNFET n

St. N: $U_{DS} > U_{Dsat}$

$$U_{DS} > U_{GS} - U_p \Rightarrow U_p > U_{GS} - U_{DS} = U_{GD}$$

$$U_{GD} = U_{GS} - U_{DS}$$



Elementy elektroniczne I – tranzystory MOSFET

23

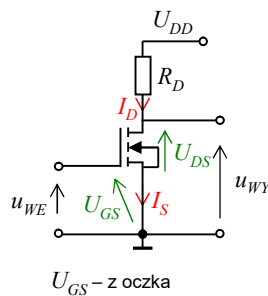


Punkt pracy tranzystora – wzmacniacz WS

KPE



Obliczenie punktu pracy tranzystora (I_D , U_{DS}) – w stanie nasycenia



U_{GS} – z oczka

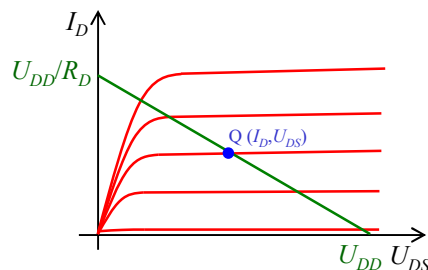
$$I_D = K(U_{GS} - U_T)^2$$

$$I_D = I_{DSS} \left(1 - \frac{U_{GS}}{U_p}\right)^2$$

Prosta pracy: $U_{DD} - I_D R_D - U_{DS} = 0$

$$U_{DS} = U_{DD} - I_D R_D$$

$$I_D = -\frac{1}{R_D} \cdot U_{DS} + \frac{U_{DD}}{R_D}$$



Elementy elektroniczne I – tranzystory MOSFET

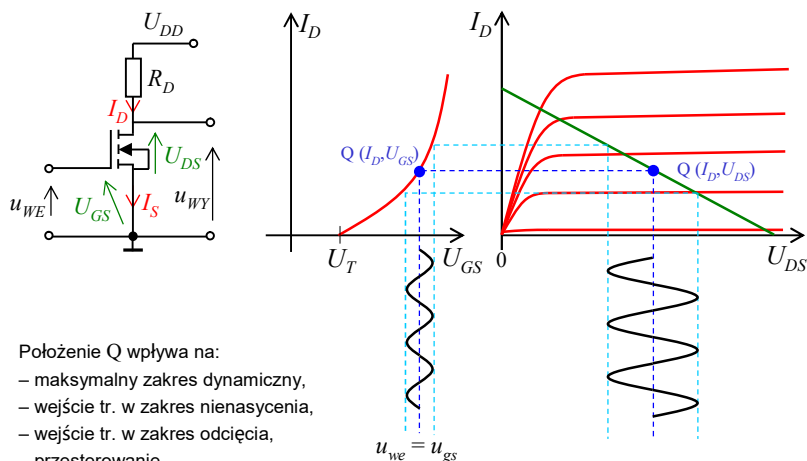
24



Punkt pracy tranzystora – wzmacniacz WS



Wybór punktu pracy – wpływ na właściwości wzmacniające wzmacniacza



Elementy elektroniczne I – tranzystory MOSFET

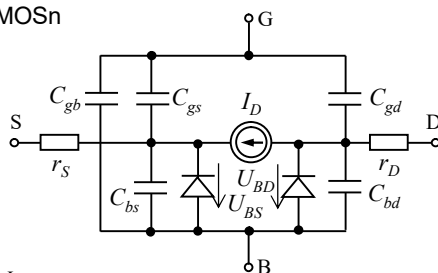
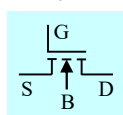
25



Model wielkosygnałowy



Tranzystor EMOSn



C_{bd} , C_{bs} – pojemności barierowe zaporowo spolaryzowanych złącz,
 C_{gd} , C_{gs} , C_{gb} – pojemności bramki (zależą od zakresu pracy),
 – pojemności pasożytnicze (konstrukcyjne), niezależne od zakresu pracy.

Źródło prądowe I_D :
 (w zależności od stanu pracy)

$$\left. \begin{aligned} i_D &= \frac{W}{L} \mu C_{ox} \left[(u_{GS} - U_T) u_{DS} - \frac{u_{DS}^2}{2} \right] \\ i_D &= \frac{W}{2L} \mu C_{ox} (u_{GS} - U_T)^2 \end{aligned} \right\} \begin{array}{l} \text{całkowite} \\ \text{prądy} \\ \text{i napięcia} \end{array}$$

r_S , $r_D \sim 50-100 \, \Omega$ – rezystancje niemodulowanych obszarów półprzewodnika (p^+ lub n^+)

Złącza p^+-n :
 (spolaryzowane zaporowo)

$$I_{BD} = I_s \left[\exp \left(\frac{U_{BD}}{\phi_T} \right) - 1 \right]$$

$$I_{BS} = I_s \left[\exp \left(\frac{U_{BS}}{\phi_T} \right) - 1 \right]$$

I_s – prąd nasycenia złącz podłożowych

Elementy elektroniczne I – tranzystory MOSFET

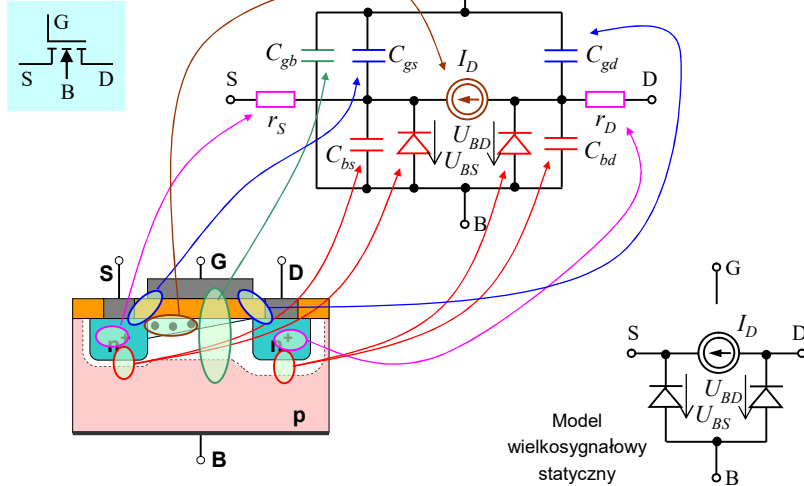
26



Model wielosygnałowy



Tranzystor EMOSn

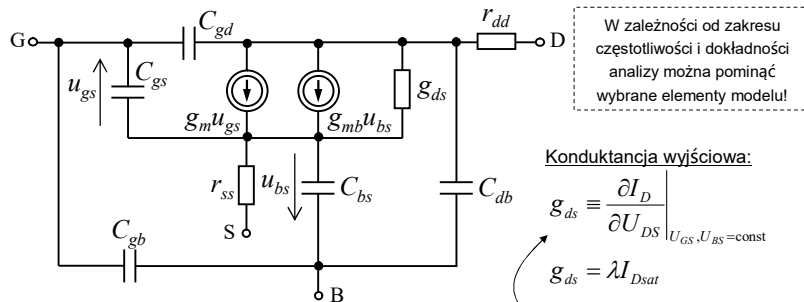


Elementy elektroniczne I – tranzystory MOSFET

27



Model małosygnałowy



Transkonduktancja:

$$g_m \equiv \frac{\partial I_D}{\partial U_{GS}} \bigg|_{U_{DS}, U_{BS} = \text{const}} = 2K(U_{GS} - U_T)$$

Konduktancja wyjściowa:

$$g_{ds} \equiv \frac{\partial I_D}{\partial U_{DS}} \bigg|_{U_{GS}, U_{BS} = \text{const}}$$

$$g_{ds} = \lambda I_{Dsat}$$

nachylenia charakterystyk

Konduktancja przejściowa podłoża (gdy pojawia się składowa zmienna napięcia u_{BS}):

$$g_{mb} \equiv \frac{\partial I_D}{\partial U_{BS}} \bigg|_{U_{DS}, U_{GS} = \text{const}} = \frac{\partial I_D}{\partial U_T} \frac{\partial U_T}{\partial U_{BS}} = \eta \cdot g_m$$

η – współczynnik proporcjonalności

Elementy elektroniczne I – tranzystory MOSFET

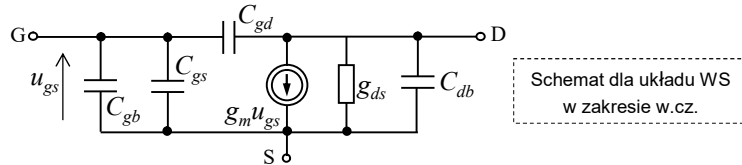
28



Model małosygnałowy



Brak efektu podłoża – gdy: $u_{BS} = U_{BS}$ (brak składowej zmiennej) – S i B zawarte



Schemat dla układu WS
w zakresie w.cz.

Częstotliwość odcięcia:

$$f_T = \frac{g_m}{2\pi(C_{gs} + C_{gd} + C_{gb})}$$

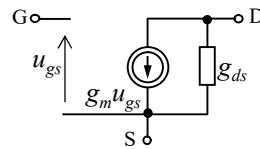
– częstotliwość, przy której prąd wyjściowy jest równy prądowi źródła sterowanego przy zwartym wyjściu: $i_{we} = g_m \cdot u_{gs}$

Przy szacowaniu wielkości pojemności można skorzystać z przybliżeń:

$$C_{bs} = \frac{g_{mb}}{g_m} C_{gs} = \eta C_{gs}, \quad C_{bd} = \eta C_{gd}$$



Model quasi-statyczny; dla
małych i średnich częstotliwości:



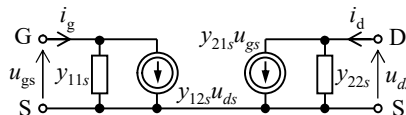
Model małosygnałowy admitancyjny



Dla tranzystorów polowych w układzie WS

$$i_g = y_{11s} u_{gs} + y_{12s} u_{ds}$$

$$i_d = y_{21s} u_{gs} + y_{22s} u_{ds}$$



$$\text{Macierz } [y_{ij}]: \quad y_{11s} = \left. \frac{i_g}{u_{gs}} \right|_{u_{ds}=0} = j\omega(C_{gs} + C_{gb} + C_{gd})$$

$$y_{12s} = \left. \frac{i_g}{u_{ds}} \right|_{u_{gs}=0} = -j\omega C_{gd}$$

$$y_{21s} = \left. \frac{i_d}{u_{gs}} \right|_{u_{ds}=0} = g_m - j\omega C_{gd}$$

$$y_{22s} = \left. \frac{i_d}{u_{ds}} \right|_{u_{gs}=0} = g_{ds} + j\omega(C_{gb} + C_{gd})$$

Model użyteczny przy analizie
wąskopasmowych układów
selektywnych.

zwarcie małosygnałowego
napięcia we lub wy



Porównanie tranzystorów



Tranzystor bipolarny	Tranzystor unipolarny
sterowanie prądowe	sterowanie napięciowe
transkonduktancja małosygnałowa	
$g_m = \frac{I_C}{U_T} = 40 \cdot 25\text{m} = 1\text{S}$ $I_C = 25\text{mA}, U_T = 25\text{mV}$ Niezależna od procesu technologicznego i od wymiarów.	$g_m = -\frac{2I_{DSS}}{U_P} \left(1 - \frac{U_{GS}}{U_P}\right) \approx 5\text{mS}$ $I_{DSS} = 25\text{mA}; U_P = -8\text{V}; U_{GS} = -2\text{V}$ Zależna od procesu technologicznego i od wymiarów.
>>	
napięcie nasycenia	
$U_{CEsat} \approx 0,2\text{V}$	$ U_{Dsat} = U_{GS} - U_P \sim \text{kilka V}$
<<	
maksymalne napięcie wyjściowe	
$U_{CEmax} \sim \text{kilkaset V}$	$ U_{DS} _{max} \sim \text{kilkadziesiąt V}$
>	
Tranzystory bipolarne są znacznie lepsze do zastosowania w układach analogowych.	

Elementy elektroniczne I – porównanie tranzystorów

31



Porównanie tranzystorów



Tranzystor bipolarny	Tranzystor unipolarny
impedancja wejściowa	
$r_{b'e} = \frac{\beta}{g_m} = \frac{\beta U_T}{I_C}$ bardzo mała	$r_{gs} \rightarrow \infty$
<<	
impedancja wyjściowa	
$r_o = \frac{U_{CE} + U_{AN}}{I_C}$	$r_o = \frac{1/\lambda + U_{DS}}{I_D}$
<	

Elementy elektroniczne I – porównanie tranzystorów

32



Porównanie tranzystorów



Tranzystor bipolarny		Tranzystor unipolarny
wzmocnienie napięciowe		
$K_u = g_m r_o = \frac{U_{CE} + U_{AN}}{U_T}$	>	$K_u = g_m r_o = 2 \frac{1/\lambda + U_{DS}}{(U_{GS} - U_P)}$
częstotliwość graniczna		
$f_T \approx \frac{g_m}{2\pi(C_{b'e} + C_{b'c})} \sim I_C$	>	$f_T = \frac{g_m}{2\pi(C_{gs} + C_{gd} + C_{gb})} \sim \sqrt{I_D}$



Porównanie tranzystorów



Zastosowania tranzystorów:

- w układach analogowych – przeważnie bipolarne,
- w układach scalonych – praktycznie tylko MOS.

Właściwości tranzystorów polowych:

- bardzo duża impedancja wejściowa,
- kwadratowa zależność ch-ki przejściowej (brak zniekształceń zawierających nieparzyste harmoniczne),
- możliwość stosowania tranzystora jako obciążenie rezystancyjne czy rezystor sterowany,
- małe szumy.

Zalety względem tranzystorów bipolarnych:

- prostsza metoda wytwarzania (mniejsza liczba operacji technologicznych),
- większa gęstość upakowania (mniejsza powierzchnia tranzystorów MOS, samoizolacja tranzystora – nie potrzeba wysp izolujących),
- różnice tym większe im większy stopień scalenia,
- znacznie mniejszy pobór mocy (~ kilka rzędów wielkości),
- wadą jest mniejsza szybkość działania (kilkukrotnie).