

digitales Theremin Fachbericht

PROJEKT 6
11. August 2020

Auftraggeber:	Prof. Dr. Hanspeter Schmid
Betreuung:	Prof. Dr. Hanspeter Schmid Herr Prof. Karl Schenk
Team:	Andreas Frei Dennis Aeschbacher
Studiengang:	Elektro- und Informationstechnik
Semester:	Frühlingssemester 2020

Abstract

In this Project a Theremin was built that mainly operates on digital hardware unlike the original device that solely used analog electronics. The device is supposed to be used in presentations for trade fairs by the Institute for Sensors and Electronics ISE. As such the device should be built in a appealing housing. Moreover the device should have other additional functionality such as soundeffects or the ability to record sound. The digital hardware was implemented in VHDL on the developer board DE1-SoC from terasIC with a Cyclone V FPGA from Intel. The sole analog component implemented was the oscillator that controls the pitch. The pitch of the device can be changed well, but the sound itself has a flaw at the moment, because there is an audible crackle. This is due to a communication problem with the codec that was used for the audio output. This problem will not be corrected during this project, because the communication will be implemented differently in the finished product. The work in this project served as a platform for the continuation in project 6. The next steps would be to implement the volume control and redesign the pcb for two antennas and oscillators.

Inhaltsverzeichnis

1	Einleitung	1
2	Technische Grundlagen	2
2.1	analoges Theremin	2
2.2	digitales Theremin	2
3	Realisierung	3
3.1	Antennenoszillator	4
3.2	Clock	4
3.3	CPU	4
3.4	Pitch Generation	4
3.5	Volume Generation	5
4	Validierung	8
4.1	PCB	8
4.2	Frequenzmessung	8
4.3	Glissando Effekt	8
4.4	Ton Display	8
5	Schlusswort	9
6	Ehrlichkeitserklärung	10
A	Projektklärung	11
B	Schema Antennenoszillator	21
C	PCB Antennenoszillator	22

1 Einleitung

Das Theremin kennen heutzutage nur wenige Leute, obwohl es das erste elektronische Instrument war. Es wurde 1920 von dem Russen Lev Sergejewitsch Termen, welcher sich später zu Leon Theremin umbenennen liess, erfunden **Theremin_h**. Personen die regelmässig Filme schauen, haben die Musik welche mit einem Theremin gemacht wird bestimmt schon einmal gehört. Ein Beispiel dafür ist Ghostbusters, wo das Theremin oft im Hintergrund zu hören ist. Zudem ist das Theremin in einigen Science-Fiction-Filmen und Horrorfilmen zu hören **Goast_m**. Das Theremin wird ohne es zu berühren gespielt, indem man mit den Händen die Distanz zu zwei Antennen ändert. Dies führt zu Veränderung der Tonhöhe und Lautstärke.

Im Projekt 5 und 6 soll nun ein solches Instrument entwickelt werden. Mit dem Unterschied, dass das sonst analoge Instrument digital aufgebaut werden soll. Dabei soll es auf einem Field Programmable Gate Array (FPGA) implementiert werden. Später soll das Theremin als Messobjekt für das Institut für Sensorik und Elektronik ISE verwendet werden. Im Rahmen des Projekt 5 wurde die Tonhöhenantenne des Theremin realisiert. Dazu wurde die Antenne zusammen mit dem Antennenoszillator analog beibehalten. Die restlichen Komponenten wurden in VHDL realisiert. Das Resultat wurde auf dem DE1-SoC Board von terasIC mit einem Cyclone V FPGA von Intel getestet.

Der folgende Fachbericht beginnt mit dem Kapitel 2 Technische Grundlagen. In der ersten Hälfte des Kapitel wird erklärt wie ein analoges Theremin funktioniert und welche Komponenten ein Theremin ausmachen. In der zweiten Hälfte werden digitale Lösungsansätze besprochen. Anschliessend wird im Kapitel 3 Realisierung beschrieben wie die Komponenten realisiert wurden. Im Kapitel 4 Validierung wird als erstes auf die Inbetriebnahme des Antennenoszillators eingegangen. Als nächstes werden die Simulationen des VHDL Codes erläutert. Im letzten Abschnitt wird auf die Inbetriebnahme des VHDL Codes auf dem DE1-SoC Board Bezug genommen.

2 Technische Grundlagen

In diesem Kapitel wird erklärt wie ein Theremin analog funktioniert. In der zweiten Hälfte des Kapitels wird das Theremin mit digitalen Komponenten vorgestellt.

2.1 analoges Theremin

bla bla

2.2 digitales Theremin

bla bla

3 Realisierung

Das digitale Theremin ist auf dem Entwicklungsboard DE1-SOC von terasIC aufgebaut. Dieses enthält ein Cyclone V 5CSEMA5 FPGA von Intel. Weiter befindet sich auf dem Board der Audio Codec WM8731 von Wolfson für die Ausgabe an einem Lautsprecher. In Abbildung 3.1 ist der Aufbau des Digitalen Theremin aufgezeigt inklusive der Peripherie ausserhalb des FPGA. Das Theremin, welches im FPGA aufgebaut ist, besteht aus zwei Bereichen. Einerseits der Signalverarbeitung und Übermittlung an den Codec. Dieser besteht aus den Komponenten *Volume* und *Pitch Generation*, *DC-FIFO* und dem *Audio Serializer*. Der zweite Bereich ist Das Nios System. Dieses besteht aus dem Prozessor und diversen IP Cores, welche die Kommunikation mit den Peripherien ermöglicht. Ausserhalb des FPGA ist zudem das entwickelte PCB, welches die beiden Antennenoszillatoren enthält, mit welchen das Theremin gespielt werden kann. Die Kommunikation zwischen dem Nios Prozessor und den anderen Komponenten geschieht über das *Avalon Memory Mapped Interface*. Der Prozessor ist in dieser Kommunikation Master und die restlichen Komponenten Slaves. Die Übertragung der Audioinformation in der Signalverarbeitung geschieht über das *Avalon Streaming Interface*. Wobei Sender als Streaming Source und Empfänger als Streaming Sink deklariert sind. Das Streaming Interface ist notwendig für den Einsatz des Dual-Clock-FIFO (DC-FIFO). Dieses übernimmt den Übergang verschiedener Clockregionen zwischen den Komponenten *Pitch Generation* und *Audio Serializer*.

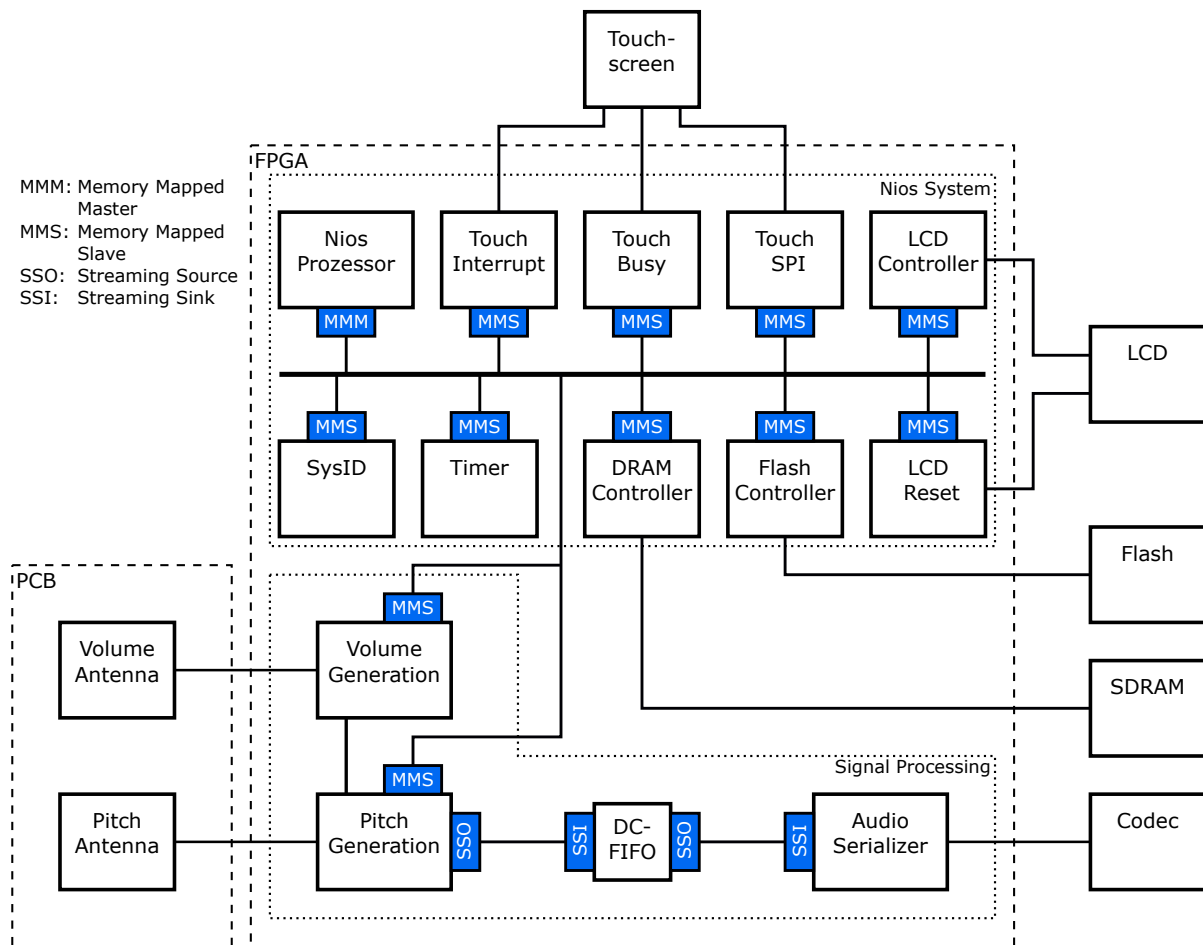


Abbildung 3.1: Blockschaltbild gesamtes Theremin

3.1 Antennenoszillator

Text über-
arbeiten
Andy?

3.2 Clock

Die verschiedenen Clocks für die Hardwarekomponenten und die CPU werden in zwei PLL Blöcken generiert. Ein Block für die Signalverarbeitung und einer für das Nios System. In Tabelle ... sind alle Frequenzen aufgelistet.

Referenz
einfügen

3.3 CPU

Tabelle mit
allen Fre-
quenzen
einfügen

Der eingesetzte Nios Prozessor ist für die Bedienung des Theremin und die Steuerung der Signalverarbeitungshardware zuständig. Die diversen eingesetzten IP Cores sind in den unten stehenden Kapiteln beschrieben.

JTAG, Timer und System ID

Der JTAG IP Core ermöglicht das flüchtige Programmieren des Nios wie auch das Kommunizieren mit selbem für Debugging Zwecke. Durch den Einsatz des Timer IP Cores erhält der Nios einen Interval Timer um beispielsweise periodisch Interrupts zu generieren. In dem System ID IP Core ist die Systemidentifikationsnummer gespeichert. Diese wird benötigt um beim Laden der Software sicherzustellen, dass das passende Hardware Image vorhanden ist. Alle drei Komponenten sind mit Standardeinstellungen in das Nios System eingefügt worden.

Speicher

Der Arbeitsspeicher ist ein externer 64MB SDRAM Chip IS42S16320D von ISSI. Für die Kommunikation mit dem Nios Prozessor ist der SDRAM Controller IP Core zuständig. Für die richtige Funktionsweise müssen der Chip und der Controller mit

3.4 Pitch Generation

Das digitale Theremin ist auf dem Entwicklungsboard DE1-SOC von terasIC aufgebaut. Dieses enthält ein Cyclone V 5CSEMA5 FPGA von Intel. Weiter befindet sich auf dem Board der Audio Codec WM8731 von Wolfson für die Ausgabe an einem Lautsprecher. In Abbildung ... ist der Aufbau des Digitalen Theremin aufgezeigt inklusive der Peripherie ausserhalb des FPGA.

Referenz
auf Block-
schaltbild

Referenzoszillator

Filter

Frequenzmessung, Kalibration & Glissandoeffekt

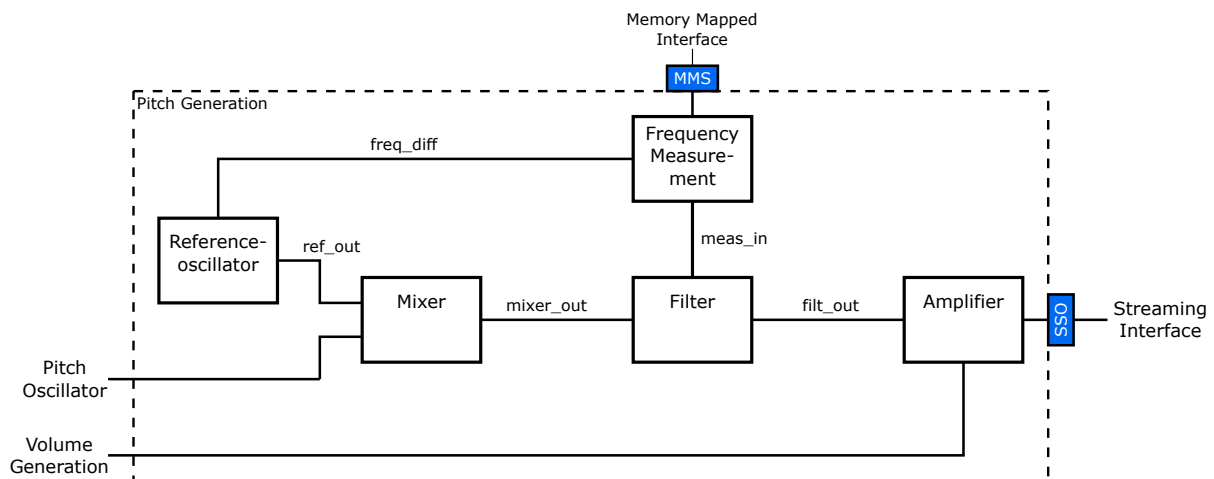


Abbildung 3.2: Blockschaltbild der Custom IP Pitch Generation

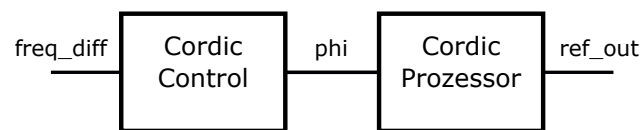


Abbildung 3.3: Aufbau des Referenzoszillators

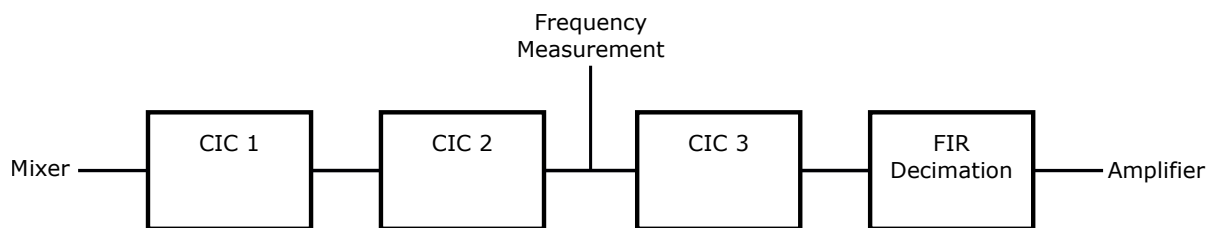


Abbildung 3.4: Aufbau des Filters in der Komponente Pitch Generation

3.5 Volume Generation

Das digitale Theremin ist auf dem Entwicklungsboard DE1-SOC von terasIC aufgebaut. Dieses enthält ein Cyclone V 5CSEMA5 FPGA von Intel. Weiter befindet sich auf dem Board der Audio Codec WM8731 von Wolfson für die Ausgabe an einem Lautsprecher. In Abbildung ... ist der Aufbau des Digitalen Theremin aufgezeigt inklusive der Peripherie ausserhalb des FPGA.

Referenz
auf Block-
schaltbild

Filter

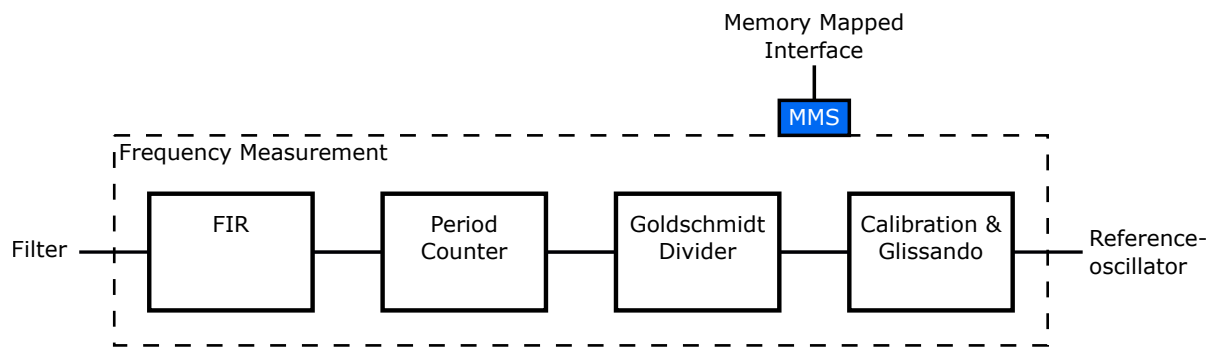


Abbildung 3.5: Aufbau der Frequenzmessung, Kalibration und Glissandoeffekt in der Komponente Pitch Generation

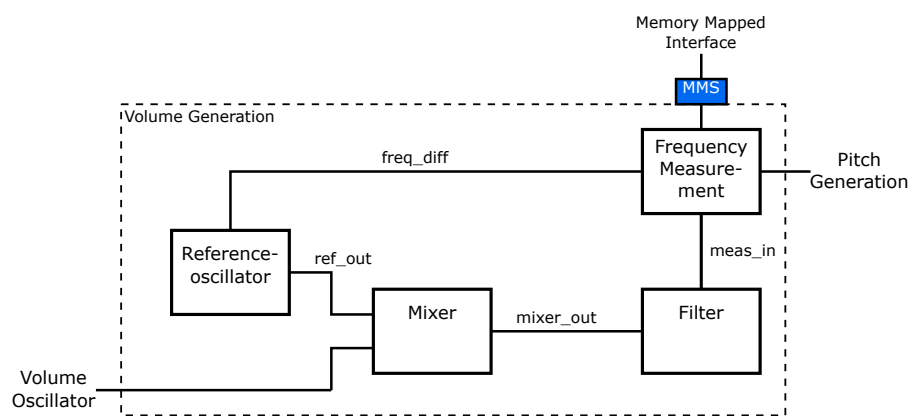


Abbildung 3.6: Blockschaltbild der Custom IP Volume Generation

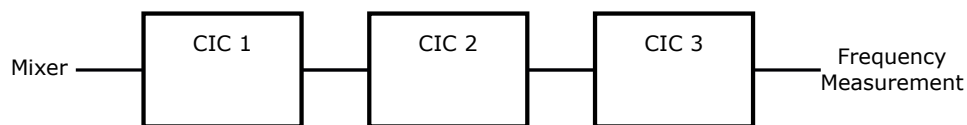


Abbildung 3.7: Aufbau des Filters in der Komponente Volume Generation

Frequenzmessung & Kalibration

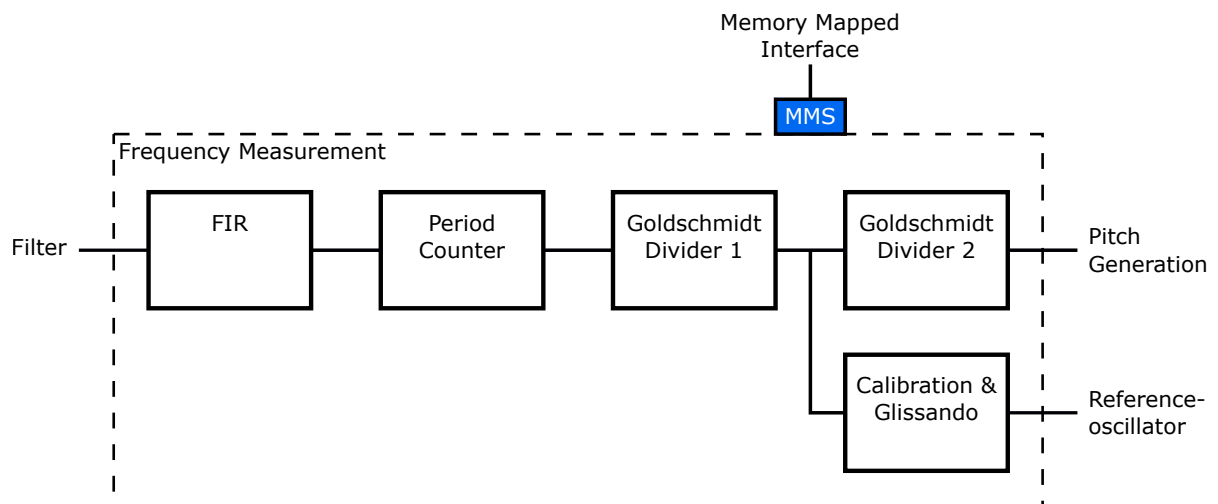


Abbildung 3.8: Aufbau der Frequenzmessung und Kalibration in der Komponente Volume Generation

4 Validierung

In diesem Kapitel wird zuerst das Antennenoszillator PCB getestet. Anschliessend wird mit Simulationen des VHDL Codes, durch berechnen der jeweiligen Spektren der Zwischenresultate, deren gesamte Funktion getestet. Zum Schluss wird auf die Inbetriebnahme und das Debugging Bezug genommen.

4.1 PCB

bla bla

4.2 Frequenzmessung

bla bla

4.3 Glissando Effekt

bla bla

4.4 Ton Display

bla bla

5 Schlusswort

Im Rahmen des Projekt 5 wurde eine digitale Plattform für die Verarbeitung von Signalen einer Thereminantenne entwickelt. Alle Komponenten ausser der Antennenoszillator wurden in VHDL realisiert. Die VHDL Komponenten wurden so realisiert, dass diese im Projekt 6 weiter gebraucht werden können. Momentan lässt sich das Theremin ohne Lautstärkeantenne spielen. Über zwei Taster kann der digitale Referenzoszillator manuell auf die Frequenz des Tonhöhenoszillator abgestimmt werden. Sobald das Theremin kalibriert ist kann es Töne von ca. 100-2000Hz spielen. Die Ziele welche in der Projektklärung definiert wurden konnten erfüllt werden. Bei der kontinuierlichen Tongenerierung gibt es noch eine Unschönheit bei der Ansteuerung des Codec. Es ist im generierten Ton ein Knacken zu hören, welches auf einen Fehler in der Ansteuerung des verwendeten Codec zurückzuführen ist. Dieser Fehler besteht nach wie vor. Jedoch wird diese Ansteuerung in Projekt 6 sowieso anders realisiert.

Im Projekt 6 wird die zweite Antenne implementiert, um gleichzeitig die Lautstärke einstellen zu können. Des weiteren soll es möglich sein diskrete Töne zu spielen. Dieser Modus soll es Anfängern ermöglichen bekannte Melodien nachspielen zu können.

Damit das theoretische Wissen aus dem Fach digitale Schaltungstechnik (dst) in die Praxis umgesetzt werden kann, wird ein Nios Soft Core Prozessor implementiert. Dieser übernimmt die Ansteuerung des Codec und die Modus Verwaltung. Beim starten des Theremin soll ein automatisches Tuning des Referenzoszillators stattfinden. Dazu wird der digitale Referenzoszillator auf die Frequenz des Antennenoszillator abgestimmt. Um das Theremin für Messen zu verwenden wird das DE1-SoC Board und die Antennenoszillatoren mit den Antennen in ein ansprechendes Gehäuse verbaut. Die Antennen sollen abgeschraubt werden können um einen komfortablen Transport zu ermöglichen.

Als erstes wird im Projekt 6 mit der Implementierung der Lautstärkeantenne auf dem FPGA und dem Redesign des PCB begonnen. Zudem muss Recherche in das Thema Nios Soft Core Prozessor angestellt werden, um diesen später implementieren zu können.

6 Ehrlichkeitserklärung

Mit der Unterschrift bestätigen die Unterzeichnenden Teammitglieder, dass die vorliegende Projektdokumentation selbstständig im Team und ohne Verwendung anderer, als der angegebenen Hilfsmittel verfasst wurde, sämtliche verwendeten Quellen erwähnt und die gängigen Zitierregeln eingehalten wurden. Eine Überprüfung der Arbeit auf Plagiate mithilfe elektronischer Hilfsmittel darf vorgenommen werden.

Unterschrift:

Ort, Datum:

Unterschrift:

Ort, Datum:

A Projektklärung



Fachhochschule Nordwestschweiz
Hochschule für Technik

digitales Theremin

Projektklärung

HS19, Projekt 5

Windisch, 11.10.2019

Auftraggeber:	Herr Prof. Dr. Hanspeter Schmid
Betreuung:	Herr Prof. Dr. Hanspeter Schmid Herr Prof. Karl Schenk
Team:	Andreas Frei Dennis Aeschbacher
Studiengang:	Elektro- und Informationstechnik (EIT)

Inhaltsverzeichnis

1	Übersicht.....	3
1.1	Ausgangslage.....	3
1.2	Ziele P5.....	3
1.3	Ziele P6.....	4
2	Sensor Evaluation.....	5
3	Konzept.....	6
3.1	Komponenten P5.....	6
3.2	Komponenten P6.....	7
3.3	Blockschaltbild.....	8
4	Risiken.....	9
5	Projektstrukturplan.....	10
6	Quellenverzeichnis.....	10

1 Übersicht

1.1 Ausgangslage

Ein Theremin ist ein Musikinstrument, das mit "den Händen in der Luft" gespielt wird (<https://www.youtube.com/watch?v=1Y7sXKGZl2w>). Es kommt in vielen Musikstücken, aber auch in Filmen (z.B. "Inspector Barnaby"-Serie, Hellboy <https://www.youtube.com/watch?v=x1cekAOKH5E>) zum Einsatz.

Beim Theremin beeinflusst die elektrische Kapazität des menschlichen Körpers ein elektromagnetisches Feld. Dabei steuert die Position der Hände gegenüber zwei Antennen die Stärke der Veränderung. Die sich ändernde Schwingung des Feldes wird verstärkt und als Ton über einen Lautsprecher ausgegeben [1].

Ziel des Projekts ist, basierend auf einem Bausatz eines analogen Theremins (z.B. Franzis) ein digitales Theremin zu bauen. Dabei soll die gesamte Signalverarbeitung in einem FPGA realisiert werden was zum Beispiel den Ausgleich von Lautsprecherfrequenzgängen, die direkte digitale Aufzeichnung, sowie weitere Soundeffekte erlaubt. Das digitale Theremin soll in ein kompaktes ansprechendes Gehäuse gepackt werden.

Um diese Ziele zu erreichen wird die Arbeit über das fünfte und das sechste Semester verteilt. Im fünften Semester soll eine digitale Plattform für die Ansteuerung und Kalibrierung der Tonhöhenantenne entwickelt werden. Dazu wird ein FPGA Entwicklungsboard verwendet. Im sechsten Semester wird zusätzlich die Lautstärkeantenne und verschiedene Effekte implementiert.

1.2 Ziele P5

Die unten aufgelisteten Ziele sollen im 5. Semester erreicht werden, um die Grundlage des Theremins abzuschliessen.

Nr.	Ziel	Inhalt
1	Beschränkung auf FPGA	Alle Komponenten ausser die Signalgenerierung (Antenne, Schwingkreis und Audioverstärker) werden im FPGA in VHDL realisiert.
2	kontinuierliche Tongenerierung	Man kann das Theremin spielen jedoch ohne Lautstärke Antenne.
3	Weiterarbeit beachten	Die Arbeit soll so gestaltet werden, dass sie im Projekt 6 weitergeführt werden kann.
4	Manuelles Tuning der Tonhöhe	Der digitale Referenzoszillator kann manuell auf die Frequenz des Tonhöhenoszillators abgestimmt werden.
5	Vier Oktaven spielbar	Das Theremin kann Töne von 130.813 (c) bis 2.093kHz (C''') kontinuierlich spielen.

1.3 Ziele P6

Die nächsten Ziele werden erst im 6. Semester angegangen und legen besonderes Augenmerk auf zusätzliche Features und den «Eye Catcher» Faktor.

Nr.	Ziel	Inhalt
1	Lautstärke Antenne	Zweite Antenne implementieren, um gleichzeitig Lautstärke einstellen zu können
2	Diskrete Tongenerierung	Möglichkeit diskrete Töne zu Spielen (Bsp: Tonleiter, Pentatonische Tonleiter)
3	Zusätzliche Effekte	Implementierung zusätzlicher Effekte (Bsp: Sampling Effekte)
4	ansprechendes Gehäuse	Ein ansprechendes Gehäuse bauen wo die Elektronik ersichtlich ist.
5	Menu auf LCD Display	Das Theremin soll über ein LCD Display bedienbar sein. Dies würde über den uC auf dem FPGA gesteuert werden.
6	Automatisches Tuning der Tonhöhe	Der digitale Referenzoszillator wird automatisch auf die Frequenz des Tonhöhenoszillators abgestimmt.

2 Sensor Evaluation

Beim klassischen Theremin werden für das berührungslose Spielen zwei Antennen verwendet. Es gibt jedoch noch andere Möglichkeiten Abstände und Bewegungen zu detektieren. In diesem Abschnitt werden die Vor- und Nachteile von drei Sensoren aufgelistet und evaluiert.

Rangfolge	Technologie	Nachteile	Vorteile
1	Antennen	-Der Schwingkreis der Antenne muss auf einem PCB realisiert werden	-Durch den menschlichen Körper wird die Kapazität des Schwingkreises beeinflusst. Das Theremin kann durch feine Handbewegungen beeinflusst werden. Dies führt dazu das das Gerät wie ein klassisches Theremin gespielt werden kann [1].
2	Ultraschallsensor	-Plane Objekte werden am besten detektiert. Der Bewegungsgrad der Hand des Spielers wird somit eingeschränkt [2]. -Das Gerät könnte nicht wie ein Theremin gespielt werden, da nur Distanzen detektiert werden können.	-Braucht keine zusätzliche Elektronik für die Verarbeitung.
3	ToF-Kamera	-Für jede Bewegung und Distanz müsste ein Ton festgelegt werden. Dies würde das experimentelle musizieren sehr stark einschränken [3]. -Die technische Realisierung ist gegenüber den anderen Sensoren sehr aufwändig.	

Die kurzgehaltene Recherche über mögliche Sensoren hat ergeben, dass die Antennen am besten geeignet sind als Sensoren. Durch die Antennen verliert das Theremin nicht sein klassisches Aussehen und seine Spielweise. Nur mit den Antennen und der ToF-Kamera ist es möglich kontinuierliche Töne zu generieren. Der Aufwand mit einer ToF-Kamera kontinuierliche Töne zu generieren ist sehr zeitintensiv und passt nicht in den Zeitrahmen des Projektes. Daher wurde die Antenne als Sensor für das Theremin gewählt.

3 Konzept

Die unten beschriebenen Komponenten können in Kapitel 3.3 Blockschaltbild gefunden werden.

3.1 Komponenten P5

Tonhöhenoszillator

In dem Block Tonhöhenoszillator kann die Frequenz des Ausgangssignals verändert werden, indem die Distanz zwischen dem Spieler und der angeschlossenen Antenne verändert werden. Dies, da der Spieler des Instruments das elektrische Feld der Antenne so verändert, dass die Frequenz des Oszillators leicht ändert. Dieser Teil wird nicht im FPGA sondern analog realisiert.

Referenzoszillator

Der Referenzoszillator wird benötigt, um das Signal des Tonhöhenoszillators im Mischer zu bearbeiten. Um diesen zu realisieren können zwei Methoden angewandt werden. Einerseits die Verwendung von Lookup Tables (LUTs) und andererseits der Einsatz des Cordic Algorithmus.

Mischer

Die Komponente Mischer ist dafür zuständig die Frequenz des Tonhöhenoszillators, welche nicht im hörbaren Bereich ist in den hörbaren Bereich zu bringen. Dabei multipliziert er die Signale des Tonhöhenoszillators mit der des Referenzoszillators. Das Resultat sind zwei Signale, welche einerseits die Summe der beiden Frequenzen vor dem Mischer haben und andererseits die Differenz der beiden Signale.

Tiefpassfilter

Da der zuvor erwähnte Mischer auch ein hochfrequentes Signal generiert, muss das gemischte Signal noch mittels eines Tiefpassfilters gefiltert werden.

DAC/ADC

Hier sind die Übergänge zwischen den analogen Signalen und dem FPGA.

3.2 Komponenten P6

Lautstärkeoszillator

Für den Lautstärkeoszillator und dessen Verarbeitung wird voraussichtlich derselbe Aufbau wie beim Tonhöhenoszillator eingesetzt. Dabei entspricht die Höhe der Frequenz am Ausgang des Tiefpasses der Höhe der Lautstärke.

Lautstärkeeinstellung

Die Lautstärke wird in Funktion der Frequenz des Lautstärkeoszillators verändert. Dabei wird die gemessene Frequenz in einen Zahlenwert umgewandelt, welche die Lautstärke einstellt.

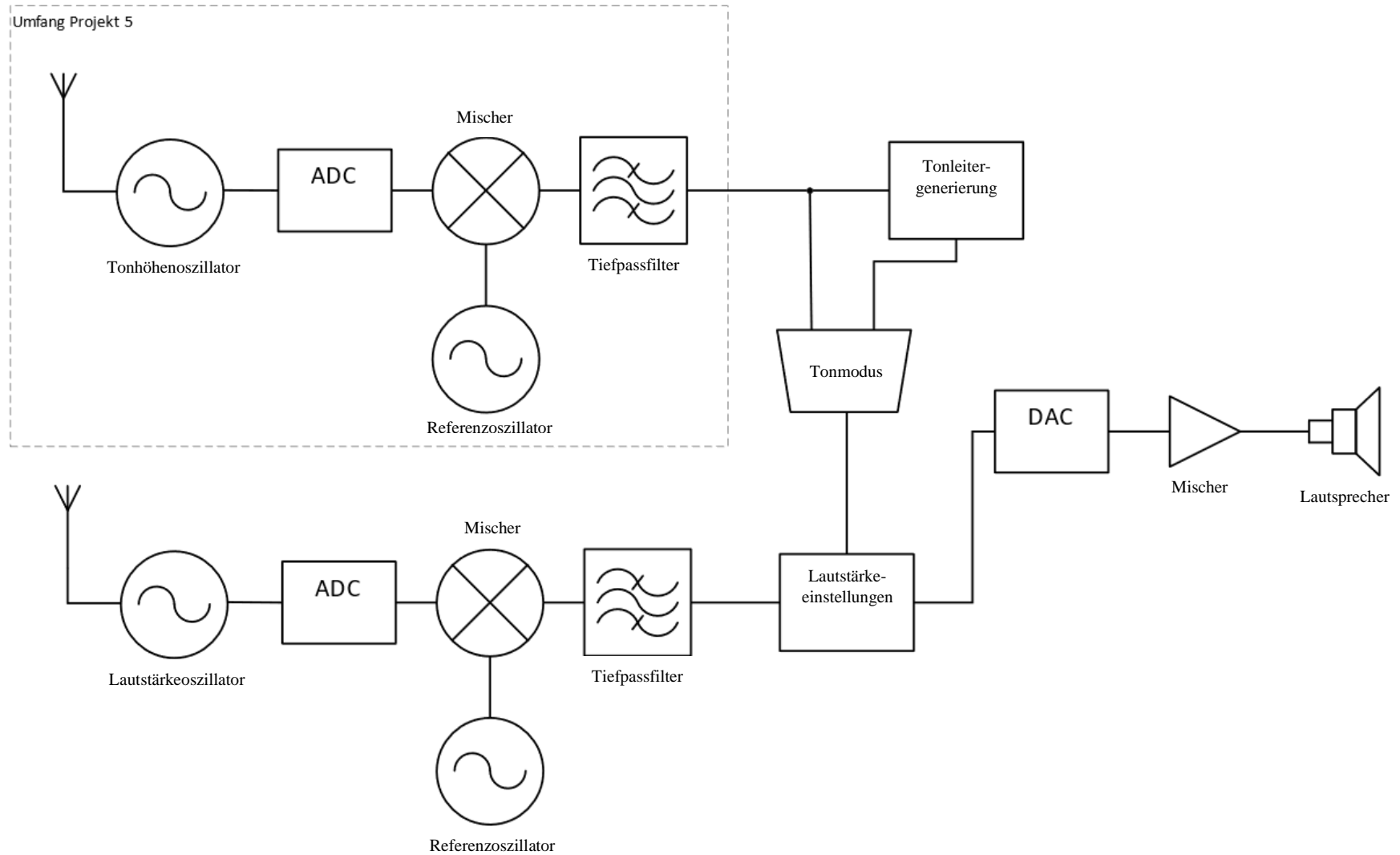
Tonleitergenerierung

Um das Spielen des Theremins zu vereinfachen kann man auf den Tonleitermodus wechseln, womit man beispielsweise die pentatonische Tonleiter spielen kann. Somit würden diskrete Töne gespielt und nicht kontinuierliche, was es vereinfacht das Instrument zu bedienen. Dies soll auch ungeübten Spielern ermöglichen etwas zu spielen. Zusätzlich soll es möglich sein, Töne anderer Instrumente zu spielen

Verstärker und Lautsprecher

Im Projekt 5 wird vorerst der Audioausgang des Entwicklungsboards verwendet, um die Funktionalität zu testen. Im Projekt 6 wird dann abgeklärt ob selbst ein Verstärker entworfen werden soll.

3.3 Blockschaltbild



4 Risiken

Gewicht	Beschreib	Konsequenzen	Prävention
1	Die Mischung und Filterung des Signals funktioniert nicht.	Das Theremin kann nicht gespielt werden	Das Mischen in einem zeit und wertdiskretem Simulations- Tool simulieren.
2	digitaler Referenzoszillator funktioniert nicht	Das Theremin kann nicht gespielt werden.	Der digitale Referenzoszillator in einem zeit und wertdiskretem Simulations- Tool simulieren.
3	Die Dynamik des analogen Antennen Teils reicht nicht aus, um eine Differenz von bis zu 2kHz zu generieren.	Das Theremin hat nicht die volle Dynamik von 4 Oktaven(2kHz).	Ausmessen des bestehenden Franzis Bausatzes.
4	Inbetriebnahme des ARM-based hard processor system(HPS) für die Ansteuerung eines LCD	Ist es nicht möglich die Inbetriebnahme des HPS zu machen, schränkt dies stark die Bedienerfreundlichkeit des Theremins ein.	Bereits bestehende Projekte konsultieren

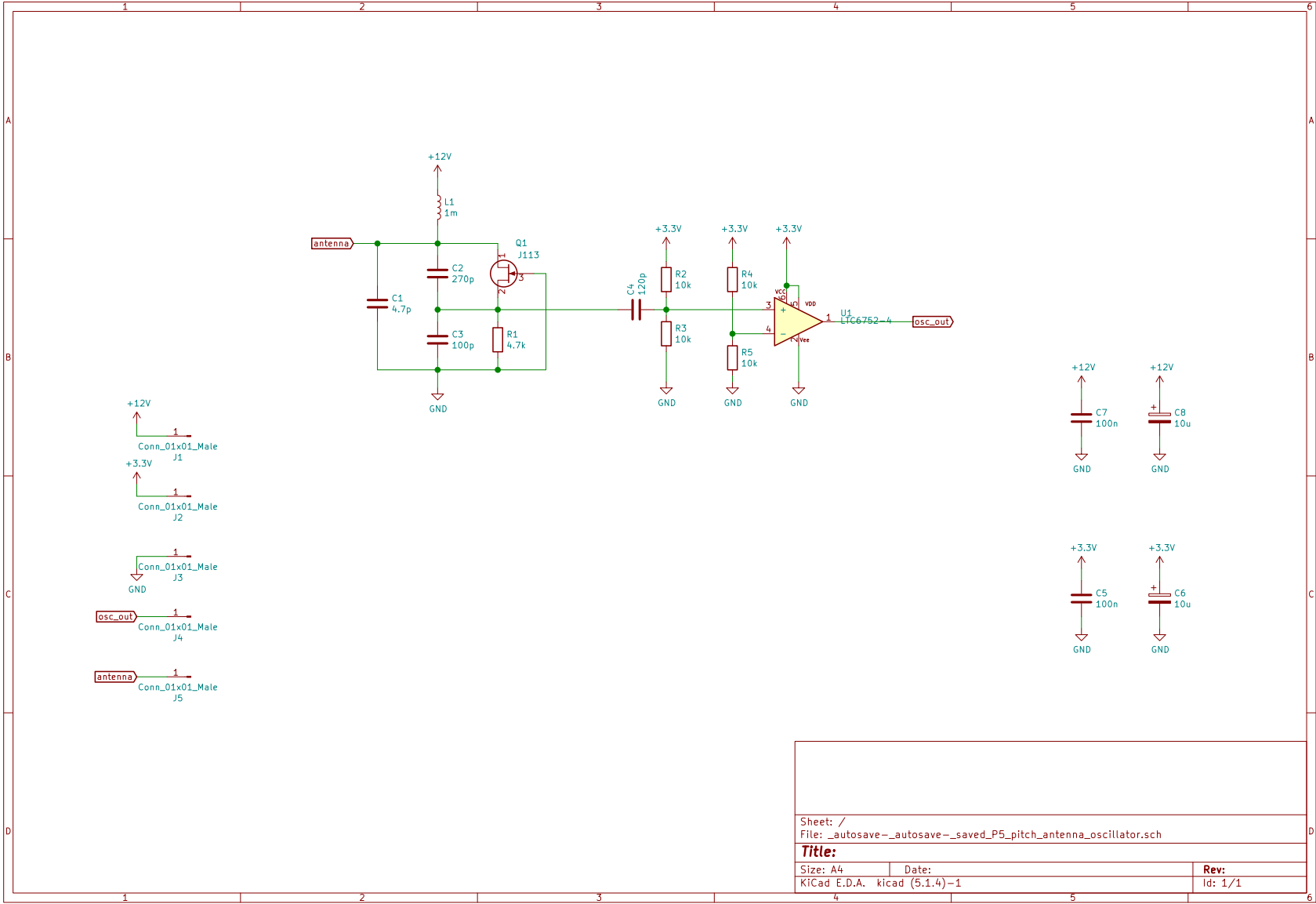
5 Projektstrukturplan

Der Projektstrukturplan wurde auf Grund der Übersichtlichkeit im Excel File Projektstrukturplan.xlsx realisiert.

6 Quellenverzeichnis

- [1] T.Riegler, "Wie funktioniert ein Theremin? ,“ Theremin zum selberbauen. München, Franzis Verlag, 2018, 12. [Online]
Available: https://files.elv.com/Assets/Produkte/14/1448/144855/Downloads/65347_Theremin-selber-bauen_Druckdaten.pdf [09.10.2019]
- [2] Ege Elektronik, "Ultraschallsensoren Technik und Anwendung,“ 2017. [Online]
Available: https://ege-elektronik.com/de/produkte/temperatur-druck-ultraschall/anwendung_ultraschall.html [09.10.2019]
- [3] "Time-of-flight camera ,“ Wikipedia, 2019. [Online]
Available: https://en.wikipedia.org/wiki/Time-of-flight_camera

B Schema Antennenoszillator



C PCB Antennenoszillator

