

## Práctica 2. Diseño de Máquinas de Estados Finitos.

Antonio María Franqués García (77791084R), grupo A2A.

### *Tarea 1*

En esta tarea se implementa una máquina de 8 estados con tres modos de funcionamiento para un motor paso a paso, de forma que cada estado determinará la situación en la que se encuentra el bobinado del motor. El modo HALF pasará secuencialmente por todos los estados, el WAVE por todos los pares y el NORMAL por todos los impares. La señal HALF\_FULL es la que determinará si se pasa por todos los estados o si se deja uno en medio.

#### Dificultades encontradas durante la realización:

- El hecho de que ha sido la primera máquina de estados que he tenido que programar por mí mismo. Entender de qué tipo tenía que ser cada variable y cómo iba a estructurar los always y case.

Comentarios sobre la simulación: Con el objetivo de comprobar que la máquina pasa correctamente por todos los estados y las salidas toman adecuadamente sus valores se han simulado todas las posibilidades de funcionamiento.

En el primer instante se habilita el RESET (a nivel bajo) para así inicializar la máquina al estado inicial, acto seguido se configura durante 13 ciclos de reloj el modo HALF en el sentido de las agujas del reloj y se compara con la figura 4.2 del guión. Después de dichos 13 ciclos en HALF ascendente se prueban otros 13 ciclos en HALF pero en el sentido contrario de las agujas del reloj, se comprueba que funciona correctamente al ver que es simétrico respecto al instante 130ns.

Durante los siguientes 13 ciclos de reloj se configura en modo WAVE ascendente ya que el último estado antes del cambio fue par y la señal HALF\_FULL se encuentra a nivel bajo. Observamos su buen funcionamiento comparando la simulación con la figura 4.4 del guión; en este caso también lo probamos durante 13 ciclos en el sentido contrario a las agujas del reloj, observamos que es simétrico respecto del instante 390ns.y por eso sabemos que también funciona correctamente.

Finalmente, en el instante 520ns se habilita durante un solo ciclo de reloj la señal de HALF\_FULL con el objetivo de pasar de estados pares a estados impares y así comprobar el modo de funcionamiento NORMAL. Así pues observamos que el resultado obtenido se corresponde con el de la figura 4.3 y tras probar también en el sentido contrario al de las agujas del reloj comprobamos su correcto funcionamiento por simetría respecto del instante 660ns.

### *Tarea 2*

En esta tarea se comprueba el funcionamiento del motor paso a paso en la FPGA. Para ello vamos a utilizar el proyecto ya creado que nos facilitan los profesores y nuestra máquina de estados del apartado anterior.

#### Dificultades encontradas durante la realización:

- Al compilar daba un error de programa que no permitía proseguir. Tras comentarlo con el profesor y no ver ningún motivo aparente decidí descomprimir nuevamente el .qar facilitado por los profesores y volver a copiar mi control\_motor.v en dicha carpeta. Sin llegar a saber el porque y tras hacer esto ya permitía compilar y comprobar su correcto funcionamiento en la FPGA.

Comentarios sobre la simulación: la simulación de esta tarea se ha probado directamente en la *FPGA*. Tras observar que cada posición de los interruptores se correspondía con el correcto funcionamiento sobre la pantalla y los leds he sabido que todo estaba correcto.

### ***Tarea 3***

---

En esta tarea se implementa el mismo juego de luces que en la práctica 1. Para ello se utilizan los 8 *led* verdes de los que dispone la *FPGA* y un interruptor habilitador. Se ha reaprovechado la tarea 4 de la anterior práctica y en ella se ha cambiado el registro de desplazamiento por la máquina de estados finitos (ver comentarios en estados.v).

#### Dificultades encontradas durante la realización:

- Mínimas ya que tras realizar la tarea 1 y poder reaprovechar kit de la práctica anterior tan sólo ha hecho falta darse cuenta de que había que cambiar el registro de desplazamiento por la máquina de estados finitos. Dicha máquina se ha simplificado mucho respecto de la tarea 1 ya que en este caso es como si siempre quisiéramos que trabajara en modo HALF ascendente y por tanto no han hecho falta tantas estructuras case.

Comentarios sobre la simulación: La simulación de esta tarea se ha probado directamente en la *FPGA*. Tras observar que el juego de luces y el funcionamiento del interruptor habilitador correspondía al esperado se ha considerado que funciona correctamente. Sin embargo para garantizar que la máquina de estados encargada de pasar secuencialmente por los distintos estados Johnson funcionaba correctamente la he simulado en un proyecto a parte (que he archivado con el nombre de FSMkit.qar).