به نام خدا



# مستند پروژهی طراحی سیستمهای دیجیتال

Echo Hashing Algorithm

استاد: دكتر بهاروند

اعضای گروه:

امير افسري

سید علی رضا حسینی

نيما جمالي

على رضا دقيق فرسوده

سينا كاظمي

كيارش گلزاده

تابستان ۱۳۹۸

## فهرست مطالب

1	مقدمه
الگوريتم	شرح کلی ا
کار	شروع ک
اصلی	مراحل ا
ξAES	اعمال 3
£SubWords	تابع ;
ξShiftRows	تابع ا
oMixColumns	تابع :
٥Final	تابع ا
، مقدار نهایی Hash	محاسبه
عماری سیستم	توصيف م
ى كلى سيستم	معماري
درختی اجزا	نمودار د
Vecho512	ماژول 2
کاربری۷	رابط
٧	مقدم
کرد۷	عملة
17aes_round	
کاربری	رابط
١٢	مقدم
کرد	عملك
\ξecho_mix	ماژول ،
کاربری	رابط
١٤	مقدم
کرد	عملك
اجرای کد سختافزاری	نحوهي
سازی و نتایج آن	روند شبيه

\V	تحلیل کد مدل طلایی
١٨	مشاهده ورودیها و خروجیهای اصلی و مقادیر میانی
١٨	تست ١
19	تست ۲
۲٠	نحوه عملكرد Testbench
۲٠	بررسی نحوه عملکرد کد Verilog
77	مقایسه مقدار خروجی در کد C و کد Verilog
۲۳	حل مشکلات اجرایی نرمافزاری و سختافزاری
78	سنتن
78	جدول فليپفلاپ ها
78	جدول Primitive ها
۲٥	جدول معیارهای زمانی
۲٦	گزارش نهایی
۲٧	فهرست منابع

#### مقدمه

بیت کوین یک رمز ارز و نظام پرداخت جهانی مبتنی بر تکنولوژی بلاکچین می باشد.

رمز نگاری یا الگوریتمهای هش همان چیزی است که بلاکچین بیت کوین را امن نگه میدارد. آنها بلاک های سازنده ی صنعت رمزنگاری امروز هستند .

برای شروع مهم است که یک دید کلی از عملکرد هش و آنچه انجام می شود، داشت.

الگوریتم هش اطلاعات را در هر اندازه ای ( عدد، حروف، فایلهای رسانه ای ) دریافت کرده و آنها را به یک رشته از اعداد و حروف تبدیل می کند. این اندازه بیت ثابت می تواند متفاوت باشد (بستگی به تابع هش مورد استفاده دارد)

بلاك چين بيت كوين از الگوريتم (SHA256 - Secure Hash algorithm) استفاده مي كند.

هر بلاک دارای یک هدر یا سرصفحه منحصر به فرد است و هر بلاک توسط هش هدر بلاک شناسایی می شود. برای موفقیت در استخراج بلاک، لازم است که یک استخراج کننده هدر بلاک هش را به گونه ای تنظیم کند که هدف مورد نظر به دست آید. این هدف در حال حاضر این است که هش SHA-256 از هدر بلاک باید یک رشته الفبایی و عددی ۲۵۶ بیتی باشد و باید با ۱۸ صفر شروع شود. هدف به عنوان سختی، در هر ۲۰۱۶ بلاک تغییر می کند.

الگوریتم SHA-256 عضو الگوریتم های SHA-2 می باشد که جانشین SHA-2 شده است و برای عملیات هش امن طراحی شده است.

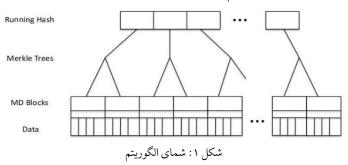
با گذشت زمان حملات اینترنتی به میزان قابل توجهی افزایش می یابد، زیرا هزینه پردازش کامپیوتر کاهش می یابد، در نتیجه همواره باید به دنبال الگوریتم های امنتر بود (هیچ الگوریتم هش کردن قادر به حفظ سطح بالایی از امنیت حتی برای یک دهه نیز نمی باشد) این به این معنی است که رمزنگاران برای جانشین SHA-2 الگوریتم SHA-3 را در نظر گرفتهاند.

خانوادهی SHA-3 آخرین عضو خانواده الگوریتم های امنیت هش است و همچنین زیرمجموعه ای از خانواده ابتدایی رمزنگاری گسترده Keccak است. الگوریتم ECHO، زیرمجموعه ای از SHA-3 میباشد که بر پایهی الگوریتم های AES است (Advance Encryption Standard) که یک پیغام و SALT را به عنوان ورودی دریافت میکند و هش هر طول از ۱۲۸ تا ۵۱۲ را تولید میکند.

الگوریتم ECHO همچنین از روش کار Mekle-Damgard در عملیات فشردهسازی استفاده مینماید؛ بدین شکل که پیغام ابتدایی به چند زیرمجموعه شکسته میشود و هرکدام جداگانه و به صورت ترتیبی هش میشوند.

الگوریتم ECHO به طور بسیار ساده طراحی شده است زیرا تنها واحد فشرده سازی، عنصر اصلی سازنده ی ECHO الگوریتم الگوریتم های AES است امنیت بالایی در آن نهفته است.

در ادامه به طور مبسوط و مستند به این الگوریتم پرداخته شده است.



## شرح كلى الگوريتم

هدف اصلی در این الگوریتم، پیدا کردن یک عدد به عنوان Hash برای یک پیغام (رشته) ورودی است. این روش هش کردن، انواع مختلفی دارد، که عبارت است از ECHO-384 ،ECHO-256 ،ECHO-224 و ECHO-512. برای اجرای هر یک از این الگوریتمها، رشته ی ورودی باید مشخصات به خصوصی داشته باشد.

روش کار الگوریتم ECHO به این شرح است که ابتدا رشته ی ورودی ( $\mathcal{M}$ ) دریافت می شود. این رشته باید به چند قسمت تقسیم شود، سپس به ترتیب روی هر یک از این قسمت ها، تابع مشخصی صدا زده شود و از خروجی آن برای صدا زدن این تابع روی قسمت بعدی ورودی استفاده شود. در نتیجه، در ابتدای امر باید  $\mathcal{M}$  با انجام تغییراتی، به رشته ی ثانویه ی  $\mathcal{M}$  تبدیل شود.

پارامترهایی که برای اجرای این الگوریتم وجود دارد، به شرح زیر است:

نامیده می شود) خروجی تابع ذکر شده در مرحله قبل (که طول آن CSIZE نامیده می شود) نامیده می شود)

Mi نامیده Mi هر قسمت از پیام (که قسمت بندی شد و مرحله به مرحله از آنها استفاده می شود) و طول آن MSIZE نامیده می شود (MSIZE = 2048 – CSIZE)

. تعداد بیت هایی از پیام اولیه  $(\mathcal{M})$  که هنوز هش نشده است:  $C_i$ 

مقدار دلخواهی به نام SALT.

همچنین تعداد بیتهایی که به عنوان خروجی هش اعلام می شود، HSIZE نامیده می شود.

برای اجرای الگوریتم برای HSIZE های تا ۲۵۶ بیت، از تابعی به نام COMPRESS<sub>512</sub> استفاده می شود، به این صورت که داریم:

 $V_i = COMPRESS_{512}(V_{i-1}, M_i, C_i, SALT)$ 

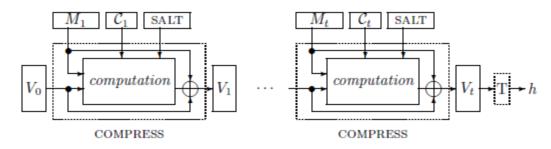
و برای HSIZE های بیت ۲۵۷ تا ۲۵۲ بیت، از تابعی به نام بیت، از تابعی استفاده می شود.  $V_i = COMPRESS_{1024}(V_{i-1}, M_i, C_i, SALT)$ 

این توابع در ادامه توضیح داده می شود. پارامتر های ذکر شده، برای هر یک از انواع الگوریتمهای ECHO به شکل زیر است:

hash $length$ $(Hsize)$	$uses \\ compression \\ function$	$chaining \ variable \ (Csize)$	$message \\ block \\ (Msize)$	$counter \ length$	$salt \\ length$
224	COMPRESS <sub>512</sub>	512	1536	64 or 128	128
256	$COMPRESS_{512}$	512	1536	64  or  128	128
384	$COMPRESS_{1024}$	1024	1024	64  or  128	128
512	$COMPRESS_{1024}$	1024	1024	64  or  128	128

جدول ۱: پارامترهای مربوط به انواع مختلف echohash

## شمای کلی الگوریتم به این شکل است:



شكل ٢: شماى كلى الگوريتم echohash

که در این شکل کاملاً مشخص است که خروجی هر قسمت، به عنوان ورودی قسمت بعدی استفاده می شود.

## شروع كار

مقدار اولیه  $C_0$  را برابر • قرار میدهیم. همچنین  $V_0$  به ازای انواع مختلف الگوریتم ECHO به شرح زیر مقداردهی می شود. مثلا در ECHO-512 را به هشت قسمت ۱۲۸ بیتی تقسیم می کنیم.

 $V_0^i = 00020000\ 00000000\ 00000000\ 00000000$ 

سپس پردازشهایی روی M انجام می شود، تا طول آن مضربی از MSIZE شود. اگر طول کل پیام برابر با L باشد، آنگاه این عملیات روی M انجام می شود تا به M تبدیل شود.

یک بیت ۱ به انتهای  $\mathcal M$  اضافه می شود.

به تعداد x تا بیت ، به انتهای M اضافه می شود، که x برابر است با:

 $x = MSIZE - \left((L + 144)modMSIZE\right) - 1$ 

نمایش ۱۶ بیتی دودویی HSIZE به رشته اضافه می شود.

نمایش ۱۲۸ بیتی L (طول رشته) به رشته اضافه می شود.

و رشته نهایی  ${\mathcal M}$  نامیده می شود.

## مراحل اصلي

در پروژه، از ECHO-512 استفاده می شود، که این الگوریتم از  $COMPRESS_{1024}$  استفاده می کند. در ادامه، این تابع شرح داده می شود و از آن به عنوان مولد هش استفاده می شود. در این الگوریتم داریم:

 $V_i = COMPRESS_{1024}(V_{i-1}, M_i, C_i, SALT)$ 

M به قسمتهای ۱۰۲۴ بیتی تقسیم بندی می شود  $(M_i)$ . همچنین  $V_i$  برابر با ۸ کلمه ی ۱۲۸ بیتی قرار داده می شود  $M_i$ . همچنین  $M_i$  بیتی  $M_i$  بیتی قرار داده می شود. یک ماتریس به شکل زیر تولید  $(v_i^0 \dots v_i^7)$ . هر یک از  $M_i$  ها نیز به ۸ کلمه ی ۱۲۸ بیتی  $M_i$  تقسیم می شود. یک ماتریس به شکل زیر تولید می شود و اعمالی موسوم به AES ده مرتبه روی آنها اجرا می شود.

$v_{i-1}^{0}$	$v_{i-1}^4$	$m_i^0$	$m_i^4$
$v_{i-1}^1$	$v_{i-1}^{5}$	$m_i^1$	$m_i^5$
$v_{i-1}^{2}$	$v_{i-1}^{6}$	$m_i^2$	$m_i^6$
$v_{i-1}^{3}$	$v_{i-1}^{7}$	$m_i^3$	$m_i^7$

جدول ۲: ماتریس تشکیل داده شده در Compress

#### اعمال AES

اعمال AES (Advanced Encryption Standard) اعمالی استاندارد به منظور رمزنگاری و هش کردن دادهها هستند که در الگوریتم ECHO (در واقع در تابع Compress) به کار گرفته می شوند.

در تابع  $COMPRESS_{1024}$ ، ده مرتبه به ترتیب سه تابع زیر اجرا می شوند: (S همان ماتریس تشکیل داده شده است)  $SubWords(S,SALT,\kappa)$  ShiftRows(S) MixColumns(S)

و سپس تابع Final اجرا می شود.

## تابع SubWords

نحوه کار این تابع، به این صورت است:

و سپس  $\kappa$  را یک واحد افزایش می دهد (که مطابق با آن،  $k_2$  و  $k_2$  نیز به روزرسانی می شوند).

## تابع ShiftRows

این تابع به این صورت عمل می کند که سطر اول ماتریس S را بدون تغییر باقی می گذارد، سطر دوم را یک واحد، سطر سوم را دو واحد، و سطر چهارم را سه واحد به چپ شیفت می دهد. این عملیات در شکل زیر قابل مشاهده است.

D	$w_4$	$w_8$	$w_{12}$	$w_0$	$w_4$	$w_8$	
$w_1$	$w_5$	$w_9$	$w_{13}$	 $w_5$	$w_9$	$w_{13}$	
$w_2$	$w_6$	$w_{10}$	$w_{14}$	$w_{10}$	$w_{14}$	$w_2$	
$w_3$	$w_7$	$w_{11}$	$w_{15}$	$w_{15}$	$w_3$	$w_7$	

شکل ۳: تابع ShiftRows

### MixColumns تابع

این تابع، یک سری عملیات را روی هر ستون از ماتریس S انجام می دهد. به ازای یک ستون از این ماتریس، فرض کنید اعضای آن از بالا به پایین  $w_0$  الی  $w_3$  باشند. ابتدا هر یک از این کلمه ها را به صورت بایت بایت جدا می کند.

$$w_0 = (B_0, B_1, \dots, B_{15})$$

$$w_1 = (B_{16}, B_{17}, \dots, B_{31})$$

$$w_2 = (B_{32}, B_{33}, \dots, B_{47})$$

$$w_3 = (B_{48}, B_{49}, \dots, B_{63})$$

حال به ازای 15  $j \leq 0$ ، بایتهای این کلمات به این صورت جایگزین می شوند:

$$\begin{pmatrix} B_j' \\ B_{16+j}' \\ B_{32+j}' \\ B_{48+j}' \end{pmatrix} = \begin{pmatrix} 02 & 03 & 01 & 01 \\ 01 & 02 & 03 & 01 \\ 01 & 01 & 02 & 03 \\ 03 & 01 & 01 & 02 \end{pmatrix} \cdot \begin{pmatrix} B_j \\ B_{16+j} \\ B_{32+j} \\ B_{48+j} \end{pmatrix}$$

## تابع Final

در این تابع، مقادیر جدید  $v_i$  محاسبه می شوند تا در سری بعدی اجرای Compress، استفاده شوند. این مقادیر به این صورت محاسبه می شوند:

$$v_{i}^{0} = v_{i-1}^{0} \oplus m_{i}^{0} \oplus w_{0} \oplus w_{8}$$

$$v_{i}^{1} = v_{i-1}^{1} \oplus m_{i}^{1} \oplus w_{1} \oplus w_{9}$$

$$v_{i}^{2} = v_{i-1}^{2} \oplus m_{i}^{2} \oplus w_{2} \oplus w_{10}$$

$$v_{i}^{3} = v_{i-1}^{3} \oplus m_{i}^{3} \oplus w_{3} \oplus w_{11}$$

$$v_{i}^{4} = v_{i-1}^{4} \oplus m_{i}^{4} \oplus w_{4} \oplus w_{12}$$

$$v_{i}^{5} = v_{i-1}^{5} \oplus m_{i}^{5} \oplus w_{5} \oplus w_{13}$$

$$v_{i}^{6} = v_{i-1}^{6} \oplus m_{i}^{6} \oplus w_{6} \oplus w_{14}$$

$$v_{i}^{7} = v_{i-1}^{7} \oplus m_{i}^{7} \oplus w_{7} \oplus w_{15}$$

## محاسبه مقدار نهایی Hash

پس از اتمام اعمال توابع روی تمام قسمتهای پیام ورودی، هشِ نهایی با کنار هم قرار دادن بیتهای  $v_i$ ها به دست می آید.

$$Hash = v_t^0 \parallel v_t^2 \parallel v_t^3 \parallel v_t^4 \parallel v_t^5 \parallel v_t^6 \parallel v_t^7$$

که || نماد Concatenation است.

در صورتی که یک مقدار هش با طول HSIZE مورد انتظار باشد، می توان از این مقدار Hash محاسبه شده، به اندازه ی دلخواه، بیتهای مورد نظر را برداشت. برای مثال، اگر HSIZE=512 باشد، هشِ نهایی برابر می شود با:  $h=v_t^0 \parallel v_t^1 \parallel v_t^2 \parallel v_t^3$ 

## توصيف معماري سيستم

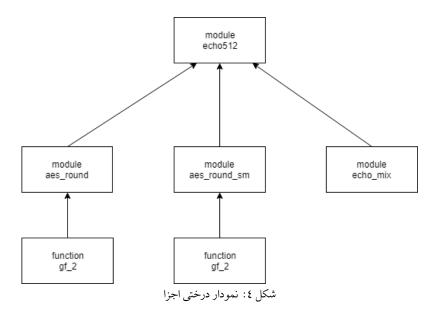
## معماری کلی سیستم

در کد سخت افزاری، وظیفه عملیات hash بر عهده ی ماژول echo 512 است که در سلسله مراتب معماری، ماژول در کد سخت افزاری، وظیفه انجام قسمتهای و echo\_mix و echo\_mix تعریف شده اند که وظیفه انجام قسمتهای مختلف hash را دارند. این الگوریتم به دسته الگوریتمهای اسفنجی تعلق دارد که در آن خروجیها به صورت زنجیره به عنوان ورودی به مرحله ی بعدی داده می شوند.

كلاك ماژولهاى دروني توسط كلاك اصلى تغذيه ميشوند.

## نمودار درختی اجزا

ساختار سلسله مراتبی اجزا در کد سخت افزاری در شکل زیر آورده شده است.



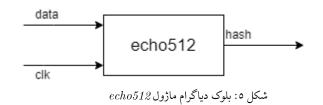
#### ماژول echo512

```
module echo512 (
    input clk,
    input [511:0] data,
    output [31:0] hash
);
```

### رابط کاربری

ماژول echo512 دارای سه مؤلفه می باشد:

- ۱. ورودی data که به عنوان داده ای که قرار است hash شود.
  - ۲. ورودی clk که کلاک سیستم است.
- ۳. خروجی hash که مقداری است که برنامه به عنوان مقدار hash شده به ما برمی گرداند.



#### مقدمه

ماژول echo512 با کمک ماژول های aes\_round\_sm و aes\_round و echo512 داده ورودی را به چندین بخش تقسیم می کند و هربار طی مراحلی با پاس دادن بخشی از داده ورودی به ماژولها، خروجی مرحله بعد را پیدا می کند و در نهایت مقدار نهایی hash را پیدا می کند.

### عملكرد

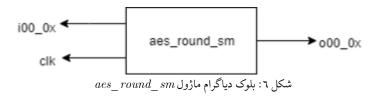
ابتدا یک vector از جنس reg تعریف و نام آن msg گذاشته می شود که حجمی برابر ۱۲ م بیت دارد. برای پر کردن آن هشت بیت هشت بیت از پرارزش ترین بخش data جدا می شود و در هشت بیت کم ارزش msg قرار داده می شود. قرار داده می شود و برعکس به این معنا که هشت بیت کم ارزش data در هشت بیت پر ارزش msg قرار داده می شود. بدان معنی که هر هشت بیت معکوس در data یک واحد در نظر گرفته شده و data به صورت معکوس در msg ریخته می شود. به مثال زیر توجه شود:

```
msg[ 7: 0] <= data[511:504];
msg[511:504] <= data[ 7: 0];
```

اکنون ابتدا Round 0 بررسی خواهد شد و پس از توضیح روابط آن با Round 1، نتایج به همه ی round ها تعمیم داده خواهد شد.

#### Round 0 •

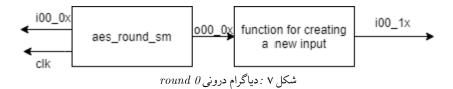
ماژول aes\_round\_sm دو ورودی می گیرد و در نهایت خروجی  $00_0$ 0x را خروجی می دهد. حال که ورودی ها بخش اول  $00_0$ 0x بررسی می شود.  $00_0$ 10x بخش اول  $00_0$ 10x بررسی می شود.



i00\_02 , i00\_01 , i00\_00 به صورت مشابه مقدار دهي مي شوند. به طول مثال، براي i00\_02:

i00\_02 ={msg[ 8\*32,9\*32], msg[ 9\*32,10\*32], msg[ 10\*32,11\*32], msg[ 11\*32,12\*32]} حال i00\_1x بررسی خواهد شد.

 $i00_1x = \{000_0x[127:108], (000_0x[107:96] ^ 12'h020(x*5+0)), (000_0x[95:0])\}$ 

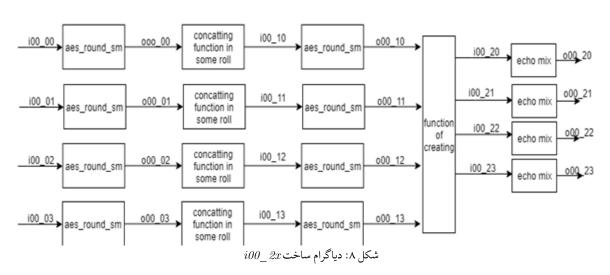


این اعداد نیز به مانند  $100_0$  به ماژول  $100_0$  eas\_round\_sm فرستاده می شود تا خروجی  $100_0$  مشاهده شود. حال بخش سوم از مرحله اول از  $100_0$  round بررسی می شود .

در این مرحله به چگونگی ساخته شدن i00\_2x پرداخته خواهد شد.

برای ساختن 20\_io هشت بیت اول تمام خروجی های 1x میشود و سپس روی هشت بیت دوم همین کار تکرار میشود و سپس هشت بیت سوم و در انتها هشت بیت چهارم و در پایان همه ی این موارد با یکدیگر concat می شوند.

برای 21\_i00 از هشت بیت پنجم تا هشت بیت هشتم این روند وجود دارد و برای  $22\_100$  از هشت بیت نهم تا هشت بیت دوازدهم و در پایان از هشت بیت سیزدهم تا هشت بیت شانزدهم این روند وجود خواهد داشت. باید توجه کرد که برای یافتن 2x = 000 باید 2x = 000 را به ماژول echo\_mix پاس داد، برخلاف دو مورد قبلی که 2x = 000 را به ماژول 2x = 000 باس داده می شد.

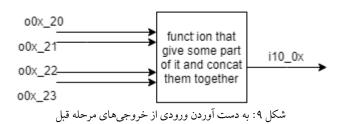


در مرحله دوم از 0 round، به مانند مرحله یک ابتدا 0 = ioitialize ها ioitialize می شوند.

```
مانند مرحله قبل با دادن هر ورودی به ماژولهای aes_round_sm برای موارد i01_0x,i01_1x و همچنین دادن
                                                                                                                    به ماژول echo_mix خروجي يافت مي نود. i01_2x
                                                                                                                                                       ورودي به اين گونه دريافت مي شود:
i01_1x = \{001_00[127:108], 001_00[107:96] ^ 12'h020((5*x+4) mod 16), 001_00[95:0]\}
                                                          همچنین i01 2x دقیقاً به مانند مرحله اول از خروجیهای o01 1z حساب می شود.
در مرحله سوم از round 0، خروجی هر بخش به مانند دو مرحله قبلی یافت می شود. ورودی ها به اختصار بررسی
i02\_00 \leftarrow \{ msg[((0*4)+0)*32 +: 32], msg[((0*4)+1)*32 +: 32], msg[((0*4)+2)*32 +: 32], msg[(0*4)+2)*32 +: 32], msg[
32], msg[((0*4)+3)*32 +: 32]};
i02_1x <= { 002_00[127:108], 002_00[107:96] ^ 12'h020((5x+8)mod16), 002_00[95:0]
};
                                                                                                                              هم به مانند مراحل قبل به دست میآید. i02_2x
در مرحله چهارم از round 0، خروجی هر بخش به مانند سه مرحله قبلی یافت می شود. ورودی ها به اختصار بررسی
                                                                                                                                                                                                     خواهند شد.
i03_03 \leftarrow \{ msg[12*32 : 13 * 32], msg[13*32 : 14 * 32], msg[15*32 : 16 * 32], msg[15*32
msg[16*32+:17*32]};
i03_1x = \{003_00[127:108], 003_00[107:96] \land 12'h020((5x+12)mod 16), 003_00[95:0]\};
                                                                                                                          iO3_3x هم به مانند مرحله یک محاسبه خواهد شد.
                                                                                                                                                                                       Round 1 •
در این round برای تعریف i10_0 بر خلاف مرحله قبل که i00_0 به صورت مقدار دهی اولیه، مقدار دهی
 می شدند، در این مرحله i10 0x از نتیجه خروجی مرحله آخر در round 0 بدست می آیند. به نمونه زیر توجه شود.
i10\_00 \leftarrow \{ 000\_20[127:120], 000\_20[95:88], 000\_20[63:56], 000\_20[31:24], \}
000_21[127:120], 000_21[95:88], 000_21[63:56], 000_21[31:24], 000_22[127:120],
000_22[95:88], 000_22[63:56], 000_22[31:24], 000_23[127:120], 000_23[95:88],
000_23[63:56], 000_23[31:24] };
i10_01 \leftarrow \{ 001_20[119:112], 001_20[87:80], 001_20[55:48], 001_20[23:16], 
001_21[119:112], 001_21[87:80], 001_21[55:48], 001_21[23:16], 001_22[119:112],
001_22[87:80], 001_22[55:48], 001_22[23:16], 001_23[119:112], 001_23[87:80],
001_23[55:48], 001_23[23:16] };
i10_02 \leftarrow \{ 002_20[111:104], 002_20[79:72], 002_20[47:40], 002_20[15:8], \}
002_21[111:104], 002_21[79:72], 002_21[47:40], 002_21[15: 8], 002_22[111:104],
002_22[79:72], 002_22[47:40], 002_22[15: 8], 002_23[111:104], 002_23[79:72],
002 23[47:40], 002 23[15: 8] };
```

مستند طراحی سیستمهای دیجیتال | ۹

```
i10_03 <= { 003_20[103: 96], 003_20[71:64], 003_20[39:32], 003_20[7: 0], 003_21[103: 96], 003_21[71:64], 003_21[39:32], 003_21[ 7: 0], 003_22[103: 96], 003_22[71:64], 003_22[39:32], 003_22[ 7: 0], 003_23[103: 96], 003_23[71:64], 003_23[39:32], 003_23[ 7: 0] };
```



از این مرحله به بعد تمام کار ها به صورت قبل انجام می شود و هر ورودی از خروجی مرحله قبل به دست می آید و همین روال تا 9 round انجام می شود.

پس از آن که تمام خروجی های 9 round محاسبه شد، ماژول echo مقدار hash را به طور کامل محاسبه خواهد کرد. برای اینکار 9 تا vector تعریف می شود که همه آنها از جنس reg می باشند و اندازه هرکدام از آن ها 32 بیت است. محینین دو vector به نامهای 40 و 42 تعریف می شود.

با توجه به اینکه در انتهای کار 9 round به طور کامل انجام شده و مقادیر تعریف شده برای آن از حالت x خارج شده است , مقدار AO , A2 به صورت زیر تعریف می شود.

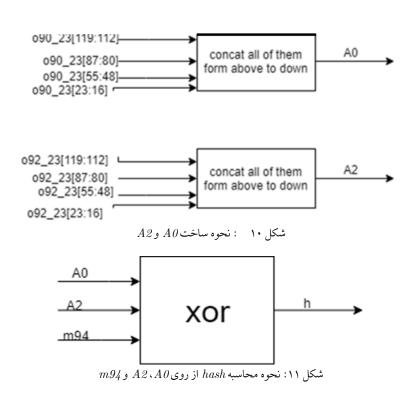
```
A0 <= { 090_23[119:112], 090_23[87:80], 090_23[55:48], 090_23[23:16] };
A2 <= { 092_23[119:112], 092_23[87:80], 092_23[55:48], 092_23[23:16] };
برای به دست آوردن مقدار نهایی hash علاوه بر دو مقدار بالا، به قسمتی از ورودی هم نیاز می باشد؛ که این قسمت در واقع قسمتی از msg به صورت زیر خواهد بود .
```

```
msg[255:224] = {msg[255:248], msg[247:240], msg[239:232], msg[231:224]}
msg[231:224] <= data[287:280];
msg[239:232] <= data[279:272];
msg[247:240] <= data[271:264];
msg[255:248] <= data[263:256];</pre>
```

طی ۹۶ بار شیفت دادن مقدار ذکر شده در بالا در m94 ریخته می شود. یعنی ابتدا مقدار بالا در m00 ربخته می شود سپس در کلاک بعدی به m01 و به همین شکل انتقال داده می شود تا به m94 برسد.

مقدار نهایی hash به صورت زیر به دست خواهد آمد.

 $h \leftarrow A0 ^A2 ^M94$ 



### aes\_round ماژول

```
module aes_round (
input clk,
input [127:0] in,
output reg [127:0] out);

in

clk

aes_round

شکل ۱۲: بلوک دیاگرام ماژول aes_round
```

#### رابط کاربری

- ۱. ورودی clk: کلاک سیستم است.
- ۲. ورودی in: یک بردار ۱۲۸ تایی که داده ای است که عملیات روی آن صورت می پذیرد.
  - ۳. خروجی out: برداری ۱۲۸ تایی که حاوی نتیجه عملیات است.

#### مقدمه

 $s_{box}$  این ماژول داده ها را دریافت می کند و با انجام یک سری عملیات خروجی نتیجه می دهد. این ماژول از تابع  $s_{box}$  استفاده می کند و خروجی آن را به ازای مقادیر مختلف ذخیره می کند و با انجام  $S_{box}$  بر روی آن ها و دیتای اصلی، قسمت های  $S_{box}$  بر خروجی را محاسبه می کند.

#### عملكرد

این ماژول حاوی جدول ثابت است که از آن به عنوان تابع استفاده می کند.

جدول  $s_{box}$  یک آرایه ۲۵۶ خانهای از بردارهایی ۸ بیتی است:

```
wire [7:0] s_box[0:255];
```

در ادامه این جدول مقداردهی شده است:

```
assign s_box[0] = 8'h63;
assign s_box[1] = 8'h7C;
assign s_box[2] = 8'h77;
```

سپس مقادیر متناسب با تکه های ۸ بیتی از ورودی (in) را از جدول پیدا کرده و در خانه های ماتریس sb قرار میدهد:

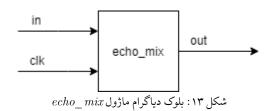
```
assign sbF = s_box[in[63:56]];
assign sbE = s_box[in[95:88]];
assign sbD = s_box[in[127:120]];
assign sbC = s_box[in[31:24]];
assign sbB = s_box[in[87:80]];
assign sbA = s_box[in[119:112]];
assign sb9 = s_box[in[23:16]];
assign sb8 = s_box[in[55:48]];
assign sb7 = s_box[in[11:104]];
assign sb6 = s_box[in[15:8]];
assign sb5 = s_box[in[47:40]];
assign sb4 = s_box[in[79:72]];
```

مستند طراحی سیستمهای دیجیتال | ۱۲

```
assign sb3 = s_box[in[7:0]];
assign sb2 = s_box[in[39:32]];
assign sb1 = s_box[in[71:64]];
assign sb0 = s_box[in[103:96]];
                                                 سپس ماتریسهای 16 تایی g1 و g2 تعریف می شوند:
wire [7:0] g1_0, g1_1, g1_2, g1_3, g1_4, g1_5, g1_6, g1_7, g1_8, g1_9, g1_A, g1_B, g1_C,
g1_D, g1_E, g1_F;
wire [7:0] g2_0, g2_1, g2_2, g2_3, g2_4, g2_5, g2_6, g2_7, g2_8, g2_9, g2_A, g2_B,
g2_C, g2_D, g2_E, g2_F;
ها در \mathrm{g1} ها کپی میشوند و خروجی تابع \mathrm{gf}_{2} (کاهیده دو برابر آن ها در فضای گالوای \mathrm{GF}[2^8]) ) را در \mathrm{sb}
                                                                            g2 ها ذخيره مي كند:
assign g2_0 = gf_2(sb0);
assign g1_0 = sb0;
                  در اخر با عملیات XOR بین خانههای معین این ماتریسها، ماتریس خروجی(o) را میسازد:
reg[7:0] o0,o1,o2,o3,o4,o5,o6,o7,o8,o9,oA,oB,oC,oD,oE,oF;
always @ ( * ) begin
         o0 <= g2_C ^ g2_0 ^ g1_0 ^ g1_4 ^ g1_8;
         o1 <= g2_8 ^ g2_C ^ g1_C ^ g1_0 ^ g1_4;
end
 • ماژول aes_round_sm مشابه این ماژول است. با این تفاوت که نتایج آنها در دو مرحله خروجی داده
                            می شود. ابتدا در یک رجیستر میانی و سیس در خروجی ریخته می شود.
 sbFx <= s_box[in[63:56]];
 sbEx <= s_box[in[95:88]];
 sbDx <= s_box[in[127:120]];
 // Extra FF To Allow Use Of Block Ram Output Register
 sbF <= sbFx;
 sbE <= sbEx;
 sbD <= sbDx;
```

### echo\_mix ماژول

```
module echo_mix (
    input clk,
    input [127:0] in,
    output reg [127:0] out);
```



#### رابط كاربرى

- ۱. ورودی clk: کلاک سیستم است.
- ۲. ورودی in: داده ورودی به صورت برداری ۱۲۸ تایی می باشد.
- ۳. خروجی out: خروجی ماژول که به صورت برداری ۱۲۸ تایی است.

#### مقدمه

این ماژول با دریافت ورودی، آن را به هم میریزد .به این صورت که جدولی از روی XOR خانه های مجاور هر سطر ورودی می سازد. در نهایت با جابجایی آنها خروجی را تولید می کند.

#### عملكرد

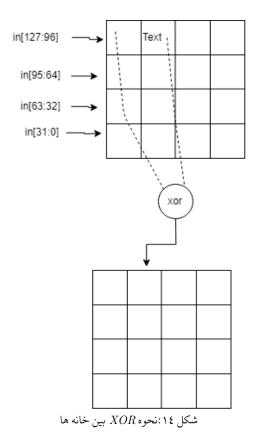
این ماژول ورودی و خروجی ۱۲۸ بیتی دارد و به کلاک متصل می شود.

```
wire [7:0] ax00, ax01, ax02, ax03
wire [7:0] ax10, ax11, ax12, ax13
wire [7:0] ax20, ax21, ax22, ax23
wire [7:0] ax30, ax31, ax32, ax33
```

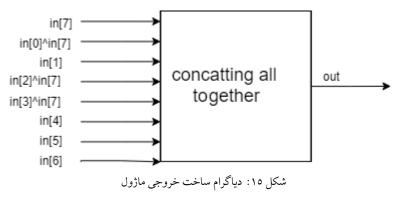
سپس ماتریس ax را با خانه های ۸ بیتی میسازد و ورودی را در آن مرتب میکند.

assign { ax03, ax02, ax01, ax00 } = in[127:96] يعنى ax بيت آخر را در سطر اول و ax بيت دوم در سطر دوم و به همين ترتيب در ax قرار مي دهد. ax سپس دو ماتريس ax را در ax ماتريس ax را در ax مي مي كند و ماتريس ax را هم از تركيب خانه هاى ax مي سازد. به اين ترتيب كه:

$$b_{i,j} = ax_{i,j-1} \oplus ax_{i,j}$$



سپس برای ساخت ۳۲ بیت چهارم خروجی (out) مقادیر سطر اول، ۳۲ بیت سوم از مقادیر سطر دوم و ... استفاده می کند.



## نحوهی اجرای کد سختافزاری

۱\_ ابتدا در مرحله 0 داده ها initial می شوند و داده ها با استفاه از یک سری مقدار از پیش تعریف شده (و همچنین با استفاده از بخشی از داده ورودی که به تفصیل توضیح داده خواهد شد) مقداردهی خواهندشد و آماده پردازش می شوند.

I بار ماژول  $aes\_round$  و  $aes\_round$  استفاده می شود و با هر I به یک o رسیده می شود. هر کدام از این I ها در واقع خروجی مرحله قبل می باشد که با پاس دادن آن به ماژول های مربوطه خروجی آن مرحله به دست می آید که با انجام یک سری عملیات بر روی آنها، تبدیل به ورودی مرحله بعد می شوند.

۳\_ در آخر از آنجایی که هر کدام از این مقادیر ۱۲۸ بیتی هستند؛ در صورتی که خروجی ۳۲ بیتی باشد، لازم است بخشی از ورودی طی قاعده ای با بخشی از خروجی ها ترکیب شود پس به صورت مقابل عمل می شود. مقدار نهایی خروجی در 9 round و همچنین بخشی از msg که توضیح داده خواهد شد با یکدیگر xor می شوند و خروجی نهایی شکل می گیرد. به این صورت که طی یک عملیات، ۳۲ بیت از مرحله اول خروجی در round آخر برداشته می شود و با ۲۲ بیت از داده ورودی xor می شوند و خروجی نهایی حاصل می شود.

## روند شبیه سازی و نتایج آن

## تحلیل کد مدل طلایی

کد مدل طلایی (که به زبان C نوشته شده است) در مواردی جزئی با الگوریتم معیار EchoHash تفاوتهایی دارد. برای استفاده از توابع echohash. یک فایل exec.c نوشته شد که با دادن ورودی به تابع echohash. خروجی لازم را دریافت و با تابع printBits بیتهای آن را چاپ می کند. در کد نرمافزاری C ، یک پوینتر به یک رشته ورودی که می خواهیم هش شود به تابع echohash داده می شود. این تابع ، یک آرایه به نام hash دارد که تمام بیتهای خروجی الگوریتم echo در آن ریخته می شود. یک شیء به نام eck دارد که تمام مقادیر مورد نیاز برای هش کردن (از جمله شمارنده های C ، متغیرهای زنجیرهای (C )، و یک buffer که پیامهای ورودی در آن ریخته می شود و C ، خبری جمله شمارنده های C ، متغیرهای زنجیرهای (C ) و یک buffer که پیامهای ورودی در آن ریخته می شود و C ، خبری از وجود padding برای پیام ورودی نیست. و اگر کل ورودی در بافر جا شود، دیگر عملیات Compress انجام نمی شود و خروجی به نحوی دیگر محاسبه می شود. در غیر این صورت، پیام به صورت تکه تکه در بافر قرار گرفته و ضمن افزایش شمارنده C ، عملیات Compress انجام می شود. در عملیات AES را در خود نگه دارد. در این کد، چون C ای اعدادی C به نام C وجود دارد که قرار است مقدار ورودی به تابع C را در خود نگه دارد. در این کد، چون C ها و C اعدادی C به عستند، برای نگه داری آنها از یک آرایه استفاده می کنیم.

سپس در INPUT\_BLOCK\_BIG، ماتریس S از روی ورودی و مقادیر  $V_{i-1}$  ساخته می شود. در ادامه، ۱۰ بار عملیات Round عملیات عملیات عملیات بیک بار عملیات بار عملیات بیک بار بیک بار در نماند بیک بار در نماند بارگذارد با

در ماکروی BIG\_SHIFT\_ROWS ،BIG\_SUB\_WORDS ، به ترتیب ماکروهای BIG\_SHIFT\_ROWS ، لا BIG\_SUB\_WORDS ، وی هر خانه از ماتریس، دو بار تابع AES میشود. در BIG\_SUB\_WORDS ، روی هر خانه از ماتریس، دو بار تابع BIG\_MIX\_COLUMNS ، و بار دوم با استفاده از SALT (که SALT در کد سی برابر با صفر قرار داده شده است). لازم به ذکر است که جزئیات مربوط به این قسمت از برنامه از جمله Look-Up Table ها، در فایل aes\_helper.c ، موجود است.

در ماکروی BIG\_SHIFT\_ROWS، عملیات مربوط به شیفت دادن سطرها و در ماکروی BIG\_MIX\_COLUMNS، عملیات مربوط به تغییر دادن ستون ها اجرا میشود.

در تابع FINAL\_BIG، مقدارهای  $V_i$  طبق فرمولهای آورده شده در بالا، آپدیت می شود.

در انتهای هش کردن کل پیام، مقدار نهایی Hash (در تابع Close)، در آرایه hash ریخته می شود. در انتها، هر تعداد بیت که برای مقدار هش نهایی از آن استفاده شود، با استفاده از memset در مکانی از حافظه (که پوینتر به آن در تابع echohash به عنوان output وجود دارد)، قرار می گیرد. در نهایت، مقدار ورودی و هش ِ محاسبه شده به صورت باینری چاپ می شود.

## مشاهده ورودیها و خروجیهای اصلی و مقادیر میانی

در تستهای زیر، خروجیهای میانی نظیر A2، A0 و m94 که خروجی hash از xor آنها به دست میآید، قابل مشاهده میباشند. (نتایج شبیه سازی ۹ رشتهی متفاوت و خروجی آنها در فایل ضمیمه (tests.txt) قابل مشاهده است)

#### تست ۱

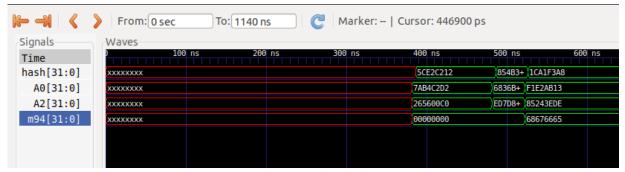
ورودی (در مبنای ۱۶)

6162636465666768616263646566676861626364656667686162636465666768616263646566676861

خروجی

0x46D03A01	خروجی کد c
0x1CA1F3AB	خروجي كد Verilog

• شكل موج



شكل ١٦: شكل موج تست ١

#### تست ۲

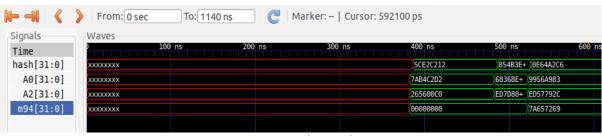
ورودی (در مبنای ۱۶)

 $6469676974616C73797374656D64657369676E70726F6A6563746166736172696469676974616C73\\797374656D64657369676E70726F6A656374616673617269$ 

خروجی

0xA780AF4C	خروجی کد c
0xE56B9DB7	خروجی کد Verilog

• شكل موج



شكل ١٧: شكل موج تست ٢

### نحوه عملكرد Testbench

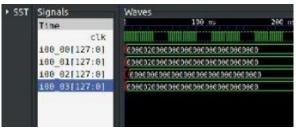
ماژول echo\_tribus\_tb که همان تست بنچ استفاده شده است، همانند کد اصلی دارای یک پیام ۵۱۲ بیتی به نام data است و مقادیر کلاک نیز در آن اعمال شده است. همچنین در یک initial block، مقادیر ورودی که به کد طلایی داده شده، بر روی data ذخیره می گردند. در این ماژول، یک نمونه از ماژول echo512 با نام uut قرار داده شده که ورودی آن data و خروجی آن، hash تولیدی در آن ماژول است که در موج خروجی بررسی و مشاهده گردید.

## بررسی نحوه عملکرد کد Verilog

ورودی زیر به عنوان data به کد داده می شود.

```
data = 512'b0;
always #2 clk = ~clk;
```

به شكل موج زير توجه شود:



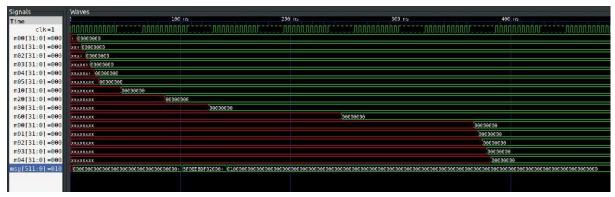
شکل ۱۸: شکل موج دادههای initialize شده

همان طور که در شکل مشخص است ابتدا مقادیر  $00_0$  تا  $00_0$  را براساس کد initialize میکند فلذا از آنجایی که مقدار آنها به هیچ خروجی قبلی وابسته نیست مقدار x در این رجیستر ها قرار نمیگیرد.

Signals	Waves				
Time	10 ns 20 ns 30 ns 40 ns	50 ns 50 ns 70 ns 80 ns 30 ns 100 ns 110 ns 120	ns 130 ns 140 ns	150 ns 160 ns 170 ns 180 ns	196 ns 200 ns 210 ns 226 ns
clk=					
003_20[127:0]=	*********************	41D18FBEA1FBFD3199E7D9311BD18974		10807C1CCE541774145A553C70EA34A2	8A1AC983114B364A2957124A66AA6482
003_21[127:0]=	**********	C5E4F8C8F073485CCE5C486FF6706C5F		9CED137A9417E794389A4998991FDDB1	B091672232B116C379DB3A1A41C7AE1A
003_22[127:0]=	**********	E7F56531683FAF744FA19A8EDC65CE31		0B194AF2C4934037C12F13B92D94C6C8	30226784DD8A6B052DC33C7A6BB2AC84
003_23[127:0]=	*********	9DD 66E 464DBED649342D45965269D62D		531827C75BABE96AF6EF1809BFEDFCEC	81CA4A7851A2F2786C15DDE67624EC65
i10_00[127:0]=	XXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXX	DE111134FBFBFBFBFBFBFBFBFEFD3C7			
i10_01[127:0]=	**********************	4690902050882323A7431FA77979E466			
i10_02[127:0]=	XXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXXX	CAF2EEC3F5E7E9F5B3B36B23B3DBE7AF			
i10 02[127:0] =	***********************	CAF2EEC3F5E7E9F5B3B36B23B30BE7AF			

شکل ۱۹: شکل موج ورودی و خروجی های Round 1

این شکل موج نحوه ورودی گرفتن هر مرحله با توجه به مرحله قبل را توجیه میکند. بدین صورت که تا وقتی که خروجی آخرین مرحله قبل از آن پیدا نشده است و به عبارتی بهتر مقدار x را درون خود جای داده است، مقدار موجود در آن x خواهد بود. با بدست آمدن خروجی مرحله قبل و با تاخیر اندک، عملیاتی روی خروجی مرحله قبل اعمال می شود و مقدار موجود در ورودی این مرحله از حالت x خارج شده و مقداری جدید و معتبر می پذیرد.



mشکل ۲۰: شکل موج تاخیر مقادیر

همان طور که در توضیح کد Verilog ذکر شد، خروجی نهایی ما علاوه در مرحله آخر به بخشی از ورودی بستگی دارد که به صورت msg تبدیل شده و در رجیستری هایی به نام msg ریخته می شود بدین صورت که ابتدا در msg ریخته می شود و در مرحله بعدی به msg انتقال داده می شود و در انتها به msg منتقل شده و خروجی نهایی بدست می آید. شکل بالا این موضوع را توجیه می کند بدین گونه که ابتدا مقدار موجود در msg ها به جز msg بخشی از ورودی پر شده msg می باشد. در کلاک بعدی msg مقدار موجود در msg را می باشد. در کلاک بعدی msg مقدار موجود در msg را داردند. این روند ادامه می یابد تا زمانی که بعد از msg کلاک مقدار موجود در msg به msg انتقال می یابد و آن را از حالت msg خارج و آماده پردازش برای یافتن مقدار نهایی msg ایم کنند.



شكل ۲۱: شكل موج مقادير نهايي hash

همان طور که در توضیح کد وریلاگ گفته شد، هدف از ۹۶ بار انتقال دادن داده در بین m ها این است که همزمان با دوعامل دیگر در تولید hash یعنی A0 و A2 از مقدار x خارج شود . شکل موج بالا این مساله را نیز توجیه می کند بدین صورت که هر سه این عوامل که A0 و A2 از نتیجه خروجی های m round بدست می آیند و m بخشی از داده ورودی ما با قاعده ذکر شده است، همزمان از حالت m خارج شده و آماده پردازش برای یافتن مقدار hash می شوند. حال که هر سه این مقادیر یافت شد بعد از تاخیر اندکی خروجی نهایی حاصل می شود.

## Verilog کو C که در که که مقایسه مقدار خروجی در که کا

همان طور که مشاهده می شود، مقادیر دو خروجی با هم برابر نیستند و بین آنها اختلاف وجود دارد. از جمله مهمترین این دلایل، تفاوت در اندازه ی ورودی در کد طلایی و کد Verilog است. سایز ورودی در کد کو برابر ۲۰۲۹ بیت است که خود این امر باعث اختلاف در خروجی بیت است که خود این امر باعث اختلاف در خروجی این دو کد شده است. پس برای این مقایسه باید یکی از ۲ کد به گونهای اصلاح گردد که اندازه ی ورودی در هر ۲ کد یکسان باشد. در این صورت جدول به دست آمده از ۲ کد یکسان خواهد بود اما باز هم در خروجی اختلاف خواهیم دید که ناشی از دلایل دیگری است.

همچنین نکته ی دیگری که وجود دارد، این است که به علت ۵۱۲ بیتی بودن ورودی Verilog، شمارنده  $C_i$  نیز ۵۱۲ تا اضافه می شود و باعث ایجاد تفاوت در حاصل تابع SubBytes در هر مرحله می شود. و متفاوت بودن مقدار اولیه متغیر زنجیره ای  $(V_0)$  در کد Verilog و  $C_i$  نیز دلیلی برای متفاوت بودن خروجی است.

در کد C ، خروجی hash یک رشته ی باینری C بیتی است که C بایت اول آن به عنوان خروجی C بیتی داده شده و با کد Verilog مقایسه شده اند. در کد اولیه مدل طلایی C بایت از کلّ hash محاسبه شده برگشت داده می شد که به دلیل ایجاد شباهت با کد Verilog این تعداد به C بایت کاهش داده شد. باید توجه داشت که هیچ C بایت متوالی در کد C یافت نمی شود که مقادیر آنها با مقادیر خروجی کد Verilog برابر باشد.

## حل مشکلات اجرایی نرمافزاری و سختافزاری

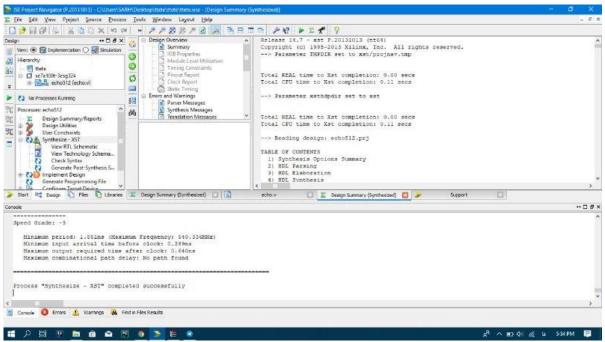
برای پیاده سازی نرم افزار نیاز به اضافه کردن کتابخانهی jansson.h وجود داشت که ضمیمه ی این مستند گردیده است. برای اجرای برنامه بر روی سیستم عامل linux نیاز به نصب کتابخانه ی curl.h هم بود. همچنین فایل قابل اجرا برای مشاهده ی خروجی کد طلایی طراحی گردید که در آن همه ی ۵۱۲ بیت خروجی نیز قابل مشاهده می باشند. (فایل exec.c)

در اجرای کد Verilog خطای exan't assign packed to unpacked type خطای Verilog خطای assign فرای اجتناب از این خطا (که در خطوط ۱۸۸۷ و ۲۰۰۷ کد اصلی Verilog وجود داشت) هر کدام از مقادیر آرایه به صورت جداگانه گردید:

```
assign s_box[0] = 8'h63;
assign s_box[1] = 8'h7C;
assign s_box[2] = 8'h77;
assign s_box[3] = 8'h7B;
assign s_box[4] = 8'hF2;
```

#### سنتز

برای سنتز کد سختافزاری از ابزار Xilinx استفاده شد.



شكل ۲۲: محيط نرمافزار Xilinx

پس از نصب و اجرای سنتز، نتایج به دست آمد که در ادامه آورده شده است.

## جدول فليپفلاپ ها

#RAMs	3072
#8x256-bit single-port distributed Read Only RAM	3072
#Registers	203840
#Flip-Flops	203840
#Xors	40634
#1-bit xor2	14592
#1-bit xor3	11680
#1-bit xor4	7008
#12-bit xor2	152
#32-bit xor2	2
#8-bit xor2	2336
#8-bit xor5	4864

جدول ٣: تعداد فليپفلاپها در سنتز

### جدول Primitive ها

#BELS	52235
$\#\mathrm{GND}$	17
$\# \mathrm{INV}$	537
$\#\mathrm{LUT2}$	9538
$\#\mathrm{LUT3}$	24944

مستند طراحی سیستمهای دیجیتال | ۲۴

#LUT4	2038
#LUT5	8360
#LUT6	6784
#VCC	17
#FlipFlops/Latches	81276
#FD	80993
#FDE	283
#Shift Registers	347
#SRLC16E	251
#SRLC32E	96
#Clock Buffers	1
#BUFGP	1
#IO Buffers	244
#IBUF	212
#OBUF	32

جدول ٤ : تعداد Primitive ها در سنتز

## جدول معیارهای زمانی

Timing constraint	Default period analysis for Clock 'clk'
Clock period	1.851ns (frequency: 540.336MHz)
Total number of paths / destination ports	245051 / 81411
Delay	1.851ns (Levels of Logic = 3)
Source	i92_13_0 (FF)
Destination	r92_13/out_23 (FF)
Source Clock	clk rising
Destination Clock	clk rising

جدول ٥: معیارهاي زماني در سنتز

## گزارش نهایی

برای انجام بهتر پروژه کار به چند مرحله تقسیم شد.

- شناخت الگوريتم
- فهم کد های نرم افزاری و سخت افزاری
  - اجرا تست ها و ثبت نتایج

در شروع، برای درک الگوریتم، طی جلسات بین تمام اعضای گروه، منابع مختلفی مطالعه شد. همزمان با این روند، تلاش شد روابط بین کد نرمافزاری و مستند فهمیده شود.

در ادامه به دو گروه تقسیم شده و کدهای نرمافزاری و سختافزاری به صورت جدا مورد بررسی قرار گرفت. در طی این روند پس از فهم شیوه پیاده سازی الگوریتم در هر دو زبان، شباهتها و تفاوتهای آنها با هم مقایسه شد. همچنین هر گروه موظف به نوشتن فایل تست برای کد مربوط به خود گردید.

به منظور اجرای برنامه ها نیاز به تغییر در نقاطی از کد سخت افزاری (مطابق آنچه گزارش شد) پیش آمد که انجام شد. در کد نرمافزاری نیز مشکل فراهم کردن هدر فایل های (header file) مورد نیاز برای کد C وجود داشت که با قرار دادن فایل های مورد نیاز در فولدر پروژه برطرف شد.

در نهایت، اجرا تست ها و ثبت نتایج از یکسو و نیز ساخت مستند و تصاویر مرتبط با کد ها از سویی دیگر و به شکل موازی صورت گرفت و خروجی های این دو مسیر در پایان، پس از سنتز کد سخت افزاری، در قالب این مستند جمع آوری شد.

نتیجه گیری گروه از کار بر روی این پروژه پس از مطالعه و تست کد های سخت افزاری و نرم افزاری، این است که علی رغم یکسان بودن کلی روند الگوریتم ها تا رسیدن به یک جدول نهایی از داده های هش شده (اعم از عملیات علی رغم یکسان بودن کلی روند الگوریتم ها تا رسیدن به یک جدول نهایی از داده های هش شده (اعم از عملیات هدول باعث مقادیر جدول کمی و این جدول باعث تفاوت نتیجه خروجی این دو برنامه می شود. همچنین خروجی و اطلاعات سنتز کد سخت افزاری نیز مطابق آنچه آورده شد حاصل آمد.

## فهرست منابع

- Benadjila, R., Billet, O., Gueron, S., & Robshaw, M. J. (2009). The Intel AES Instructions Set and the SHA-3 Candidates. ASIACRYPT '09 Proceedings of the 15th International Conference on the Theory and Application of Cryptology and Information Security: Advances in Cryptology, 162-178.
- Beuchat, J. L., Okamoto, E., & Yamazaki, T. (2010). A Compact FPGA Implementation of the SHA-3 Candidate ECHO. *IACR Cryptology ePrint Archive*.
- Kinsy, M., & Uhler, R. (2019). SHA-3: FPGA Implementation of ESSENCE and ECHO Hash Algorithm Candidates Using Bluespec.
- Schläffer, M. (2011). Subspace Distinguisher for 5/8 Rounds of the ECHO-256 Hash Function. Selected Areas in Cryptography. SAC.