班级: 2022211301

**姓名:** 卢安来 **学号:** 2022212720

1、某虚拟存储器采用页式存储管理,使用 LRU 页面替换算法。 若每次访问在一个时间单位内完成,页面访问的序列如下: 1,8,1,7, 8, 2, 7, 2, 1, 8, 3, 8, 2, 1, 3, 1, 7, 1, 3, 7。已知主存只允许存放 4 个页面, 初始状态时 4 个页面是全空的,则页面失效次数是多少?

## 解答:

分析过程如下:

访	回		1	8	1	7	8	2	7	2	1	8	3	8	2	1	3	1	7	1	3	7
	Р0		1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1
页	P1			8	8	8	8	8	8	8	8	8	8	8	8	8	8	8	7	7	7	7
号	P2					7	7	7	7	7	7	7	3	3	3	3	3	3	3	3	3	3
	Р3							2	2	2	2	2	2	2	2	2	2	2	2	2	2	2
计	Т0		0	1	0	1	2	3	4	5	0	1	2	3	4	0	1	0	1	0	1	2
数	T1			0	1	2	0	1	2	3	4	0	1	0	1	2	3	4	0	1	2	0
	T2					0	1	2	0	1	2	3	0	1	2	3	0	1	2	3	0	1
器	Т3	·				·		0	1	0	1	2	3	4	0	1	2	3	4	5	6	7

上表中红色标记即为页面失效次数,共计6次。

2、主存容量为 4MB, 虚存容量为 1GB, 则虚地址和物理地址 各为多少位?如页面大小为4KB,则页表长度是多少?

## 解答:

虚地址共  $\log_2(1 \times 2^{30}) = 30$  位。 物理地址共  $\log_2(4 \times 2^{20}) = 22$  位。 页表长度为 $\frac{1 \text{ GiB}}{4 \text{ KiB}} = 2^{18}$ 行。

- 3、设某系统采用页式虚拟存储管理,页表存放在主存中。
- (1) 如果一次内存访问使用 50 ns,访问一次主存需用多少时间?
- (2)如果增加TLB,忽略查找TLB表项占用的时间,并且75%的页表访问命中TLB,内存的有效访问时间是多少?

#### 解答:

- (1) 这种情况下访问一次主存需要两次内存访问,故访问一次主存需要  $2 \times 50 \text{ ns} = 100 \text{ ns}$ 。
  - (2) 内存的有效访问时间

$$E[t] = P\{ \hat{\pi} + P\} \} \} \} \} \} \} \}}$$

4、某计算机的存储系统由 cache、主存和磁盘构成。cache 的访问时间为 15 ns;如果被访问的单元在主存中但不在 cache 中,需要用 60 ns 的时间将其装入 cache,然后再进行访问;如果被访问的单元不在主存中,则需要 10 ms 的时间将其从磁盘中读入主存,然后再装入 cache 中并开始访问。若 cache 的命中率为 90%,主存的命中率为 60%,求该系统中访问一个字的平均时间。

# 解答:

该系统访问一个字的平均时间

$$E[t] = P\{\text{cache } \hat{\pi} + \} \times t_C$$

- $+ P\{\text{cache } + n\} \times P\{\text{主存命中}\} \times (t_c + t_{Wc})$
- $+P\{\text{cache } + P\{\text{eache } + t_{Wc} + t_{WM}\}\}$
- $= 0.9 \times 15 \text{ ns} + 0.1 \times 0.6 \times (15 \text{ ns} + 60 \text{ ns})$
- $+ 0.1 \times 0.4 \times (15 \text{ ns} + 60 \text{ ns} + 10 \text{ ms}) = 400.021 \,\mu\text{s}.$

5、在一个分页虚存系统中,用户虚地址空间为 32 页,页长 1 KiB, 主存物理空间为 16 KiB。已知用户程序有 10 页长,若虚页 0、1、2、3 已经被分别调入到主存 8、7、4、10 页中,请问虚地址 0x0AC5 和 0x1AC5 对应的物理地址是多少?

## 解答:

由题中页长为 1 KiB,可知页内地址共  $\log_2(1 \times 2^{10}) = 10$  位。虚地址空间 32 页,故页号共  $\log_2 32 = 5$  位。故虚地址共 5+10=15 位,格式如下。

14	10	9		0
页号	(5 bit)		页内地址(10 bit)	

同理, 根据主存物理空间和页长, 可知物理地址格式如下。

13 10	9	0
页号(4 bit)	页内地址( <b>10 bit</b> )	

虚地址 0x0AC5 为

00010 1011000101

对应页号为2, 故对应主存页4, 故其物理地址为

0100 1011000101

即 0x12C5。

虚地址 0x1AC5 为

00110 1011000101

对应页号为6,尚未被载入主存,无合法物理地址,缺页中断。