

北京邮电大学

# 实验报告

课程名称 计算机组成原理

实验名称 中断原理实验

计算机系301班 姓名 [REDACTED]

教师 [REDACTED] 成绩 \_\_\_\_\_

2024年5月30日

## 一、实验类型

本实验类型为原理型+分析型。

## 二、实验目的

1. 从硬件、软件结合的角度，模拟单级中断和中断返回的过程。
2. 通过简单的中断系统，掌握中断控制器、中断向量、中断屏蔽等概念。
3. 了解微程序控制器与中断控制器协调的基本原理。
4. 掌握中断子程序和一般子程序的本质区别，掌握中断的突发性和随机性。

## 三、实验设备

TEC-8 实验系统一台、双踪示波器一台、直流万用表一个、逻辑笔一支。

## 四、实验原理

### 1) TEC-8 模型机中的中断机构

TEC-8 模型机中有一个简单的单级中断系统，只支持单级中断、单个中断请求，有中断屏蔽功能，旨在说明最基本的工件原理。

TEC-8 模型计算机中有 2 条指令用于允许和屏蔽中断。DI 指令称作关中断指令。此条指令执行后，TEC-8 即使发生中断请求，也不响应中断请求。EI 指令称作开中断指令。此条指令执行后，TEC-8 响应中断。在时序发生器中，设置了一个允许中断触发器 EN-INT，当它为 1 时，允许中断，当它为 0 时，禁止中断发生。复位脉冲 CLR# 使 EN-INT 复位为 0。

为保存中断断点的地址，以便程序被中断后能够返回到原来的地址继续执行，设置了一个中断地址寄存器 IAR。中断地址寄存器 IAR 是 1 片 74374。当信号 LIAR 为 1 时，在  $T_3$  的上升沿，将 PC 保存在 IAR 中。当信号 IABUS 为 1 时，IAR 中保存的 PC 送数据总线 DBUS，指示灯显出中断地址。由于本实验系统只有一个断点寄存器而无堆栈，因此仅支持一级中断而

不支持多级中断。

中断向量即中断服务程序的入口地址，本实验系统中由数据开关 SD7~SD0 提供。

## (2) 中断的检测、执行和返回过程

一条指令的执行由若干微指令构成。TEC-8 模型计算机中，除指令 EI、DI 外，每条指令的执行过程的最后一条微指令都包含判断位 P4，用于判断有无中断发生。因此在每一条指令执行之后，下一条指令执行之前都要根据中断 INT 是否为 1 决定微程序分支。如果信号 INT 为 1，则转到微地址 11H，进入中断处理；如果信号 INT 为 0，则转到微地址 01H，继续取下一条指令然后执行。

检测到中断信号 INT 后，转到微地址 11H。该微程序产生 INTDZ 信号，禁止新的中断发生，产生 LIAR 信号，将程序计数器 PC 的当前值保存到中断地址寄存器中，产生 STOP 信号，等待手动设置中断向量。在数据开关 SD7~SD0 上设置好中断地址后，机器将中断向量读到 PC 后，转到中断服务程序执行。

执行一条指令 IRET，从中断地址返回。该条指令产生 IABUS 信号，将断点地址送数据总线 DBUS，产生信号 LPC，将断点从数据总线装入 PC，恢复被中断的程序。

发生中断时，关中断由硬件负责。而中断现场的保存和恢复由中断服务程序完成。中断服务程序的最后两条指令一般是开中断指令 EI 和中断返回指令 IRET。为了保证从中断服务程序能够返回到主程序，EI 指令执行后，不允许立即被中断。因此，EI 指令执行过程中的最后一条微指令中不包含 P4 位。

## 五、实验步骤.

1. 确保电源已断开，将编程开关拨为“正常”，将控制器转换开关拨为“微程序”，找表1接线。 表1. 参考接线

2. 开启电源，将DP开关拨到高电平，即启用单机模式。

3. 写入存储器(程序)

1° 按下CLR(无意义操作)，将SWC~SWA拨为001，按下QD，将数据开关拨为

00H，按下QD，将地址打入地址寄存器AR

2° 依据表2，按顺序将数据开关拨为相应二进制机器码，并按下QD写入存储器

4. 写入存储器(中断服务程序)

1° 按下CLR使控制器复位，将SWC~SWA拨为001，按下QD，将数据开关拨为45H，按下QD，将地址打入地址寄存器AR。

2° 依据表2，按顺序将数据开关拨为中断服务程序对应的二进制机器码，并按下QD将其写入存储器

5. 写寄存器

1° 按下CLR使控制器复位，将SWC~SWA拨为100，按下QD，将数据开关分别拨为00H, 01H, 任意, 任意，每次拨完后按下QD，将值依次打入R<sub>0</sub>, R<sub>1</sub>, R<sub>2</sub>, R<sub>3</sub>。

6. 执行程序和中断子程序

1° 将DP拨为低电平，按下QD，启动程序。

2° 按下PULSE按钮，产生中断请求信号PULSE，中断主程序的运行。记录相关数据

3° 将DP拨为高电平，即设置为单机模式。按QD，一步步执行中断服务程序，直至返回断点

控制器	数据通路
IR7-I	IR7-O
IR6-I	IR6-O
IR5-I	IR5-O
IR4-I	IR4-O
Z-I	Z-O
C-I	C-O

表2. 实验程序汇编

地址	指令	二进制机器码
00H	EI	1101 1111
01H	INC R0	0100 0000
02H	INC R0	0100 0000
03H	INC R0	0100 0000
04H	INC R0	0100 0000
05H	INC R0	0100 0000
06H	INC R0	0100 0000
07H	INC R0	0100 0000
08H	INC R0	0100 0000
09H	JMP R1	1001 0100
45H	ADD R0, R0	0001 0000
46H	EI	1101 0000
47H	IRET	1011 0000

7. 将存储器 00H 的指令改为 DI，按先前步骤，重新运行程序，记录发生的现象。

8. 实验结束，关闭电源，拆去接线，整理实验器材后离开。

## 六、实验结果与分析

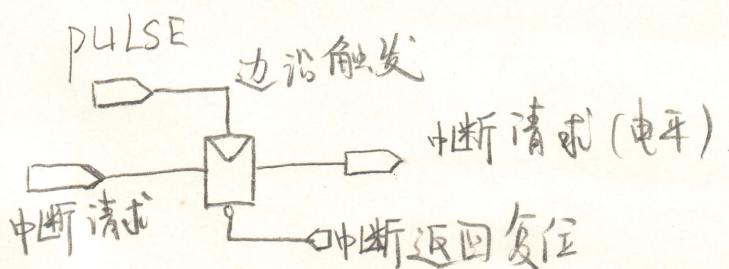
具体数据见表 3。

分析结果可知，TEC-8 模型机的中断机构与「四、实验原理」部分所述相符，当 00H 处指令为 DI 时，中断被禁用。

## 七、可供研究和探索的问题

在 TEC-8 模型计算机中，采用的是信号 PULSE 高电平产生中断，怎样设计时序发生器中的中断机制，使得在信号 PULSE 的上升沿产生中断？

答：如下。



## 八、实验总结和收获

本次实验中，我通过对中断机制的逐步追溯，深入理解了中断处理机制的原理。

通过本次实验，我掌握了中断控制器、中断向量、中断屏蔽等概念，了解了微程序控制器与中断协调的基本原理，掌握了中断子程序和一般子程序的本质区别，掌握了中断的突发性和随机性。可以说，我较好地达成了本次实验的目的。

