

北京邮电大学

实验报告

课程名称 计算机组成原理

实验名称 数据通路实验

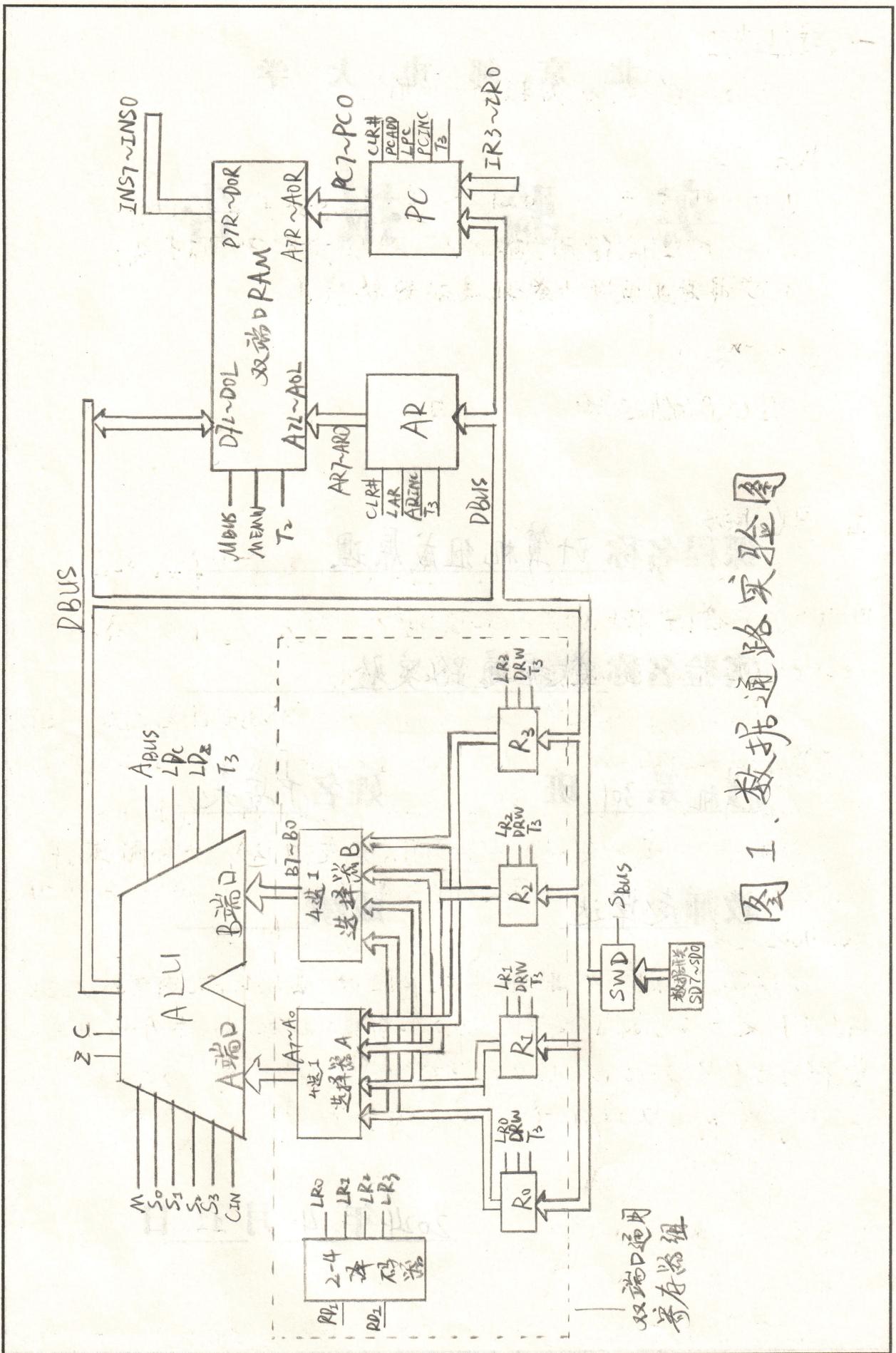
计算机系301班

姓名

教师

成绩

2024年4月11日



一、实验类型

本实验的类型为 原理型 + 分析型。

二、实验目的

1. 进一步熟悉 TEC-8 模型计算机的数据通路的结构；
2. 进一步掌握数据通路中各个控制信号的作用和用法；
3. 掌握数据通路中数据流动的路径。

三、实验设备

TEC-8 实验系统 一台

四、实验原理

数据通路实验电路图如图 1 所示。它由运算器部分、双端口存储器部分加上数据开关 SD7~SD0 连接在一起构成。下面主要说明 TEC-8 模型计算机的数据流动路径和方式。

在进行数据运算操作时，由 RD0, RD1 选中的寄存器通过 4 选 1 选择器送至 ALU 的 A 端口，由 RS1, RS0 选中的寄存器通过 4 选 1 选择器 B 送至 ALU 的 B 端口；信号 M, S₃, S₂, S₁, S₀ 决定 ALU 的运算类型，ALU 对 A 端口和 B 端口的两个数连同 CIN 的值进行算术逻辑运算，得到的数据运算结果在信号 ABUS 为 1 时送至数据总线 DBUS；在 T₃ 的上升沿，数据总线 DBUS 上的数据结果写入由 RD1, RD0 选中的寄存器。

在寄存器之间进行数据传送操作时，由 RS1, RS0 选中的 4 选 1 选择器 B 送至 ALU 的端口 B；ALU 将端口 B 的数在信号 ABUS 为 1 时送至数据总线 DBUS；在 T₃ 上升沿将数据总线上数写入由 RD1, RD0 选中的寄存器。ALU 进行数据传送操作由一组特定的 M, S₃, S₂, S₁, S₀ 和 CIN 的值确定。

在从存储器中取数操作中，由地址 AR7~AR0 指定的存储器单元中的数在信号 MEMW 为 0 时被读出；在 MBUS 为 1 时送数据总线 DBUS；在 T₃ 的上升沿写入由 RD1, RD0 选中的寄存器。

在写存储器操作中，由 RS1, RS0 选中的寄存器通过 4 选 1 选择器

B送ALU的端口B；ALU将端口B的数据在信号ABUS为1时送往数据总线DBUS；在MEMW为1且MBUS为0时，通过左端口将数据总线DBUS上的数据在T₂为1期间写入由AR7~AR0指定的存储器单元。

在读指令操作时，通过存储器左端口读出由PC7~PC0指定的存储单元的内容送往INS7~INS0，当信号LR为1时，在T₃上升沿写入指令寄存器IR。

数据开关SD7~SD0上的数在SBUS为1时送到数据总线DBUS上，用于给寄存器R₀, R₁, R₂和R₃，地址寄存器AR，程序计数器PC设置初值，用于通过存储器左端口向存储器写入测试程序。

五、实验步骤

本次实验在独立模式下进行。

~~三、接线~~

打开实验箱，确定设备断电后，将控制信号切换器的开关拨到中间位置（“独立”），将编程开关拨到“正常”位置，将DP置为高。按照表1.接线参照表接线。

将K₁₃, K₁₄, K₅置为低电平，确保DBUS上无数据输入，将K₄, K₁₂置为低电平，关闭对寄存器组和RAM的写入，将K₁₀置为低电位，关闭对AR和PC的载入。

合上电源，按下CLR按钮将TEC-8实验系统复位为初始状态。实验开始。

1. 将数据写入到寄存器，验证“SD → R”通路。

表1. 接线参照表

电平/开关	输入信号	接线信号颜色
K ₀	RD ₀	黄
K ₁	RD ₁	
K ₂	RS ₀	绿
K ₃	RS ₁	
K ₄	DR _W	蓝
K ₅	S ₀	
K ₆	S ₁	绿
K ₇	S ₂	
K ₈	S ₃	
K ₉	M	黄
K ₁₀	L _{AR/L_{PC}}	绿
K ₁₁	AR _{INC/PC_{INC}}	蓝
K ₁₂	MEM _W	黄
K ₁₃	A _{BUS}	绿
K ₁₄	S _{BUS}	蓝
K ₁₅	M _{BUS}	黄
V _{CC}	LD _{C/LD_Z}	红

- ① 将 K_4 (DRW) 置为高电平，启动通用寄存器的写入功能；将 S_{bus} K_{14} (S_{bus}) 置为高电平，将数据开关的值送到数据总线上。
- ② 将 SD₇~SD₀ 置为 0111 0101，将 K_1, K_0 (RD₁, RD₀) 置为 0,0，按下 QD，将 75H 写入寄存器 R₀，观察 ALU 的 A 端口示数。
- ③ 将 SD₇~SD₀ 置为 0010 1000，将 K_1, K_0 (RD₁, RD₀) 置为 0,1，按下 QD，将 28H 写入寄存器 R₁，观察 ALU 的 A 端口示数。
- ④ 将 SD₇~SD₀ 置为 1000 1001，将 K_1, K_0 (RD₁, RD₀) 置为 1,0，按下 QD，将 89H 写入寄存器 R₂，观察 ALU 的 A 端口示数。
- ⑤ 将 SD₇~SD₀ 置为 0011 0010，将 K_1, K_0 (RD₁, RD₀) 置为 1,1，按下 QD，将 32H 写入寄存器 R₃，观察 ALU 的 A 端口示数。

2. 将寄存器 R₀~R₃ 中的数通过 ALU 写入存储器 20~23H 单元。

验证 “R → MEM” 通路。

- ① 将 K_4 (DRW) 置为低电平，~~将 K_{14} (S_{bus}) 置为低电平~~。
- ② 将 K_0 (LAR/LPC) 置为高电平，在数据开关 SD₇~SD₀ 处拨出 0010 0000，按下 DP，将 20H 写入 AR 和 PC。
- ③ 将 K_0 (LAR/LPC) 置为低电平，将 K_1 (AR_{INC}/PC_{INC}) 置为高电平。
将 S₃~S₀ 置为 1111，将 K₉(M) 置为高电平，使 ALU 计算结果为 A 端口的值，~~将 K_{14} (S_{bus}) 置为低电平~~，将 K_{13} (Abus) 置为高电平，使得 ALU 计算结果输出到数据总线上，将 K_{12} (MEMW) 置为高电平。
- ④ 将 K_1, K_0 (RD₁, RD₀) 置为 0,1，按下 QD，将 R₀ 中的值 75H 写入在存储器中地址为 20H 的存储单元。
- ⑤ 将 K_1, K_0 (RD₁, RD₀) 置为 0,1，按下 QD，将 R₁ 中的值 28H 写入存储器中地址为 21H 的存储单元。
- ⑥ 将 K_1, K_0 (RD₁, RD₀) 置为 1,0，按下 QD，将 R₂ 中的值 89H 写入存储器中地址为 22H 的存储单元。
- ⑦ 将 K_1, K_0 (RD₁, RD₀) 置为 1,1，按下 QD，将 R₃ 中的值 32H 写入存储器中地址为 23H 的存储单元。
- ⑧ 将 K_1 (AR_{INC}/PC_{INC})， K_{13} (Abus)， K_{12} (MEMW) 置为低电平。

3. 将存储器中地址为 20H~23H 的存储单元的数送到寄存器 R₃~R₀, 验证 "MEM → R" 通路。

- ① 将 K₁₀ (LAR1PC) 置为高电平, 将数据开关 SD₇~SD₀ 拨为 0010 0000, 将 K₁₄ (SBUS) 置为高电平, 按下 QP, 将 20H 载入 AR 和 PC.
- ② 将 K₁₄ (SBUS) 置为低电平, 将 K₁₅ (MBUS) 置为高电平, 将储存的数据输出到数据总线上, 将 K₁₁ (AR_{ZNC}/PC_{ZNC}) 置为高电平, 使得地址在后续操作中自增. 将 K₄ (DRW) 置为高电平, 使得寄存器可被写入。
- ③ 将 RD₁, RD₀, K₁, K₀ (RD₁, RD₀) 拨为 1, 1, 按下 QD, 将存储器中 20H 的值 75H 写入 R₃.
- ④ 将 K₁, K₀ (RD₁, RD₀) 拨为 1, 0, 按下 QD, 将存储器中 21H 的值 28H 写入 R₂.
- ⑤ 将 K₁, K₀ (RD₁, RD₀) 拨为 0, 1, 按下 QD, 将存储器中 22H 的值 89H 写入 R₁.
- ⑥ 将 K₁, K₀ (RD₁, RD₀) 拨为 0, 0, 按下 QD, 将存储器中 23H 的值 32 写入 R₀.
- ⑦ 将 K₄ (DRW) 置为低电平, 将 K₁₁ (AR_{ZNC}/PC_{ZNC}) 置为低电平, 将 K₁₅ (MBUS) 置为低电平).

4. 关闭电源, 整理实验仪器, 实验结束。

六、实验数据分析

"MEM → R" 通路验证数据见表 2. "MEM → R" 通路表。

表 2. "MEM → R" 通路表

R	RD	按下 QD 前			按下 QD 后		
		AR/PC	D _{BUS/INS}	A	AR/PC	D _{BUS/INS}	A
R ₃	11	20H	75H	32H	21H	28H	75H
R ₂	10	21H	28H	89H	22H	89H	28H
R ₁	01	22H	89H	28H	23H	32H	89H
R ₀	00	23H	32H	75H	24H		32H

七、实验思考题

1. 结合实验过程，分析各信号在 TEC-8 模型计算机中的作用。

答：见「四、实验原理」部分，操纵过程试验收时已演示。

2. 写出下列操作时，数据的流动路径和流动方向。

① 给寄存器置初值。

答： $SD \xrightarrow{SBUS=1} DBUS \xrightarrow{DRW=1} R$

② 设置存储器地址

答： $SD \xrightarrow{SBUS=1} DBUS \xrightarrow{AR/PC=1} AR/PC$

③ 将寄存器中的数写到存储器中

答： $R \rightarrow ALU \xrightarrow{ABUS=1} DBUS \xrightarrow{MEMW=1} MEM$

④ 从存储器读数到寄存器

答： $MEM \xrightarrow[MEMR=0]{MBUS=1} DBUS \xrightarrow{DRW=1} R$

3. 若用 I-cache 和 D-cache 来代替双端口存储器，请提出一种数据通路方案。

答：指令读取：读取 I-cache

数据读取/写入：通过 D-cache 读取或写入数据。

I-cache 类似本次实验的右端口，D-cache 类似为左端口。

八、实验总结

在本次实验中，我进一步熟悉了 TEC-8 模型计算机的数据通路的结构，进一步掌握了数据通路中各个控制信号的作用和用法，掌握了数据通路中数据流动的路径。可以说，我较好地达成了本次实验的目。

