

Taller de Lógica Digital - Parte 2

Organización del Computador 1

Primer Cuatrimestre 2023

Ejercicios

1. Componentes de 3 estados

a) Completar la siguiente tabla:

A	A _{en}	B	B _{en}	C	C _{en}	Estimado	Obtenido
0	0	0	0	0	0	0	undefined
0	1	1	1	0	0	Error	Error
1	0	1	0	1	0	undefined	undefined
1	1	0	0	0	1	Error	Error
0	1	0	1	0	1	0	0
0	1	1	1	1	1	Error	Error
1	0	1	1	1	0	1	1

b) Completar la siguiente tabla:

Color	Interpretación
Gris	No esta definido y tampoco conectado
Verde claro	Representa al bit 1
Verde oscuro	Representa al bit 0
Azul	Esta conectado pero no definido
Rojo	Sucede cuando hay conflicto de bits

c) Enunciar la regla:

Nunca tener activadas las variables de control al mismo tiempo para dos datos distintos.

d) Explicar cuáles son y por qué:

Los casos basura son los que no cumplen la regla del punto 'c' es decir no pasar por los cables 2 bits al mismo tiempo.

2. Transferencia entre registros

a) Detallar entradas y salidas:

b) Secuencia de señales:

sec_activacion: Force_Input -> en_Force_input -> (en Registro 1) w-> clk

En caso de que se desee alterar componendes, esta es la secuencia de pasos para no modifique a "registro_1": (en registro_1) desabilitamos w.

- c) Secuencia de señales:
 sec: en_force_input (no nos importa el favor que tenga "Force_input" previamente) -> (en

3. Máquina de 4 registros con suma y resta.

- a) Detallar entradas y salidas:
- b) Detallar el contenido de cada display:

- c) Secuencia de señales:

- d) Completar la siguiente tabla:

Valor inicial	Resultado operación 1	Flags	Resultado operación 2	Flags
(4, 0)				
(7, -1)				
(-8, -2)				
(8, -9)				

Los resultados interpretados en sin signo y en complemento a 2.

- e) Explicar

Corrección

Integrantes:

Nombre y Apellido:

LU:

Nombre y Apellido:

LU:

Para uso de los docentes:

1	2	3