

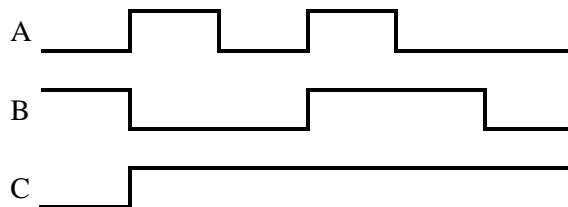
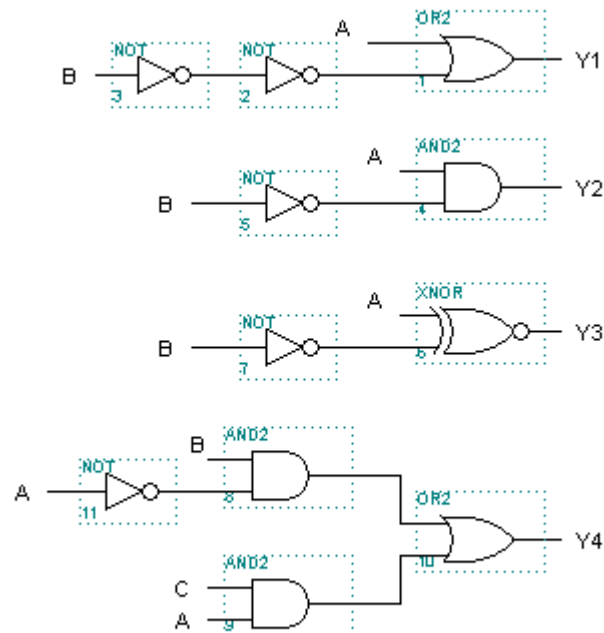
Práctica:

Metodologías de

Diseño de CCII.

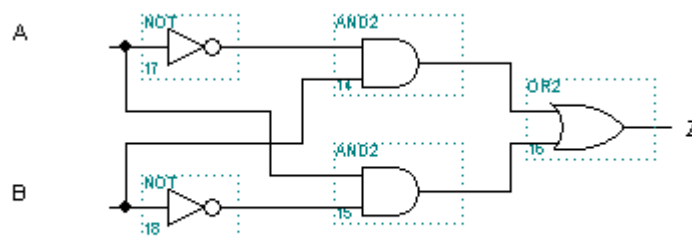
1

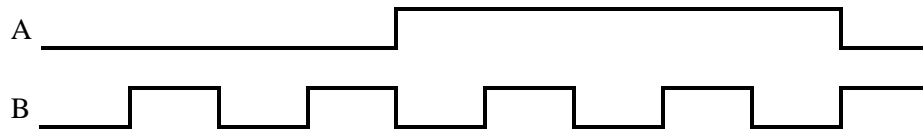
Dibuje las salidas de los circuitos mostrados para las siguientes formas de onda. Suponer que las compuertas OR, AND y OREX no tienen retardo y los inversores un retardo unitario.



2

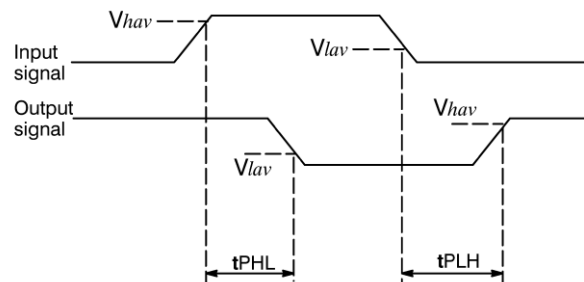
El circuito mostrado se emplea en sumadores y generadores de paridad. Determinar la salida del circuito según las formas de onda mostradas, indicando los posibles pulsos espúreos. Suponer que todas las compuertas tienen el mismo retardo.





3

A partir de los datos correspondientes a las compuertas INV, INV2 e INV3, de ESII, calcular el ATP (área, tiempo de propagación y consumo de potencia) de cada célula para valores típicos y una carga de 1 pF. Los tiempos de propagación están definidos en la siguiente figura:



El tiempo de propagación total de una red está dado por la siguiente expresión:

$$\Delta t_{ptXX} = t_{pXX} + \Delta t_{pXX} \cdot (C_{cableado} + C_{carga})$$

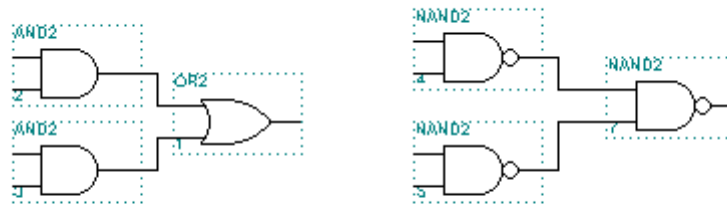
4

A partir de los datos correspondientes a las compuertas INV, AN2, OR2 NA2 y NO2, indique cual presenta:

- mayor tamaño.
- mayor número de transistores.
- mayor retardo para valores típicos y una carga de 0,5 pF.

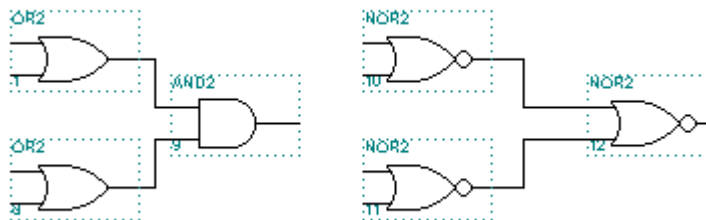
5

Verifique que los circuitos AND-OR y NAND-NAND son equivalentes, calcule el ATP para cada caso (considere valores típicos y una carga a la salida de 0,5 pF) y extraiga conclusiones.



6

Verifique que los circuitos OR-AND y NOR-NOR son equivalentes, calcule el ATP para cada caso (considere valores típicos y una carga a la salida de 0,5 pF) y extraiga conclusiones.



7

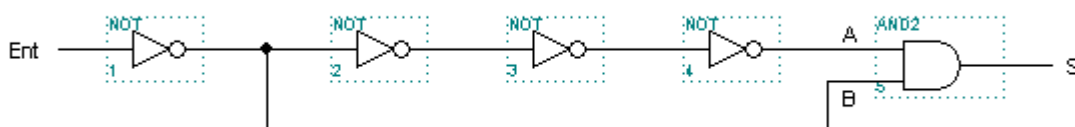
Diseñe un multiplexor de 2 canales de datos y 1 salida:

- unicamente AND2, OR2 e INV.
- unicamente NAND2.

Para cada solución calcule el área total de las células, el número de transistores y el retardo para el peor caso. Considere para cada nodo un valor de capacidad de pista (interconexión) igual al 10% de la capacidad total de las entradas conectadas a dicho nodo.

8

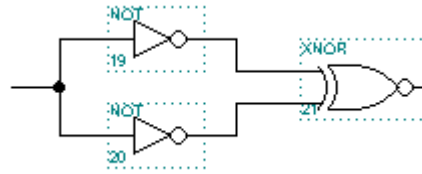
En el circuito de la figura dibuje la forma de onda en la salida y calcule el tiempo que permanece en "0" en función de Ent. Considere W (ancho del pulso) \gg que el retardo de las células. La contribución de las pistas a la carga de cada nodo vale 0,08 pF y la carga que maneja la compuerta AND en su salida vale 1 pF.



Ent					
A					
B					
S					

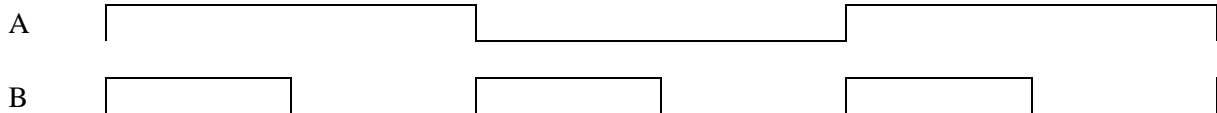
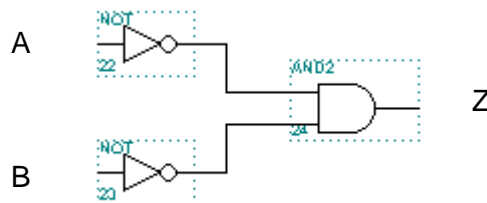
9

En el circuito de la figura la señal X pasa de 0 a 1, llegando simultáneamente a la entrada de los dos inversores. Las capacidades de las pistas que van a los puntos a y b valen 0,9 pF y 0,01 pF respectivamente, mientras que la salida de las XNOR soporta una capacidad de 0,2 pF. Dibujar cualitativamente la forma de onda de la salida.



10

En el circuito de la figura las señales A y B llegan en fase a la entrada de los inversores INV. Sin embargo existe un desbalance en los caminos hacia la AND debido a las capacidades de interconexión cuyos valores son 0,01 pF y 0,5 pF respectivamente. Finalmente la compuerta AND maneja una carga de 0,01 pF. Calcule la posición y el tiempo en 1 de cada uno de los pulsos de salida que aparecen.



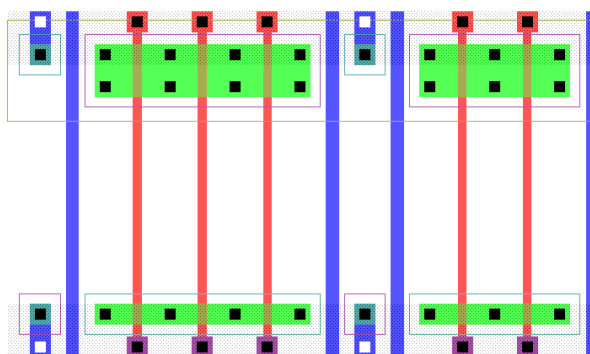
/A

/B

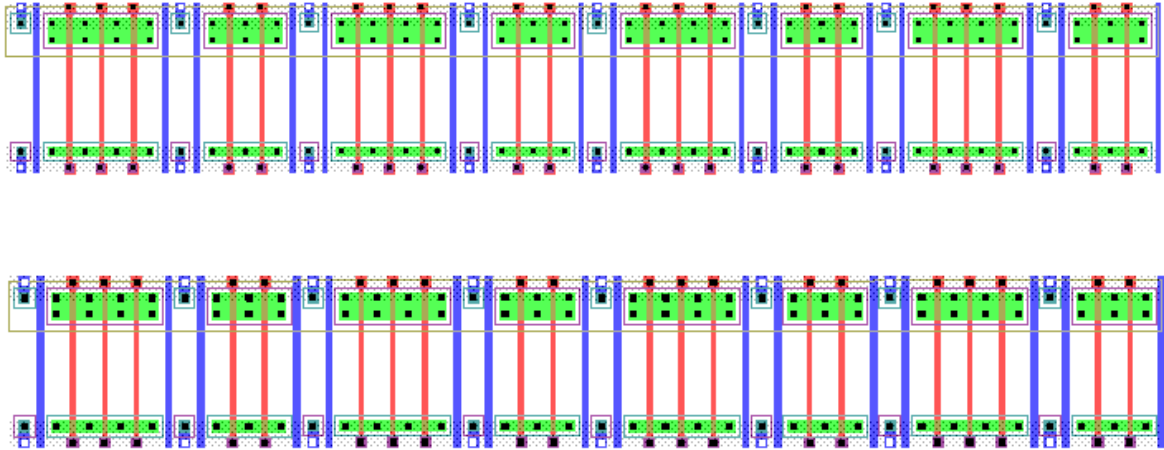
Salida

11

Personalizar la siguiente celda de manera tal de obtener una compuerta and de dos entradas. Utilizar dos niveles de metalización y la restricción de contar con sólo 7 pistas internas.



Personalizar el siguiente conjunto de celdas para obtener un flip flop D activado con flanco ascendente y preset y clear asincrónicos. Utilizar dos niveles de metalización y la restricción de contar con sólo 7 pistas internas y 5 en el canal



ECPD07

StdLib



Inverter

INV

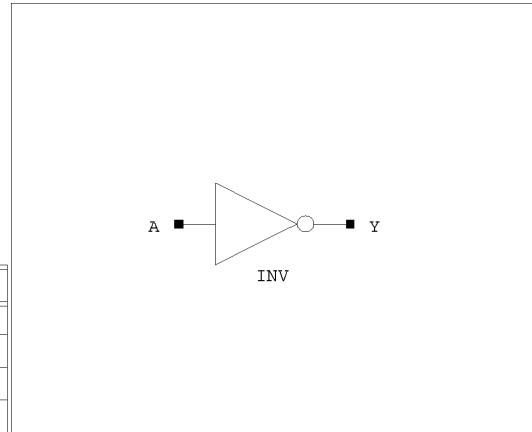
Truth Table

A	Y
0	1
1	0

$$Y = \overline{A}$$

Datasheet Version: 2.0

Symbol



Code	Parameter	Value	Unit
X	Length	7.200	um
Y	Height	38.000	um
Ntran	Transistor count	4	trans
Power	AC Power dissipation	1.46	uW/MHz

Input/Output Specifications

Input	Description	Fanin	Unit	Output	Description	Fanout	Unit
A	Data in	0.058	pF	Y	Data out	1.06	pF

Propagation Delays

Code	From	To	Min	Typ	Max	Mil	Unit
tplh	A	Y	0.04	0.07	0.15	0.17	ns
tphl	A	Y	0.06	0.12	0.24	0.28	ns
dtplh	A	Y	0.45	0.96	1.91	2.21	ns/pF
dtphl	A	Y	0.36	0.78	1.53	1.78	ns/pF



StdLib

ECPD07

INV2

Inverter

Truth Table

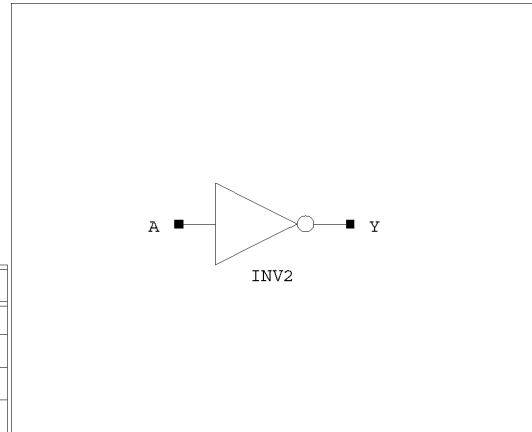
A	Y
0	1
1	0

$$Y = \overline{A}$$

Output drive X 2

Datasheet Version: 2.0

Symbol



Code	Parameter	Value	Unit
X	Length	7.200	um
Y	Height	38.000	um
Ntran	Transistor count	2	trans
Power	AC Power dissipation	2.31	uW/MHz

Input/Output Specifications

Input	Description	Fanin	Unit	Output	Description	Fanout	Unit
A	Data in	0.099	pF	Y	Data out	2.04	pF

Propagation Delays

Code	From	To	Min	Typ	Max	Mil	Unit
tplh	A	Y	0.03	0.06	0.13	0.15	ns
tphl	A	Y	0.05	0.10	0.21	0.24	ns
dtplh	A	Y	0.24	0.51	1.00	1.17	ns/pF
dtphl	A	Y	0.16	0.35	0.69	0.80	ns/pF

ECPD07

StdLib



Inverter

INV3

Truth Table

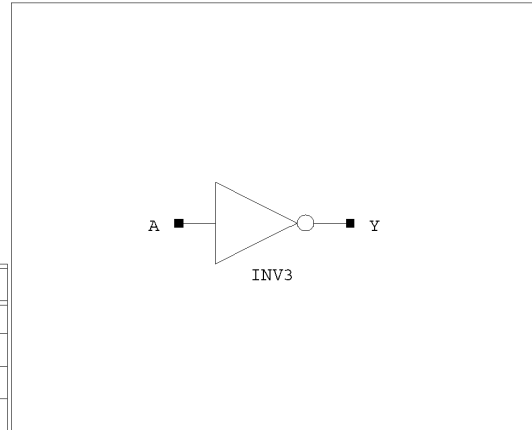
A	Y
0	1
1	0

$$Y = \bar{A}$$

Output drive X 3

Datasheet Version: 2.0

Symbol



Code	Parameter	Value	Unit
X	Length	13.400	um
Y	Height	38.000	um
Ntran	Transistor count	6	trans
Power	AC Power dissipation	4.54	uW/MHz

Input/Output Specifications

Input	Description	Fanin	Unit	Output	Description	Fanout	Unit
A	Data in	0.148	pF	Y	Data out	3.61	pF

Propagation Delays

Code	From	To	Min	Typ	Max	Mil	Unit
tplh	A	Y	0.03	0.07	0.14	0.16	ns
tphl	A	Y	0.06	0.12	0.24	0.28	ns
dtplh	A	Y	0.13	0.28	0.56	0.65	ns/pF
dtphl	A	Y	0.12	0.26	0.51	0.59	ns/pF

ECPD07

StdLib



2-input AND

AN2

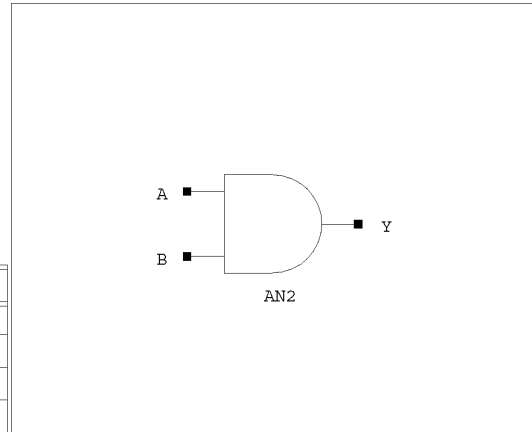
Truth Table

Datasheet Version: 2.0

Symbol

A	B	Y
0	X	0
X	0	0
1	1	1

$$Y = A \text{ AND } B$$



Code	Parameter	Value	Unit
X	Length	13.400	um
Y	Height	38.000	um
Ntran	Transistor count	7	trans
Power	AC Power dissipation	4.26	uW/MHz

Input/Output Specifications

Input	Description	Fanin	Unit	Output	Description	Fanout	Unit
A	Data in	0.029	pF	Y	Data out	1.31	pF
B	Data in	0.033	pF				

Propagation Delays

Code	From	To	Min	Typ	Max	Mil	Unit
tplh	A	Y	0.14	0.30	0.60	0.70	ns
tphl	A	Y	0.19	0.40	0.80	0.93	ns
tplh	B	Y	0.17	0.36	0.71	0.83	ns
tphl	B	Y	0.18	0.38	0.75	0.87	ns
dtplh	ANY	Y	0.37	0.78	1.55	1.80	ns/pF
dtphl	ANY	Y	0.39	0.82	1.63	1.90	ns/pF

E02A03

Page 2-5



StdLib

ECPD07

NO2

2-input NOR

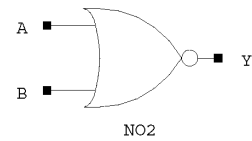
Truth Table

A	B	Y
1	X	0
X	1	0
0	0	1

$$Y = \overline{A \text{ OR } B}$$

Datasheet Version: 2.0

Symbol



Code	Parameter	Value	Unit
X	Length	9.600	um
Y	Height	38.000	um
Ntran	Transistor count	4	trans
Power	AC Power dissipation	2.09	uW/MHz

Input/Output Specifications

Input	Description	Fanin	Unit	Output	Description	Fanout	Unit
A	Data in	0.045	pF	Y	Data out	0.53	pF
B	Data in	0.049	pF				

Propagation Delays

Code	From	To	Min	Typ	Max	Mil	Unit
tplh	A	Y	0.06	0.13	0.25	0.29	ns
tphl	A	Y	0.08	0.18	0.35	0.40	ns
tplh	B	Y	0.06	0.12	0.24	0.28	ns
tphl	B	Y	0.06	0.14	0.27	0.31	ns
dtplh	ANY	Y	0.86	1.83	3.62	4.20	ns/pF
dtphl	ANY	Y	0.48	1.02	2.02	2.34	ns/pF



StdLib

ECPD07

OR2

2-input OR

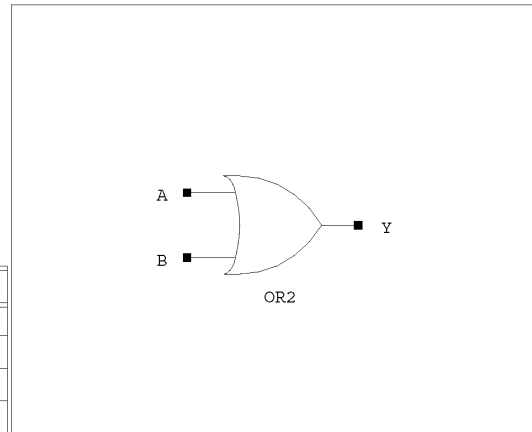
Truth Table

A	B	Y
1	X	1
X	1	1
0	0	0

$$Y = A \text{ OR } B$$

Datasheet Version: 2.0

Symbol



Code	Parameter	Value	Unit
X	Length	13.800	um
Y	Height	38.000	um
Ntran	Transistor count	6	trans
Power	AC Power dissipation	4.16	uW/MHz

Input/Output Specifications

Input	Description	Fanin	Unit	Output	Description	Fanout	Unit
A	Data in	0.035	pF	Y	Data out	1.07	pF
B	Data in	0.036	pF				

Propagation Delays

Code	From	To	Min	Typ	Max	Mil	Unit
tplh	A	Y	0.15	0.33	0.65	0.75	ns
tphl	A	Y	0.16	0.35	0.68	0.80	ns
tplh	B	Y	0.13	0.27	0.54	0.62	ns
tphl	B	Y	0.16	0.34	0.67	0.78	ns
dtplh	ANY	Y	0.45	0.95	1.88	2.19	ns/pF
dtphl	ANY	Y	0.37	0.78	1.54	1.79	ns/pF



StdLib

ECPD07

NA2

2-input NAND

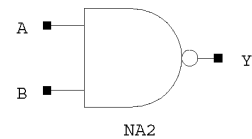
Truth Table

A	B	Y
0	X	1
X	0	1
1	1	0

$$Y = \overline{A \text{ AND } B}$$

Datasheet Version: 2.0

Symbol



Code	Parameter	Value	Unit
X	Length	10.000	um
Y	Height	38.000	um
Ntran	Transistor count	4	trans
Power	AC Power dissipation	2.21	uW/MHz

Input/Output Specifications

Input	Description	Fanin	Unit	Output	Description	Fanout	Unit
A	Data in	0.048	pF	Y	Data out	0.82	pF
B	Data in	0.050	pF				

Propagation Delays

Code	From	To	Min	Typ	Max	Mil	Unit
tplh	A	Y	0.07	0.14	0.27	0.32	ns
tphl	A	Y	0.04	0.09	0.18	0.21	ns
tplh	B	Y	0.05	0.11	0.21	0.25	ns
tphl	B	Y	0.07	0.14	0.28	0.32	ns
dtplh	ANY	Y	0.55	1.18	2.33	2.71	ns/pF
dtphl	ANY	Y	0.46	0.97	1.93	2.24	ns/pF

ECPD07

StdLib



2-input Exclusive NOR

XNOR

Truth Table

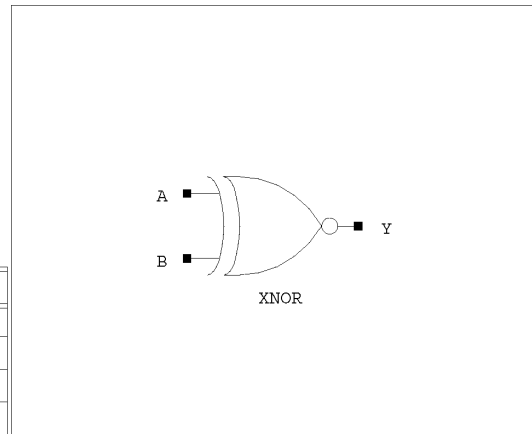
A	B	Y
0	0	1
0	1	0
1	0	0
1	1	1

Datasheet Version: 2.0

Symbol

$$Y = (\overline{A} \text{ AND } B) \text{ OR } (A \text{ AND } \overline{B})$$

Code	Parameter	Value	Unit
X	Length	22.000	um
Y	Height	38.000	um
Ntran	Transistor count	11	trans
Power	AC Power dissipation	6.13	uW/MHz



Input/Output Specifications

Input	Description	Fanin	Unit	Output	Description	Fanout	Unit
A	Data in	0.041	pF	Y	Data out	1.16	pF
B	Data in	0.026	pF				

Propagation Delays

Code	From	To	Min	Typ	Max	Mil	Unit
tplh	A	Y	0.26	0.55	1.09	1.26	ns
tphl	A	Y	0.34	0.73	1.46	1.69	ns
tplh	B	Y	0.21	0.45	0.90	1.04	ns
tphl	B	Y	0.31	0.66	1.30	1.51	ns
dtplh	ANY	Y	0.41	0.87	1.73	2.01	ns/pF
dtphl	ANY	Y	0.34	0.73	1.45	1.68	ns/pF

E02A03

Page 2-77