Descripcion del Proyecto

Diseñar un circuito integrado (CI) analogico capaz de acondicionar señales psiologicas cardiacas, musculares o cerebrales para su post procesamiento. Debido a que estas señales tienen caractersticas diferentes en frecuencia y en amplitud, es necesario que el CI sea congurable en su ganancia y respuesta en frecuencia.

El diseño de circuitos para adquisicion de señales biomedicas es un area de trabajo con varios antecedentes en el Grupo de Microelectronica. En este se han explorado tecnicas basicas que permiten el diseño de una interfaz congurable para diferentes aplicaciones. El diseño de interfaces biomedicas con gurables es un area de investigacion relativamente reciente con interes industrial.

Objetivo

El objetivo es diseñar, enviar a fabricar y caracterizar un Cl que implemente una interfaz biomedica configurable.

Objetivos Especificos

- 1. Obtener sistema a nivel de bloques
- 2. Obtener arquitectura de cada bloque
- 3. Dimensionar todos los bloques
- 4. Sistema integrado y funcionando
- 5. Obtener un sistema optimizado
- 6. Layout terminado
- 7. Adquirir paridad entre layout y esquematico
- 8. Escribir la documentacion
- 9. Testear el circuito

Criterios de Éxito

- Entrada diferencial.
- VDD: 2.2 V 4.2 V.
- La ganancia se debera poder programar entre 100 V/V y 2500 V/V.
- El Itrado debera ser de -40 dB/dec a ambos lados de la banda pasante.
- CMRR, PSRR > 70 dB.
- El circuito diseñado debera ser capaz de manejar señales diferenciales con un oset de hasta 100 mV (eventualmente se pueden utilizar condensadores de desacople externos).
- El ruido equivalente a la entrada debera ser menor a un decimo de la amplitud mnima

Actores

- MOSIS (www.mosis.com): Provee servicio de fabricacion gratuita de circuitos integrados para instituciones academicas.
- Grupo de Microelectronica del IIE: Brinda apoyos de distintos tipos.
- Directores del Proyecto.
- Equipo de Proyecto.

Supuestos

- El CI se fabricara en tecnologa C5N de On Semiconductors.
- MOSIS aprueba la fabricacion del CI en el marco del programa MEP (MOSIS Educational Program).
- Los prototipos tienen un tiempo de entrega de 3 meses, desde que se envan a fabricar.
- Se cuenta con todas las herramientas de software necesarias para el diseño del CI.
- Se cuenta con todas las herramientas necesarias para un correcto testeo del CI.

Restricciones

Equipo del proyecto tiene una disponibilidad de 4 hrs. por día.

Las fechas de fabricacion estan pre-establecidas por MOSIS (ver en www.mosis.com/on semi/on semi schedule.html).

De acuerdo al calendario para la tecnologa de MOSIS, el diseño completo debe estar listo para el 19 de Julio del 2010.

Entregables Asociados

- 1. Diseñar en diagrama de bloques un sistema que implemente la funcionalidad requerida
- 2. Que cada bloque del sistema tenga un circuito esquematico asociado
- 3. Cada esquematico tendra sus componentes denidos, y funcionaran correctamente (vericados con simulaciones).
- 4. Se ensamblan los bloques, se verica su funcionamiento, satisfaciendo todas la especicaciones.
- 5. Se busca optimizar hasta que no se encuentra mas que mejorar
- 6. Se obtiene el layout del sistema completo
- 7. Se consigue que el extraido y el esquematico representen al mismo circuito
- 8. Esta todo el proyecto documentado
- 9. Vericar el funcionamiento y caracterizar el circuito