

FPGA TABANLI SAYISAL SİNYAL İŞLEME
ALGORİTMALARINA ÖZELLEŞTİRİLMİŞ YARDIMCI İŞLEMCİ
TASARIMI

ABDULLAH GİRAY YAĞLIKÇI

YÜKSEK LİSANS TEZİ
BİLGİSAYAR MÜHENDİSLİĞİ

TOBB EKONOMİ VE TEKNOLOJİ ÜNİVERSİTESİ
FEN BİLİMLERİ ENSTİTÜSÜ

AĞUSTOS 2014

ANKARA

Fen Bilimleri Enstitü onayı

Prof. Dr. Ünver KAYNAK
Müdür

Bu tezin Yüksek Lisans derecesinin tüm gereksinimlerini sağladığını onaylarım.

Doç. Dr. Erdoğan Doğdu
Anabilim Dalı Başkanı

ABDULLAH GİRAY YAĞLIKÇI tarafından hazırlanan FPGA TABANLI SAYISAL SİNYAL İŞLEME ALGORİTMALARINA ÖZELLEŞTİRİLMİŞ YARDIMCI İŞLEMCİ TASARIMI adlı bu tezin Yüksek Lisans tezi olarak uygun olduğunu onaylarım.

Doç. Dr. Oğuz ERGİN
Tez Danışmanı

Tez Jüri Üyeleri

Başkan :

Üye : Doç. Dr. Oğuz ERGİN

Üye :

TEZ BİLDİRİMİ

Tez içindeki bütün bilgilerin etik davranış ve akademik kurallar çerçevesinde elde edilerek sunulduğunu, ayrıca tez yazım kurallarına uygun olarak hazırlanan bu çalışmada orijinal olmayan her türlü kaynağa eksiksiz atıf yapıldığını bildiririm.

Abdullah Giray Yağlıkçı

Üniversitesi : TOBB Ekonomi ve Teknoloji Üniversitesi
Enstitüsü : Fen Bilimleri
Anabilim Dalı : Bilgisayar Mühendisliği
Tez Danışmanı : Doç. Dr. Oğuz ERGİN
Tez Türü ve Tarihi : Yüksek Lisans – Ağustos 2014

Abdullah Giray Yağlıkçı

**FPGA TABANLI SAYISAL SİNYAL İŞLEME
ALGORİTMALARINA ÖZELLEŞTİRİLMİŞ YARDIMCI İŞLEMÇİ
TASARIMI**

ÖZET

Sayısal sinyal işlemede yaygın olarak kullanılan fonksiyonların büyük bir veri seti üzerinde çalıştırılması durumunda paralelleştirilmesi, yürütme zamanını kritik bir şekilde azaltmaktadır. Farklı veriler üzerinde aynı işlemlerin tekrarlandığı algoritmalarda performans artışı sağlamak adına iş parçalarının paralel yürütülebilmesi için çok çekirdekli işlemciler, GPGPU, ASIC tasarımlar ve FPGA tabanlı sistemler algoritmanın koşturulacağı platformların başında gelir. Her bir platformun kendi avantajları ve dezavantajları olmakla beraber, düşük maliyet ile yüksek paralellik sağladığı için GPGPU ve FPGA'ler son yıllarda en yaygın kullanılan platformlardır. Bu tez, ASELSAN - TOBB ETÜ iş birliğinde yürütülen, çıktısı FPGA tabanlı ve OpenCL destekli, ölçeklenebilir ve özelleştirilebilir tasarıma sahip bir yardımcı işlemci ünitesi olan projenin donanım tasarımı kısmını kapsar. Tez çalışmalarına paralel olarak derleyici tasarımı yapılmış fakat tez içeriğine dahil edilmemiştir.

Anahtar Kelimeler: FPGA, hızlandırıcı, yardımcı işlemci, OpenCL.

University : TOBB University of Economics and Technology
Institute : Institute of Natural and Applied Sciences
Science Programme : Computer Engineering
Supervisor : Assoc. Prof. Oğuz ERGİN
Degree Awarded and Date : M.Sc. – August 2014

Abdullah Giray Yağlıkçı

TITLE OF THE THESIS

ABSTRACT

Typical digital signal processing algorithms executes the same DSP functions on different data sets. Parallelizing this process dramatically decreases execution time of such kind of functions. There are 4 popular platforms for parallelized applications: Many-core processors, GPGPUs, ASIC chips and FPGA based applications. Although each kind of platform has own pros and cons, GPGPU and FPGA based applications are more popular than others because of lower price and higher parallel processing capabilities. This MSc thesis consists of hardware design of a project which is managed by ASELSAN and TOBB ETÜ and the output of project is FPGA based OpenCL ready highly scalable and configurable co-processor. Although compiler works are in progress, this thesis only includes the hardware design of co-processor.

Keywords: FPGA, accelerator, co-processor, OpenCL.

TEŞEKKÜR

Bu çalışmayı tamamlamamda emeđi geen deđerli danıřman hocam Do. Dr. Ođuz Ergin'e; kıymetli alıřma arkadařlarım Hasan Hassan, Hakkı Dođaner Smerkan, Serdar Zafer Can, Serhat Gesođlu, Volkan Keleř ve Osman Sekin řimřek'e; tez alıřmam sırasında beni destekleyen aileme ve deđerli arkadařlarım Fahrettin Ko, Tuna ađlar Gmř ve Emrah İřlek'e; projeye desteđinden tr ASELSAN'a ve alıřma ortamımızı sađladıđı iin TOBB ET Mhendislik Fakltesi ve Fen Bilimleri Enstitsne teřekkr ederim.

İçindekiler

1	GİRİŞ	1
2	PROBLEM TANIMI	2
3	DENEYSEL ÇALIŞMA	3
4	DEĞERLENDİRME	4
5	SONUÇ	5
	KAYNAKLAR	6
	ÖZGEÇMİŞ	7

Şekil Listesi

Tablo Listesi

1. GİRİŞ

Sayısal sinyal işleme algoritmalarında tipik bir işlem, bir vektör ya da matrisin elemanları üzerinde ayrı ayrı çalıştırılmak suretiyle tekrarlanmaktadır. Algoritmaların bu özelliği, farklı veriler için uygulanacak aynı işlemin sırayla değil paralel çalıştırılması ile kayda değer performans artışlarını beraberinde getirir. Örneğin N elemanlı iki vektörün skalar çarpımı, N adet çarpma işleminden ve ardından N adet verinin toplanmasından oluşur. N adet çarpma işleminden herhangi birinin bir diğerini beklemeye ihtiyacı yoktur. Bu çarpma işlemlerinin peşi sıra yapıldığı ve paralel yapıldığı durumlar karşılaştırıldığında, paralel olan yöntemde N kata yakın performans artışı gözlenir. Paralleleştirmenin azımsanamayacak getirisinden dolayı paralel çalışmayı destekleyecek donanım tasarımları üzerinde pek çok çalışma yapılmış olup, literatürde öne çıkan çalışmalar 4 başlık altında toplanabilir.

Çok çekirdekli işlemciler hali hazırda birden fazla iş parçasının eş zamanlı çalışmasını desteklemektedir. Her bir çekirdek üzerinde 1 veya daha fazla thread koşturulması ile sinyal işleme fonksiyonlarında paralellik sağlanmaktadır. Endüstriyel uygulamalarda kullanılan DSP yongaları da çok çekirdekli işlemcilerdir. Bu tarz mimarilerde çekirdekler programlanabilir olduğundan geniş bir uygulama yelpazesine sahiptirler. Öte y

2. PROBLEM TANIMI

3. DENEYSEL ÇALIŞMA

4. DEĞERLENDİRME

5. SONUÇ

Kaynakça

- [1] Akturk, M.S., An exact tool allocation approach for CNC machines. *International Journal of Computer Integrated Manufacturing*, **12** (2): 129–140, 1999.
- [2] Gultekin, H., Akturk, M.S., Karasan,O.E., Robotic cell scheduling with operational flexibility. *Discrete Applied Mathematics*, **145** (3): 334–348, 2005.

ÖZGEÇMİŞ

Kişisel Bilgiler

Soyadı, Adı : CİN, Ali
Uyruğu : T.C.
Doğum tarihi ve yeri : 05.05.1978 Nevşehir
Medeni hali :
Telefon :
Faks :
e-mail : yuksekmuhendis@etu.edu.tr

Eğitim

Derece	Eğitim Birimi	Mezuniyet Tarihi
Y. Lisans	TOBB Ekonomi ve Teknoloji Üniversitesi	2011
Lisans	TOBB Ekonomi ve Teknoloji Üniversitesi	2009

İş Deneyimi

Yıl	Yer	Görev
2009-2011	TOBB Ekonomi ve Teknoloji Üniversitesi	Araştırma Görevlisi

Yabancı Dil

İngilizce (Çok iyi)
Fransızca (Çok kötü)

Yayınlar

Gültekin, H., “Robotic cell scheduling with operational flexibility”. Discrete Applied Mathematics, 145(3):334-348, 2005.