

Z-turn Board

可编程逻辑 开发手册

版本 V1.0

2014 年 12 月 4 日

版本记录

版本号	说明	时间
V1.0	初始版本	2014/12/4

目 录

目 录	3
第 1 章 概述	1
1.1 VIVADO	1
第 2 章 开发环境	2
2.1 系统要求	2
2.2 安装	2
2.3 许可证	3
第 3 章 构建 SoC 文件镜像	6
3.1 生成 bitstream	6
3.2 生成 FSBL	7
3.2.1 打开 Xilinx SDK	7
3.2.2 编译 FSBL	8
3.3 生成 U-boot ELF 格式文件	8
3.4 制作 boot.bin	8
3.4.1 SDK 方法	8
3.4.2 脚本方法	9
第 4 章 开发实例	11
附录一 售后服务与技术支持	12

第 1 章 概述

1.1 VIVADO

Vivado 是 Xilinx 公司针对旗下 SoC 全系列产品线推出的一款新一代高度集成的开发套件，包含了逻辑设计、IP 集成、嵌入式系统、仿真、DSP 设计等功能。本手册将从软件开发工具的配置,开发板固件的生成、以及自定义工程的创建等几个方面介绍 Xilinx Zynq-7000 All Programmable SoC 的开发流程。

第 2 章 开发环境

Zynq SoC 开发需要用到 Xilinx 的设计套件 Vivado® Design Suite，最新的软件版本为 Vivado 2014.3，由于容量的限制，资料光盘中提供了 VIVADO 的在线安装程序，该程序会按需要下载选择的组件，另外一可以下载完整版，地址如下：

<http://www.xilinx.com/support/download/index.html/content/xilinx/en/downloadNav/vivado-design-tools/2014-3.html>

下载安装和申请 Vivado 许可证都需要 Xilinx 账号，请登录或注册一个账号。

2.1 系统要求

操作系统：Windows / Linux

内存：32 位系统，最少 1G，建议 2G，64 位系统，最少 2G，建议 4G

硬盘：下载文件 4G 至 5G，安装好后 18G，安装之前，建议留有 20G 以上硬盘空间。

下面将以 Windows 7 64bit 为例介绍开发套件安装过程。

2.2 安装

- (1) 运行安装程序 Xilinx_Vivado_SDK_2014.3_1004_1_Win64.exe
- (2) 选择安装“Vivado System Edition”开发板本

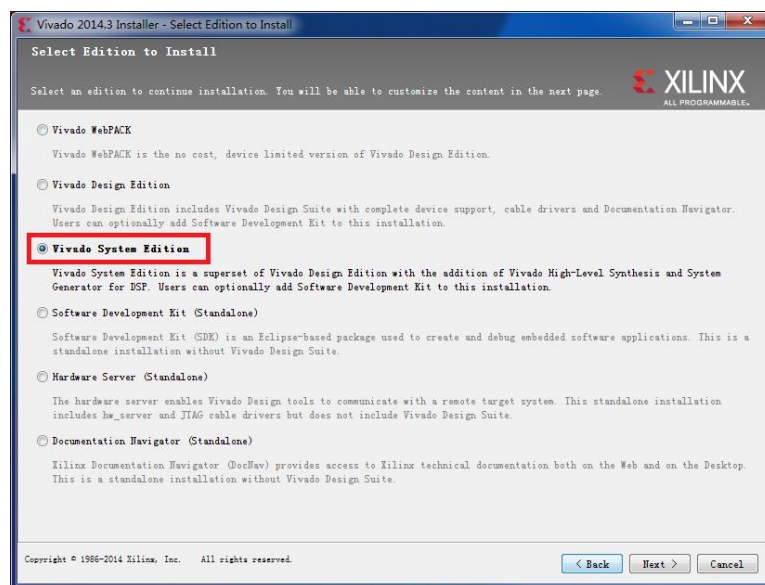


图 2-1

(3) 再将“Software Development Kit”复选框勾上

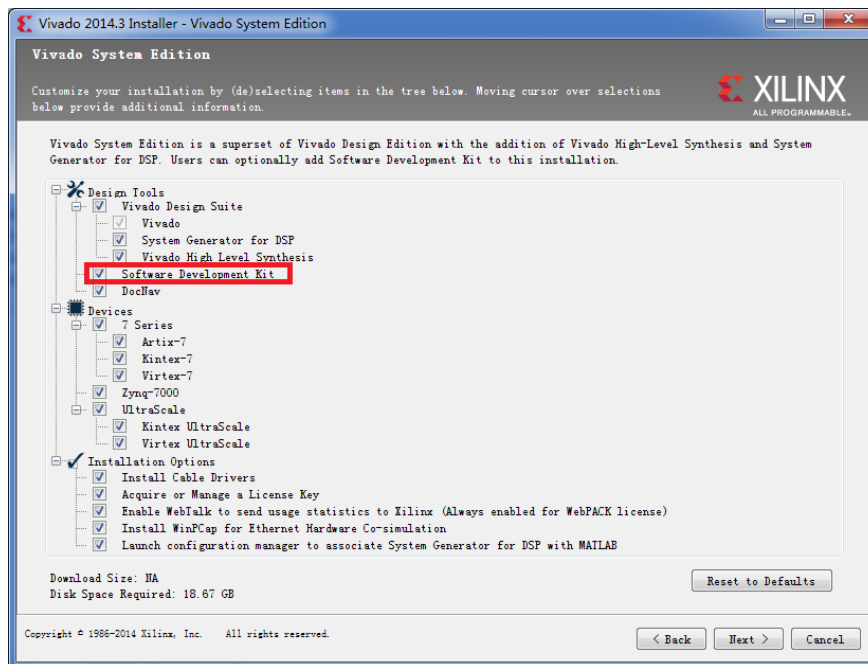


图 2-2

(4) 一路 Next，直至点击“Finish”完成安装。

2.3 许可证

(1) 安装完成从之后打开软件会自动运行 Vivado 许可证管理器，在“Obtain License”选中“Start 30 Day Evaluation”，然后点击“Connect Now”，或者直接在浏览器中访问 <http://www.xilinx.com/getlicense>，链接到 Xilinx 官方网站进行申请：

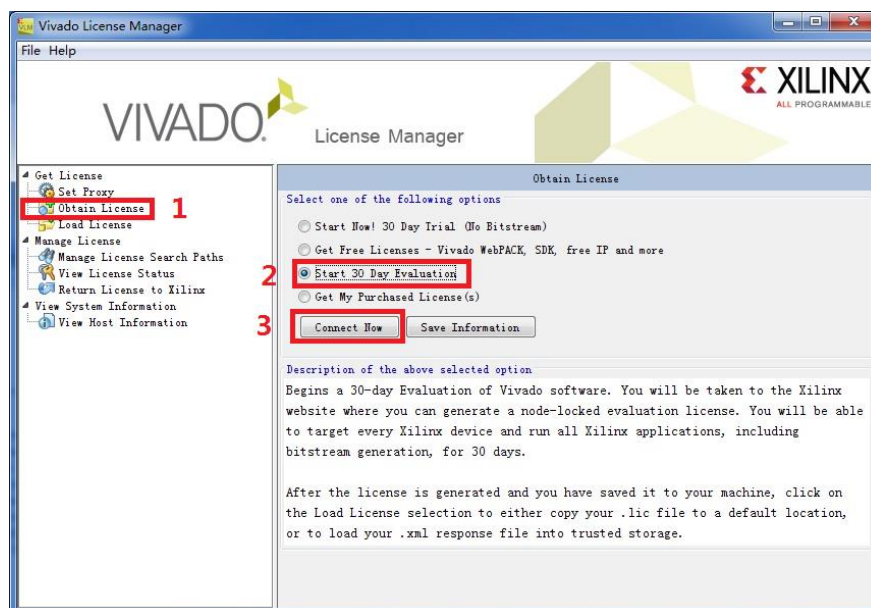


图 2-3

(2) 申请许可证前，需要 Xilinx 官方网站的账号，如果没有需要先注册 Xilinx 账号并且登录。在 Xilinx Web 中在“Create New Licenses”标签页的“Certificate Based Licenses”一栏下方找到“ISE WebPACK License”，勾选该许可证，然后点击“Generate Node-Locked License”按钮：

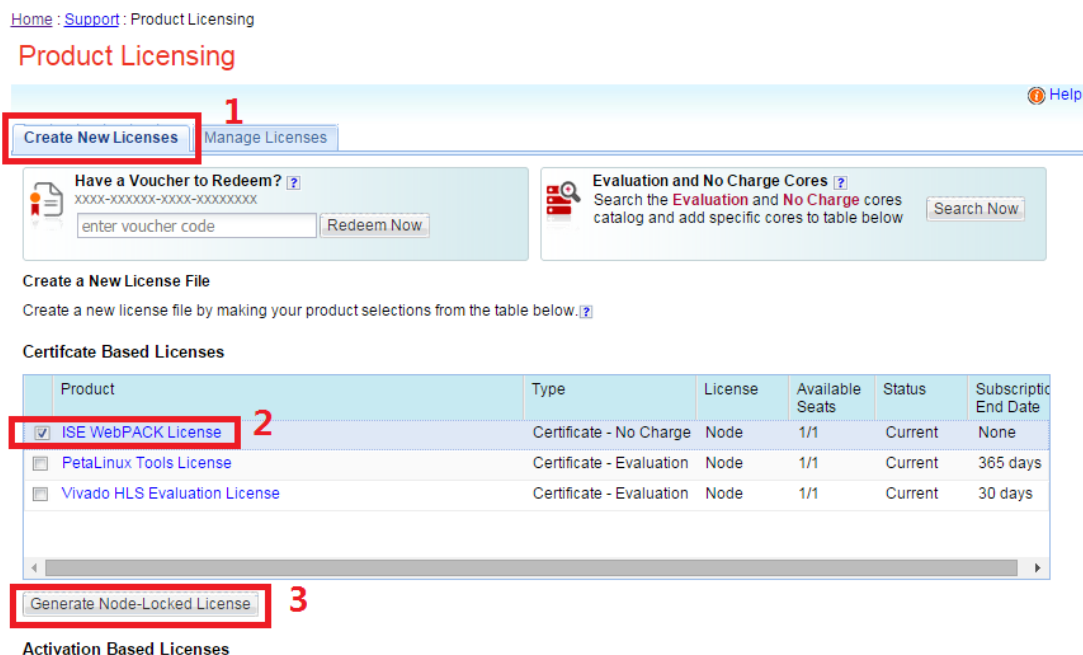


图 2-4

(3) 在弹出的页面中确认许可证信息，选择主机的 Node 识别信息，点击“Next”按钮：

(4) 切换到“Manage Licenses”标签页，选中刚申请的 WebPACK 许可证，点击左下角的下载图标，将许可证文件“Xilinx.lic”保存到本地；

[Home](#) : [Support](#) : Product Licensing

Product Licensing

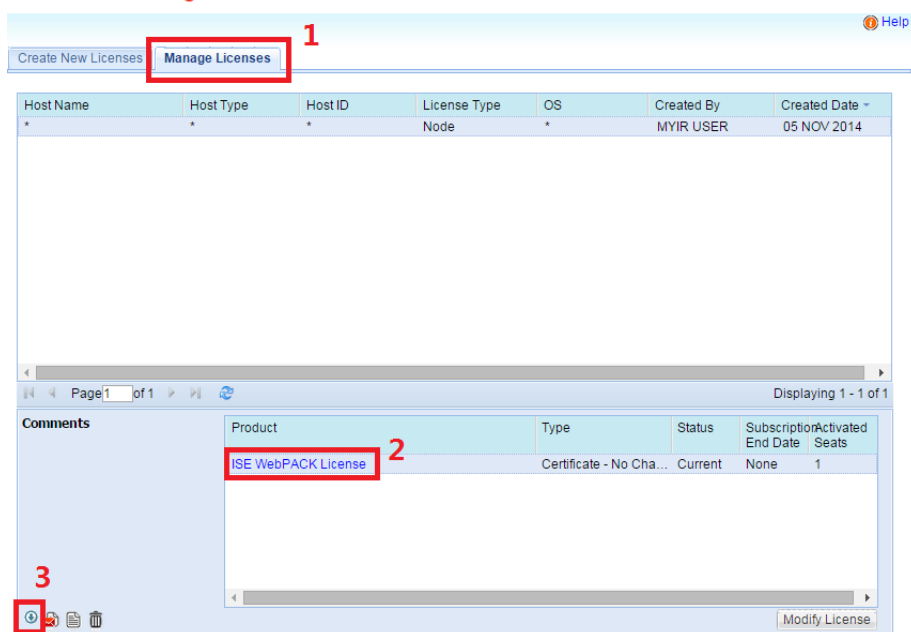


图 2-5

(5) 回到 Vivado 许可证管理器，在“Load License”中点击“Copy License”按钮，加载刚刚下载的许可证文件“Xilinx.lic”，当提示“Success”，则表示许可证已经安装好了。

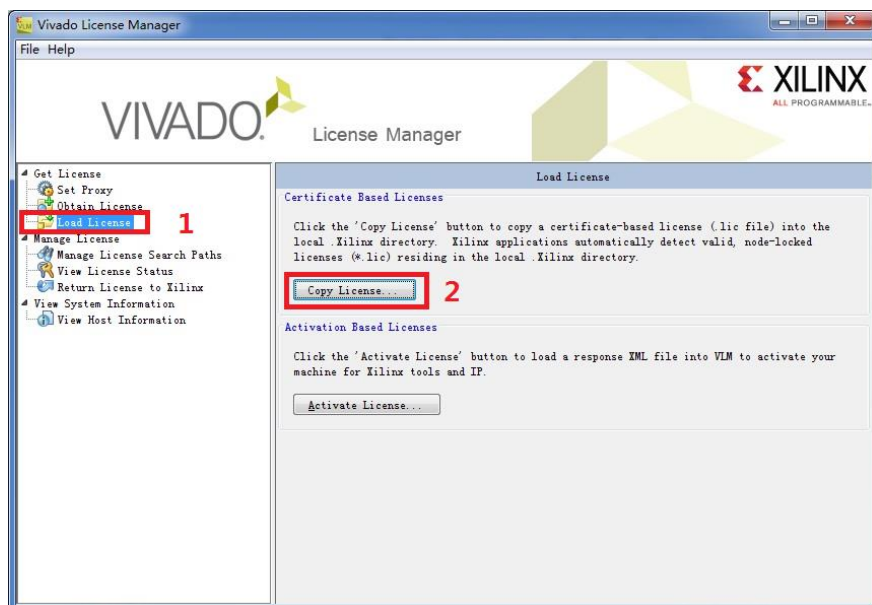


图 2-6

第 3 章 构建 SoC 文件镜像

3.1 生成 bitstream

- (1) 将光盘中的 mys_xc7z010_trd.zip 解压到本地硬盘，例如 “C:\MyPrj”；
- (2) 使用 Xilinx Vivado 打开工程文件 “mys_xc7z010_trd.xpr”；
- (3) 在左侧的 Flow Navigator 导航栏中找到 Program and Debug，然后点击子菜单里面的 “Generate Bitstream”：

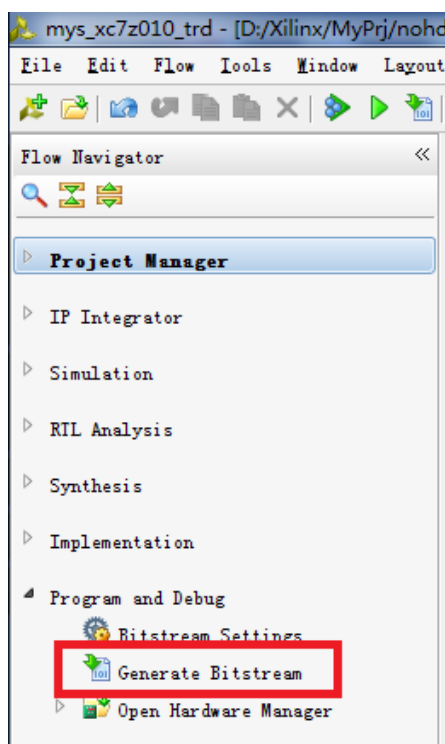


图 3-1

- (4) 经过一段时间之后，会弹出 Bitstream Generation successfully completed 的提示框，则说明 bitstream 已经构建完成，可以在 “C:\MyPrj\mys_xc7z010_trd\mys_xc7z010_trd.sdk\mys_xc7z010_trd_hw_platform_0” 目录下找到文件 mys_xc7z010_trd.bit。

- (5) 导出 HDF 文件：File->Export->Export Hardware...，后面在 SDK 中新建工程需要用到这个硬件平台信息。

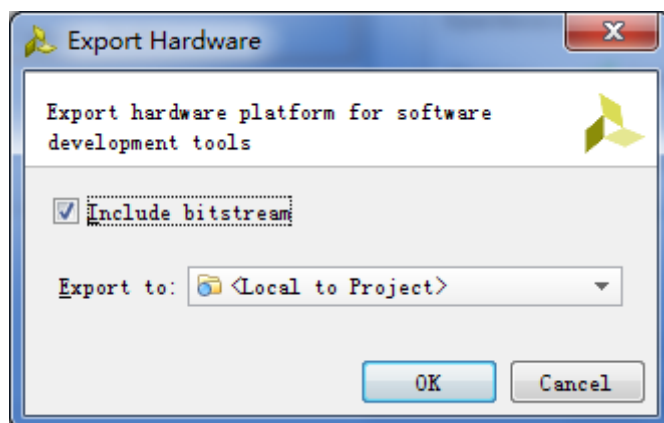


图 3-2

3.2 生成 FSBL

3.2.1 打开 Xilinx SDK

可以从提供的工程文件夹中的.sdk 目录来打开 SDK，也可以使用 HDF 文件新建一个 SDK 工程。

- 方法一，从已有的文件中打开 FSBL 工程：

在 Vivado 中，使用菜单 File->Launch SDK，在弹出的对话框中选择“Local to Project”将以当前工程的.sdk 目录作为工程默认空间；

- 方法二 新建 FSBL 工程：

打开 Xilinx SDK，使用菜单 File->New->Application Project，点击“New”，在弹出的对话框中选取刚才到出的 HDF 文件，点击“Finish”，回到 New Project 对话框，使 Hardware Platform 变成了 mys_xc7z010_trd_platform_0，结束新建。

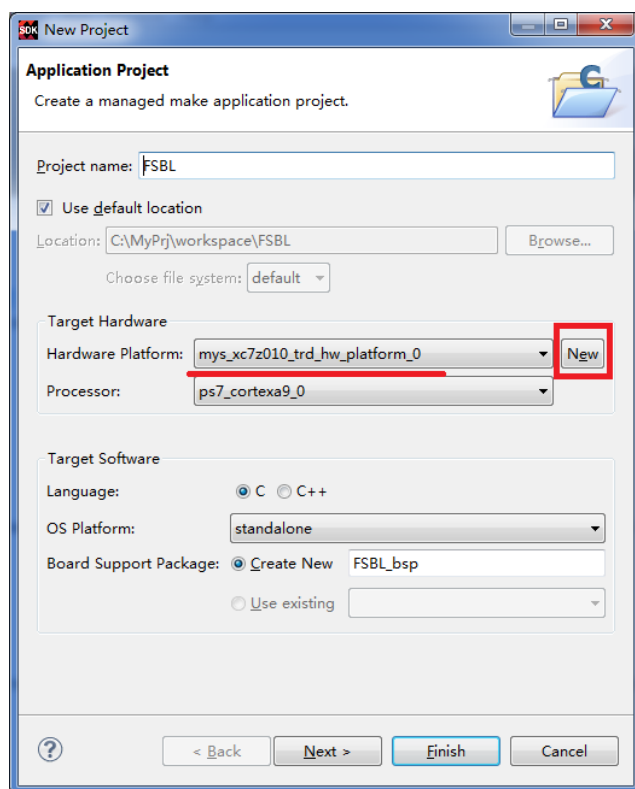


图 3-3

3.2.2 编译 FSBL

- (1) 在 Xilinx SDK 中, 点击 Project->Clean...->Clean all projects, 清除预编译文件;
- (2) 点击 Project->Build All, 从新构建;
- (3) 完成之后, 可以在 “.sdk\fsbl\Debug” 目录下找到文件 fsbl.elf。

3.3 生成 U-boot ELF 格式文件

按照《Z-turn Board Linux 开发手册》中 Bootloader 中介绍的方法进行编译, 将得到 u-boot 文件重命名为 u-boot.elf。

3.4 制作 boot.bin

启动开发板的 boot.bin 由 bitstream、FSBL、U-boot 三部分合并而成, 这里介绍两种方法制作 boot.bin 文件。复制资料光盘中的 BOOT 文件夹到本地盘, 例如 “C:\MyPrj”;

3.4.1 SDK 方法

(1) 打开 Xilinx SDK，点击 Xilinx Tools->Create Zynq Boot Image 打开创建 Boot 镜像对话框；

(2) 选中“Import from existing BIF file”单选框，在“Import BIF file path”中浏览并选中 boot.bif，在 Boot image partition 中将自动添加需要合并的三个镜像文件。如果选择新建 BIF 文件，应该按照下表依次添加分区：

File Name	Partition Type	Authentication	Encryption	Checksum
mys_xc7z010-trd_fsbl.elf	bootloader	none	none	none
mys_xc7z010_trd.bit	datafile	none	none	none
u-boot.elf	datafile	none	none	none

表 3-1

然后点击“Create Image”按钮生成 boot.bin 文件：

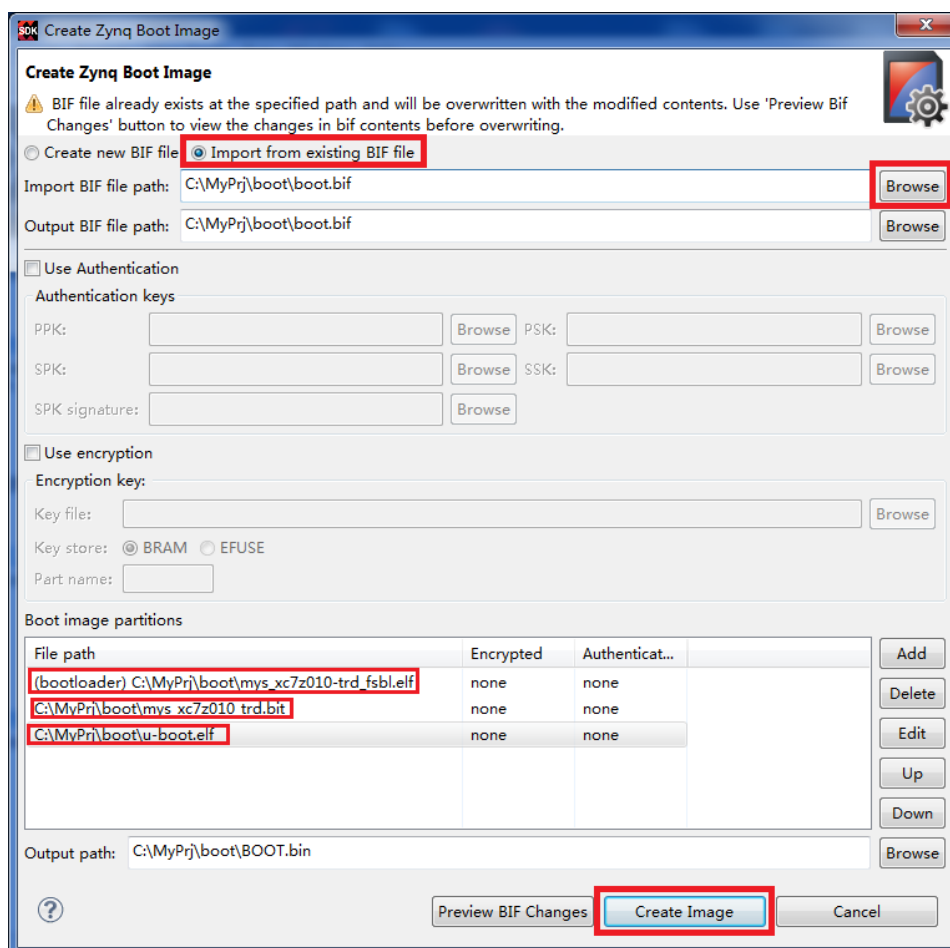


图 3-3

3.4.2 脚本方法

- (1) 将“X:\Xilinx\SDK\2014.3\bin”加入系统环境变量(其中 X 为 XilinxSDK 安装盘符);
- (2) 启动命令行界面, 进入 BOOT 目录, 使用命令生成 boot.bin:

```
> cd X:\MyPrj\BOOT  
> bootgen -image boot.bif -o boot.bin -w on
```

第 4 章 开发实例

本章将介绍通过 Xilinx Vivado 开发套件实现软硬件协同设计的开发流程。通过实例演示如何创建自己的工程，自定义的 PL 部分，然后调用。

COMING SOON!

附录一 售后服务与技术支持

凡是通过米尔科技直接购买或经米尔科技授权的正规代理商处购买的米尔科技全系列
产品，均可享受以下权益：

- 1、6 个月免费保修服务周期
- 2、终身免费技术支持服务
- 3、终身维修服务
- 4、免费享有所购买产品配套的软件升级服务
- 5、免费享有所购买产品配套的软件源代码，以及米尔科技开发的部分软件源代码
- 6、可直接从米尔科技购买主要芯片样品，简单、方便、快速；免去从代理商处购买时，漫长的等待周期
- 7、自购买之日起，即成为米尔科技永久客户，享有再次购买米尔科技任何一款软硬件产品的优惠政策
- 8、OEM/ODM 服务

如有以下情况之一，则不享有免费保修服务：

- 1、超过免费保修服务周期
- 2、无产品序列号或无产品有效购买单据
- 3、进液、受潮、发霉或腐蚀
- 4、受撞击、挤压、摔落、刮伤等非产品本身质量问题引起的故障和损坏
- 5、擅自改造硬件、错误上电、错误操作造成的故障和损坏
- 6、由不可抗拒自然因素引起的故障和损坏

产品返修：用户在使用过程中由于产品故障、损坏或其他异常现象，在寄回维修之前，请先致电米尔科技客服部，与工程师进行沟通以确认问题，避免故障判断错误造成不必要的运费损失及周期的耽误。

维修周期：收到返修产品后，我们将即日安排工程师进行检测，我们将在最短的时间内维修或更换并寄回。一般的故障维修周期为 3 个工作日（自我司收到物品之日起，不计运

输过程时间)，由于特殊故障导致无法短期内维修的产品，我们会与用户另行沟通并确认维修周期。

维修费用：在免费保修期内的产品，由于产品质量问题引起的故障，不收任何维修费用；不属于免费保修范围内的故障或损坏，在检测确认问题后，我们将与客户沟通并确认维修费用，我们仅收取元器件材料费，不收取维修服务费；超过保修期限的产品，根据实际损坏的程度来确定收取的元器件材料费和维修服务费。

运输费用：产品正常保修时，用户寄回的运费由用户承担，维修后寄回给用户的费用由我司承担。非正常保修产品来回运费均由用户承担。

购买请联系：

电话：0755-25622735

传真：0755-25532724

邮箱：sales@myirtech.com

网站：www.myir-tech.com

技术支持请联系：

电话：0755-25622735

传真：0755-25532724

邮箱：support@myirtech.com

网站：www.myir-tech.com