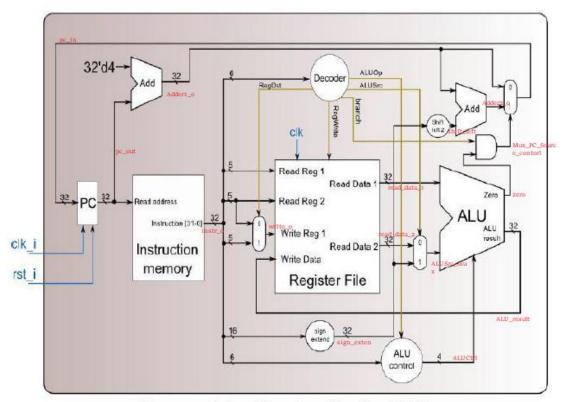
Computer Organization Lab2

Architecture diagrams:



Top module: Simple_Single_CPU

上圖紅色字體為該條連線在 Simple_Single_CPU.v 之命名。

Hardware module analysis:

PC:程式執行位置。

Add: 32bit 加法。

IM:讀進 PC,輸出那個 address 的指令。

Decoder:讀進 Opcode,輸出對應的 control。

MUX:依據條件選擇對應的輸出。

Sign Extend: 將 16bit 變成 32bit

ALU Control:根據 Decoder 傳出的 ALUOp 來決定 ALU 要做那個運算。

ALU:將兩個輸入的數值根據 ALUcontrol 的值做不同的運算。

Shift Left:將輸入向左平移 2 位。

Finished part:

E CO_P2_Result.txt 区			🔚 CO_P2_Result.txt 🗵 📙 ALU.v 🗵		
1	r0=	0	1	r0=	0
2	r1=	10	2	r1=	1
3	r2=	4	3	r2=	0
4	r3=	0	4	r3=	0
5	r4=	0	5	r4=	0
6	r5=	6	6	r5=	0
7	r6=	0	7	r6=	0
8	r7=	0	8	r7=	14
9	r8=	0			
10	r9=	0	9	r8=	0
11	r10=	0	10	r9=	15
12	r11=	0	11	r10=	o
13	r12=	0	12	r11=	0
14			13	r12=	0

左邊的圖為 CO_P2_test_data1.txt 之結果,右邊的圖為

CO_P2_test_data2.txt 之結果。