

گزارش آزمایش دوم طراحی سیستمهای دیجیتال گروه شش

اعضا:

احمد سليمي

هميلا ميلي

درنا دهقانی

# شرح آزمایش

در این آزمایش میخواهیم شبیهسازی برای یک اتاق انتظار طراحی کنیم. در این اتاق، حداکثر ۱۵ نفر میتوانند حضور داشته باشند. اگر تعداد افراد حاضر بیش از ۱۵ نفر بود، امکان ورود فرد دیگری نیست، تا زمانی که فرد یا افرادی از اتاق خارج شوند، یا به حالت اولیه بازگردیم (۰ شدن سیگنال CLR).

#### وروديها:

- IN: اگر ۱ شود، بیانگر این است که یک نفر وارد اتاق انتظار شده است و توسط حسگر در فعال شده است.
- OUT: اگر ۱ شود، بیانگر این است که یک نفر از اتاق انتظار خارج شده است و توسط حسگر در فعال شده است.
  - ENT: اگر ۱ شود، بیانگر این است که یک نفر قصد وارد شدن به اتاق را دارد.
    - T: اگر ۱ باشد، یعنی ساعت برای ورود به اتاق مجاز است.
  - CLR: اگر ، شود، به حالت شروع باز میگردیم. یعنی هیچکس در اتاق نیست.
    - CLK •

### خروجيها:

- C: تعداد نفرات حاضر در اتاق انتظار را بیان میکند.
- CLOSE: اگر تعداد افراد حاضر در سالن انتظار ۰ بود، ۱ میشود و بیانگر بستن در است.
- OPEN: در صورت مساعد بودن شرایط برای ورود یک فرد، به مدت یک Clock برابر با ۱ می شود. یعنی در برای ورود آن فرد باز است.

# راه کلی

خروجی CLOSE مستقیماً وابسته به تعداد نفرات حاضر در اتاق است.

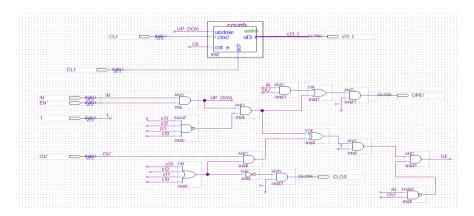
خروجی OPEN در دو حالت باید بررسی شود: ورود و خروج همزمان و غیر همزمان. حالت اول وابسته به دو سیگنال حسگر ورود و حسگر خروج است و حالت دوم وابسته به تعداد نفرات حاضر در اتاق، درخواست ورود به اتاق و حسگر در ورودیست.

در هر دو سیگنال فوق باید به زمان مجاز توجه داشته باشیم.

باید توسط شمارنده ای، تعداد نفرات حاضر در اتاق را نشان دهیم. این شمارنده ورودی هایی از جمله clear، up\_down و enable دارد که به ترتیب بیانگر بازگشت به حالت اولیه و ریست کردن، شمارش رو به بالا یا پایین برای کاهش و افزایش تعداد افراد و فعال کردن و متوقف شدن شمارنده برای تغییر یا ثابت نگه داشتن تعداد افراد هستند. در ادامه نحوه ساخت سیگنالهای ورودی این شمارنده را مشخص میکنیم.

### ماژولها

در این آزمایش از یک ماژول WaitingRoom استفاده شده است. در این ماژول تعدادی گیت پایه و یک شمارنده ۴ بیتی موجود است.



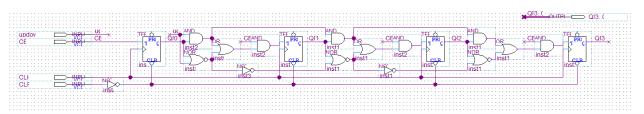
### • ماژول counter:

این ماژول شمارنده بوده و نشاندهنده تعداد افراد حاضر در اتاق است. با توجه به اینکه این افراد هم کم و هم زیاد می شوند، این شمارنده باید قابلیت شمارش رو به بالا و پایین داشته باشد. این شمارنده تعدادی سیگنال ورودی دارد که مطابق جدول ذکر شده در دستور کار، کارکرد شمارنده را تحت تاثیر قرار میدهند.

U	Clk	Clr	Enable	Function
X	X	0	X	Reset counter to 0
X	X	1	0	Hold previous number
1	<b>↑</b>	1	1	Up count
0	<u></u>	1	1	Down count

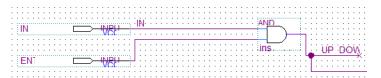
سیگنال U همان  $UP_DOWN$  است که با ۱ شدن شمارش رو به بالا و با ۰ شدن شمارش رو به پاینن انجام می دهد. CE نیز همان Enable است و اگر ۱ باشد شمارش انجام می شود و در غیر اینصورت مقدار شمارنده تغییر نمی کند. خروجی این شمارنده توسط خروجی C در ماژول اصلی و توسط C در ماژول C در ماژول می مشود.

از ۴ عدد TFF برای هر بیت شمارنده و تعدادی گیت پایه در این شمارنده استفاده شده است. توسط گیتهای پایه و toggle با توجه به سیگنال UP\_DOWN و خروجی بیت قبلی و مقدار قعلی هر TFF، مشخص می شود که بیت باید کند یا خیر.



# • سیگنال UP\_DOWN:

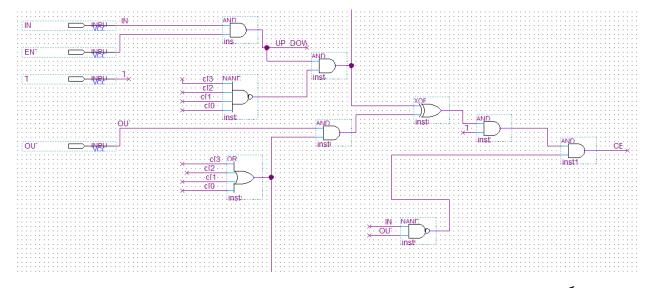
تعداد نفرات حاضر در اتاق تنها زمانی زیاد می شود که فردی درخواست ورود به اتاق بدهد (یعنی ۱ ENT باشد) و ضمناً بتواند وارد اتاق شود و حسگر آن را نشان دهد (یعنی ۱ IN باشد) و در غیر اینصورت این سیگنال یا ۱ است و یا تعیین کننده نیست (یعنی X است). پس حاصل AND این دو سیگنال می تواند UP\_DOWN را بسازد.



## • سیگنال CE:

اگر کسی درخواست ورود به اتاق دهد (ENT=1) و حسگر در فعال شود (IN=1) و تعداد نفرات حاضر در اتاق کمتر از ۱۵ باشد (حاصل AND بیتهای ۱ ۲ نشود)، باید شمارنده فعال شود و افزایش یابد. در حالتی دیگر، اگر حسگر در خروجی فعال شود (OUT=1) و تعداد افراد حاضر در اتاق بیشتر از ۰ باشد (حاصل OR بیتهای ۱ ۲ شود)، باید شمارنده فعال شود و کاهش یابد.

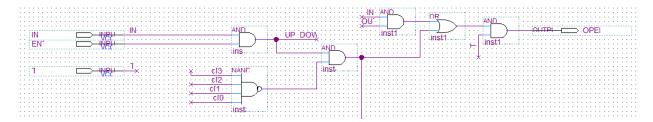
در هر دو حالت فوق باید توجه داشته باشیم که زمان مجاز باشد (T=1) و اگر هر دو سیگنال (T=1) باشند (یعنی ورود و خروج و همزمان) مقدار شمارنده نباید تغییر کند.



## • سیگنال OPEN:

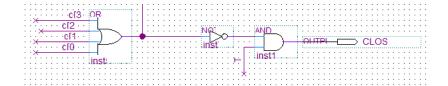
این سیگنال در حالت باز شدن در به هنگام ورود فرد باید ۱ شود. ورود فرد را میتوان با همان UP\_DOWN نشان داد. ضمناً چون تعداد نفرات نباید از ۱۵ (که به شکل باینری برابر ۱۱۱۱ است) بیشتر شود، حاصل UP\_DOWN داد. ضمناً چون تعداد نفرات نباید از ۱۵ (که به شکل باینری برابر ۱۱۱۱ است) بیشتر شود، حاصل AND شود. علاوه بر این، چون ذکر شده که ممکن است حالتی پیش آید که همزمان یک فرد خارج و دیگری وارد شود که باعث باز شدن در می شود، و این حالت ممکن است در بخش اول لحاظ نشود (به دلیل تکمیل ظرفیت اتاق). پس دو ورودی IN و OUT هر دو یک هستند و حاصل AND این دو، این حالت را مشخص میکند.

ضمناً باید توجه داشته باشیم که در تنها در صورتی باز میشود که در زمان مجاز باشیم. پس ورودی T باید با حاصل نهایی AND شود.

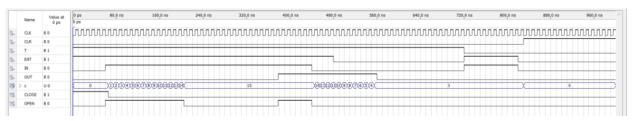


### • سيگنال CLOSE:

این سیگنال باید موقع صفر شدن تعداد حاضرین در اتاق ۱ شود. پس میتوان آن را با NOR کردن بیتهای C نشان داد. چون کارکرد در هنگام زمان مجاز مد نظر است، میتوان حاصل را با C AND کرد.



#### Waveform



با توجه به waveform فوق، مشاهده می شود که کارایی ماژول مطابق انتظار است. مثلا در صورت پر بودن ظرفیت اتاق و خارج نشدن کسی، تعداد افزایش نمی یابد. همچنین در زمان غیر مجاز کسی وارد نمی شود. یا هنگامی که دو نفر هم زمان میخواهند وارد و خارج شوند، تعداد تغییر نمی کند، اما سیگنال OPEN یک می شود و بیانگر باز شدن در است. با صفر شدن تعداد اعضا در زمان مجاز نیز CLOSE برابر با یک می شود.

# فركانس كاري

پس از compile و سنتز کردن مدار، در بخش report -> TimeQuest Timing Analyzer -> Fmax و سنتز کردن مدار، در بخش Summery میتوان این فرکانس را مشاهده کرد.

فرکانس مدار وابسته به تاخیر اجزای مدار است و بهترین فرکانس کاری از معکوس بیشترین تاخیر ممکن در هر تناوب بدست می آید.

Slow	Model Fmax			
	Fmax	Restricted Fmax	Clock Name	Note
1	473.04 MHz	420.17 MHz	CLK	limit due to minimum period restriction (max I/O toggle rate)