

**2023-2024 Yaz Dönemi**  
**BİL265/264 Proje**

**Proje Kuralları:**

- Proje 10 puan üzerinden değerlendirilecektir.
- Eğer FPGA kullanmadan sadece simülasyon üzerinde bir gösterim yaparsanız projeniz 5 puan üzerinden değerlendirilecektir.
- Eğer UART kullanmazsanız projeniz 5 puan üzerinden değerlendirilecektir.
- Proje **3** veya **4** kişilik gruplar halinde yapılacaktır. Her grupta en az 2 farklı bölümden öğrenci olmalıdır. Proje grubunuzu oluşturmak için 04.07.2024 perşembe günü 18.30'a kadar [bu formu](#) doldurmanız gerekmektedir. (her gruptan 1 kişinin doldurması yeterlidir). Grubunuz yoksa bile formu doldurmanız gerekmektedir, bu sayede projeyi yapmak isteyen fakat grubu olmayanları eşleştireceğiz. Formu doldurmayanlar projeyi yapamayacaklar.
- Projede kullanmak üzere **her gruptan bir kişi** TM217'den kimlik kartı bırakarak FPGA ödünç alabilir. Projenin sonucunda küçük bir demo yaparak kodunuzu anlatacaksınız. **Demo tarihleri daha sonra piazza üzerinden duyurulacaktır.** (Demolar final haftasında ya da sonuna doğru olur.)
- Tüm proje kodlarınız (.v ve .xdc dosyaları ya da proje dosyasının tamamı) ve projenizi anlatan ve kod yorumlarınızı içeren basit bir raporu **grup\_x.zip** şeklinde zipleyerek **demonuzdan önce** uzak.etu.edu.tr'ye yüklemeniz gerekmektedir.

**Proje Konusu:**

Projede dijital takvim ve saat işlevini aşağıdaki gibi gerçekleştirmeniz gerekmektedir:

- Başlangıçta takvim ve saat belli bir tarihten başlamalı (Örneğin 30.07.2024 18:30:00)
- Saat ve dakika 7-segment display üzerinde 24 saatlik formatta gösterilmeli
- Saniye binary olarak ledler üzerinde gösterilmeli
- İki buton ile saat ayarlanabilmeli (arttırıp azaltma)
- İki buton ile dakika ayarlanabilmeli (arttırıp azaltma)
- Switchler ile saniye ayarlanabilmeli (her lede denk gelen switch ile)
- Bir buton ile de saat durdurulabilmeli ve aynı butona tekrar basıldığında devam etmeli (ayarlama yapılabilmesi için de bu gerekli, ayarlama yapıldıktan sonra butona basılıp saat devam ettirilebilir)
- Bir switch saati hızlandırabilmeli (FPGA frekansına bağlı saat ya da belki biraz daha yavaş, size bağlı) ya da tekrar eski halindeki gibi yavaşlatabilmeli (başlangıçtaki gibi normal saniyelik saat) (tarih değişimlerini hızlı görebilmemiz için)
- Bir switch reset işlevi görmeli ve devrenizi başlangıç durumuna getirebilmeli (Örneğin başlangıç tarih ve saati 30.07.2024 18:30:00 ise switch kaldırılıp indirildiğinde tekrar buradan başlamalı ve ledler, 7 segment display vs. buna göre ayarlanmalı.)

- Takvim için UART protokolünü kullanmanız gerekmekte ve kullanıcı, giriş olarak FPGA'yi bağlayacağınız bir bilgisayarın klavyesinden özel bir karakter ya da kelime (bu size bağlı) yazdıktan sonra enter'a bastığında ekranda (terminalde) o anki tarih ve saati **30.07.2024 21:47:54** gibi bir formatta görebilmelidir.
- Aynı şekilde kullanıcı UART üzerinden tarih ve saati ayarlamak isterse ve bir karakterle beraber (ekstra başlangıç-bitiş karakteri de olabilir, kelime de olabilir ya da karakter sayısına bağlı olarak da kontrol edebilirsiniz, size bağlı), örneğin **K15082024153008** girerse tarih ve saat **15.08.2024 15:30:08**'e ayarlanmalı ve buradan itibaren devam etmelidir, yine 7-segment display ve ledler buna göre ayarlanmalıdır.
- UART baudrate'ini istediğiniz gibi belirleyebilirsiniz.

**Not:** Bilgisayara bağladığımız FPGA'ye UART üzerinden veri alıp gönderebilmek için putty, picocom, mobaxterm gibi araç ya da programları kullanabilirsiniz.

**Not:** Tasarımınızda internet üzerinden bulduğunuz hazır kod parçalarını (örn. uart alıcı-verici) referans göstererek kullanabilirsiniz.

**Not:** Bahsedilen işlevler gerçekleştirildikten sonra; ekstra olarak tarih ve saati VGA ile bir monitör üzerinde anlık olarak gösterene bonus puan verilebilecektir.

**FPGA kullanımı için:**

<https://www.youtube.com/watch?v=Svwfx5qsdQM>

**7-segment Display için:**

[https://piazza.com/class\\_profile/get\\_resource/lvvfscn3wcz1dm/lxxg49yxk7d5qi](https://piazza.com/class_profile/get_resource/lvvfscn3wcz1dm/lxxg49yxk7d5qi)

**BASYS3 Reference Manual:**

[https://digilent.com/reference/\\_media/basys3:%20basys3\\_rm.pdf](https://digilent.com/reference/_media/basys3:%20basys3_rm.pdf)

**BASYS3 FPGA Şeması:**

