

۲-۱۱ آزمایش دهم: طراحی یک کامپیوتر دودوئی ساده

۱-۱۱-۲ هدف

هدف از این آزمایش طراحی یک کامپیوتر ساده با قابلیت پردازش عبارات بولین می‌باشد.

۲-۱۱-۲ شرح آزمایش

این کامپیوتر می‌تواند عبارتهای بولین با حداکثر ۴ متغیر را پردازش کند و قادر به انجام دستورات زیر است:

ACC	←	ACC	OR	Operand
ACC	←	~ACC		
ACC	←	ACC	AND	Operand
HALT				

ACC یک رجیستر یک بیتی (DFF) است. عملگر یکی از متغیرهای x , y , z و یا w است. دستورات عمل‌ها ۴ بیتی هستند ($y_1y_2y_3y_4$) که دو بیت سمت راست آنها (y_3y_4) متغیر و دو بیت سمت چپ (y_1y_2) عملگر (HALT, OR, Complement) را مشخص می‌کنند:

متغیر x	$y_3y_4 = 00$	عمل AND	$y_1y_2 = 00$
متغیر y	$y_3y_4 = 01$	عمل Complement	$y_1y_2 = 01$
متغیر z	$y_3y_4 = 10$	عمل OR	$y_1y_2 = 10$
متغیر w	$y_3y_4 = 11$	عمل HALT	$y_1y_2 = 11$

برای مثال برنامه محاسبه عبارت $f(x,y,z,w) = (x+y)w+z$ شامل ۷ دستور به ترتیب زیر است:

1001

01xx

1000

0011

01xx

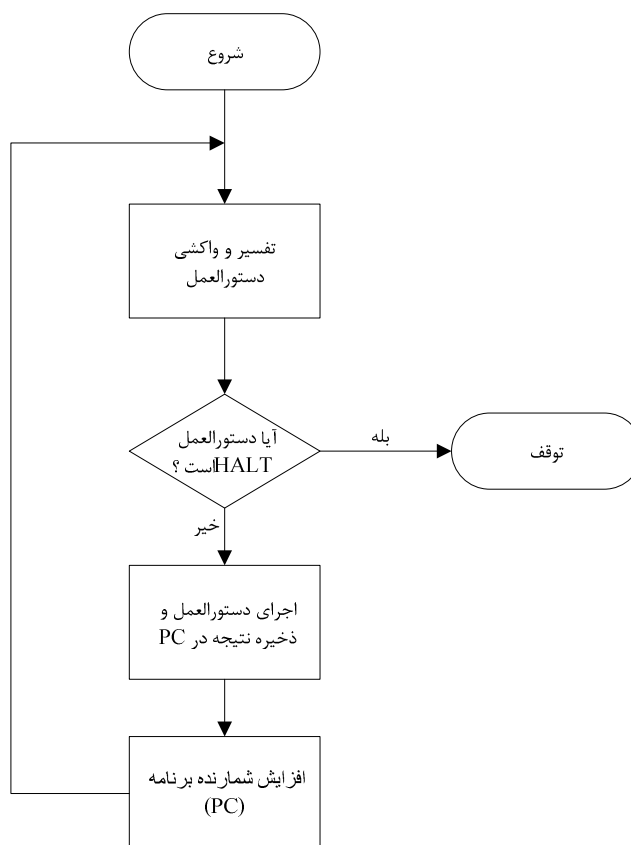
1010

11xx

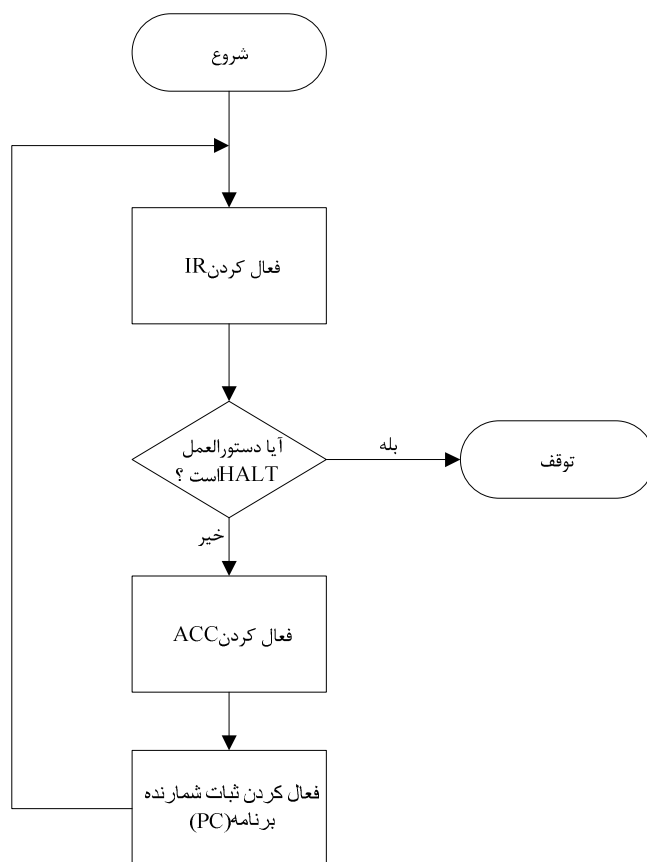
دستورالعمل اول مقدار y را به ACC انتقال می دهد که با فرض صفر بودن مقدار اولیه ACC ، باید متغیر y را با ACC ، OR منطقی نمود که حاصل آن کد 1001 است.

نمودار گردش کامپیوتر در شکل (۱) دیده می شود. شکل (۲) نمودار ساده تری را نشان می دهد چون تفسیر دستورالعمل و محاسبه نتیجه بین دو لبه بالا رونده پالس ساعت انجام می شوند. معماری کامپیوتر به صورت شکل (۳) می باشد.

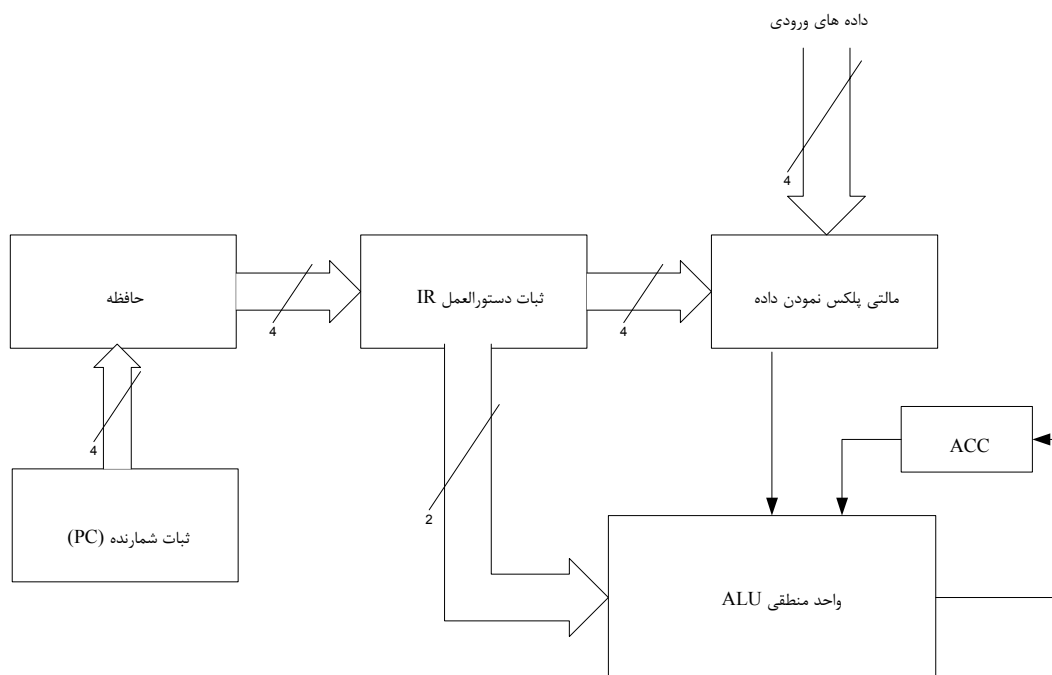
نحوه عمل به این ترتیب است که در آغاز با فشردن کلید $Reset$ ، ثابت $PC = 0000$ می شود و برنامه با افزایش PC از طریق کلیدهای ورودی وارد حافظه می شود. (حداکثر ۱۶ کلمه حافظه) بعد مجدداً کلید $Reset$ فشرده می شود و $PC = 0000$ می شود. آنگاه با زدن کلید RUN ، اجرای برنامه شروع می شود. به این ترتیب که کلمات حافظه به ترتیب وارد IR می شوند تا تفسیر و اجرا شوند.



شکل ۱- نمودار گردش کامپیوتر پیشنهادی



شکل ۲- نحوه تفسیر و اجرای دستورات



شکل ۳- معماری کامپیوتر پیشنهادی