



پیش‌گزارش آزمایش شماره ۸ آزمایشگاه مدارمنطقی

هدف: «آشنایی با ALU، ثبات‌ها و گذرگاه‌های داده»

امیرحسین محمدزاده ۴۰۲۱۰۶۴۳۴ ***** کسری منتظری ۴۰۲۱۰۶۵۷۵

استاد مربوطه: دکتر انصاری – دستیار آموزشی: جناب آقای پورعاشوری

• لوازم و قطعات مورد نیاز:

برد مورد - یک عدد تراشه ALU 74181 - دو عدد تراشه رجیستر ۴ بیتی 74175 - دو عدد تراشه مالتی‌پلکسر 74157 Quad 2-1 MUX - یک تراشه NOT 7404 - یک تراشه AND 7408 - یک تراشه OR 7432 - یک تراشه AND سه ورودی 7411

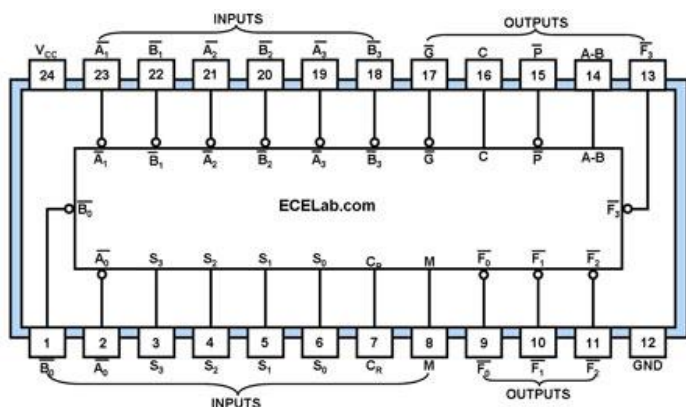
• توضیحات:

• در این آزمایش، می‌خواهیم مداری طرح کنیم که شامل دو عدد رجیستر A و B (۴ بیتی) باشد و همچنین با دادن کدهای مختلف به ALU، بتوانیم اعمال مختلفی روی ورودی‌ها اعمال کنیم. ابتدا تراشه ALU را مورد

بررسی قرار می‌دهیم. از تراشه 74181 برای

ALU استفاده شده است؛ پایه‌های این تراشه را در شکل روبرو، و جدول عملیات‌هایی که بر اساس بیت‌های select روی operand ها صورت می‌گیرد را در زیر مشاهده می‌کنید:

این ALU از دو نوع مجموعه عملیات arithmetic و logic پشتیبانی می‌کند.

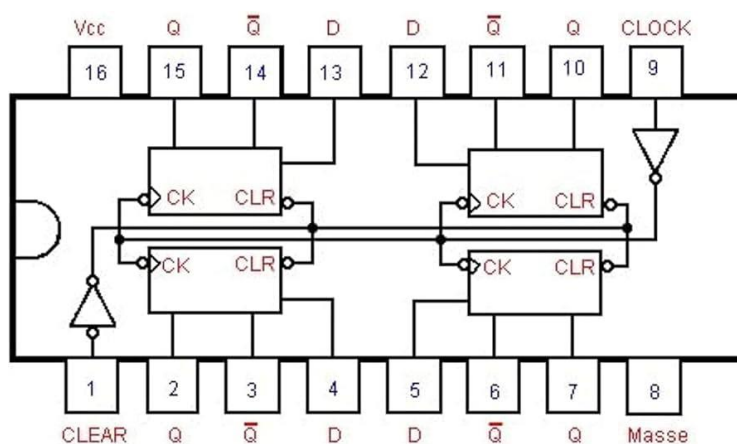


Mode Select Inputs				Active LOW Operands & F _n Outputs		Active HIGH Operands & F _n Outputs	
S3	S2	S1	S0	Logic (M = H)	Arithmetic (Note 2) (M = L) (C _n = L)	Logic (M = H)	Arithmetic (Note 2) (M = L) (C _n = H)
L	L	L	L	\bar{A}	A minus 1	\bar{A}	A
L	L	L	H	$\bar{A}\bar{B}$	AB minus 1	$\bar{A} + \bar{B}$	A + B
L	L	H	L	$\bar{A} + \bar{B}$	$\bar{A}\bar{B}$ minus 1	$\bar{A} B$	A + \bar{B}
L	L	H	H	Logic 1	minus 1	Logic 0	minus 1
L	H	L	L	$\bar{A} + \bar{B}$	A plus (A + \bar{B})	$\bar{A}\bar{B}$	A plus $\bar{A}\bar{B}$
L	H	L	H	\bar{B}	AB plus (A + \bar{B})	\bar{B}	(A + B) plus $\bar{A}\bar{B}$
L	H	H	L	$\bar{A} \oplus \bar{B}$	A minus B minus 1	A \oplus B	A minus B minus 1
L	H	H	H	A + \bar{B}	A + \bar{B}	$\bar{A}\bar{B}$	AB minus 1
H	L	L	L	$\bar{A} B$	A plus (A + B)	$\bar{A} + \bar{B}$	A plus AB
H	L	L	H	A \oplus B	A plus B	$\bar{A} \oplus \bar{B}$	A plus B
H	L	H	L	B	$\bar{A}\bar{B}$ plus (A + B)	B	(A + \bar{B}) plus AB
H	L	H	H	A + B	A + B	AB	AB minus 1
H	H	L	L	Logic 0	A plus A (Note 1)	Logic 1	A plus A (Note 1)
H	H	L	H	$\bar{A}\bar{B}$	AB plus A	A + \bar{B}	(A + B) plus A
H	H	H	L	AB	$\bar{A}\bar{B}$ minus A	A + B	(A + \bar{B}) plus A
H	H	H	H	A	A	A	A minus 1

Note 1: Each bit is shifted to the next most significant position.

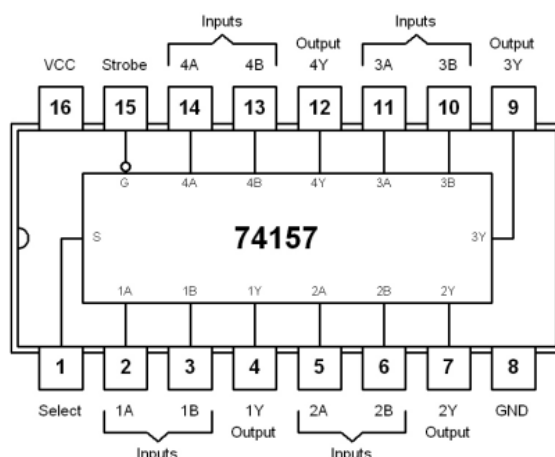
Note 2: Arithmetic operations expressed in 2s complement notation.

همچنین در این آزمایش باید از دو عدد تراشه رجیستر (ثبات) ۴ بیتی استفاده کنیم که در واقع تراشه‌ای شامل ۴ عدد D-FF نیاز داریم که از تراشه 74175 استفاده می‌کنیم.



با توجه به اینکه، باید جدول زیر را پیاده کنیم، نیاز به این داریم که ورودی رجیستر را بتوانیم یا از ورودی بخوانیم یا از درگاه خروجی ALU تنظیم کنیم. پس برای هر رجیستر نیاز به یک تراشه 74157 (شامل 4 x 2:1-MUX) داریم.

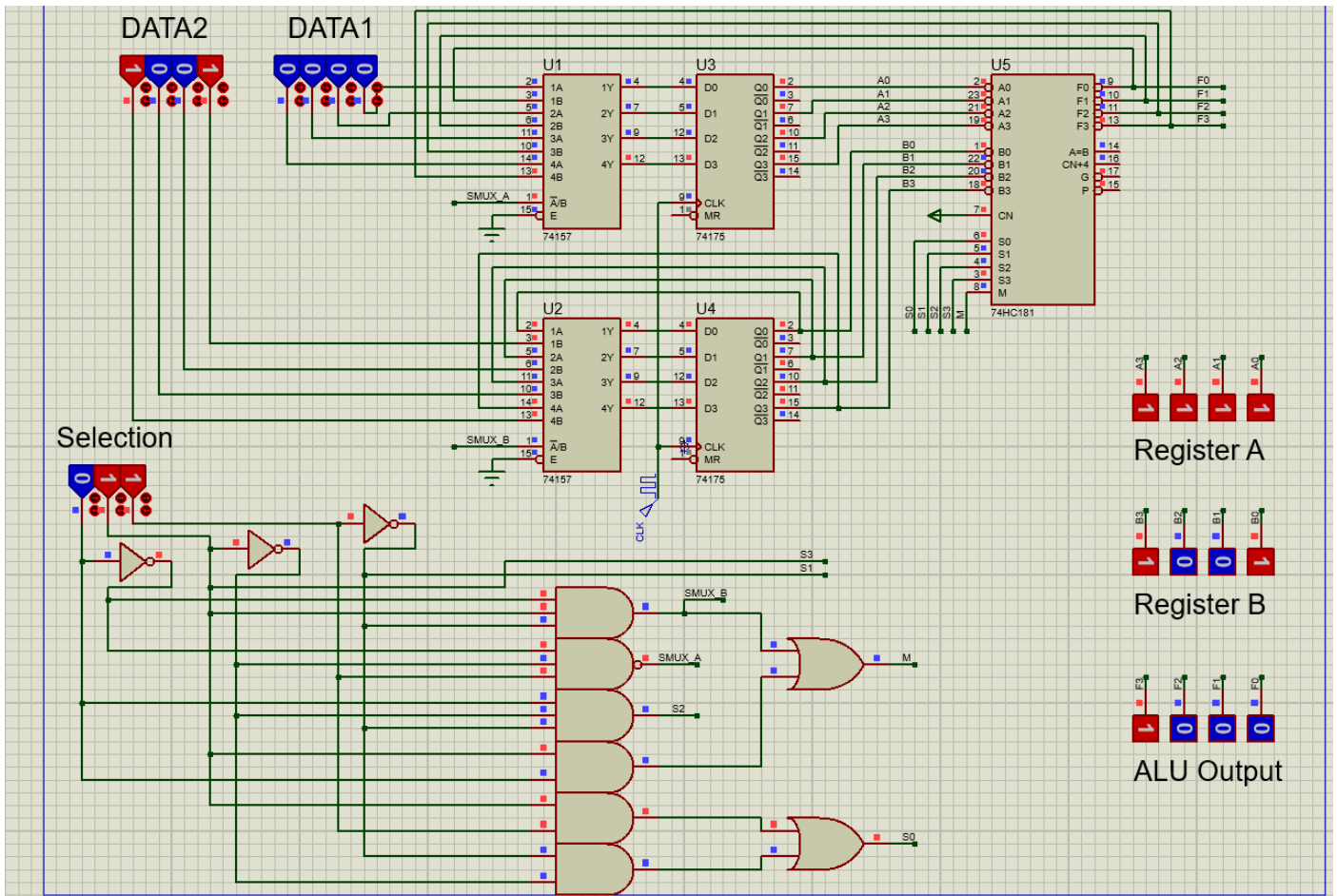
74157 Quad 2-1 Line Data Multiplexers



جدول حالت‌ها را در جدول زیر بدست می‌آوریم: (بخش سمت چپ جدول، مربوط به صورت سوال است)

شمارنده	خروجی ALU	S_{MUX-A}	S_{MUX-B}	M	S_3	S_2	S_1	S_0
1	A ← DATA1	0	0	0	0	0	0	0
2	B ← DATA2	1	1	1	1	0	1	0
3	A ← ADD(A,B)	1	0	0	1	0	0	1
4	A ← DEC(A)	1	0	0	0	1	1	1
5	A ← A	1	0	0	0	0	0	0
6	A ← B	1	0	1	1	0	1	0
7	A ← XNOR(A,B)	1	0	1	1	0	0	1

مدار پروتئوس این آزمایش را به صورت زیر بسته‌ایم:



لازم به ذکر است که به تعدادی گیت NOT، AND ۲ ورودی و ۳ ورودی، و نیز OR نیاز داریم که نیاز به استفاده از تراشه 7404 (Quad Hex Inverter)، تراشه 7408 (Quad 2-IN AND)، تراشه 7411 (Triple 3-IN AND)، تراشه 7432 (Quad 2-IN OR)، داریم.