
Simulateur de caches sur
architecture multi-cœur :

Cahier des charges

Auteurs : *DUBOIS Nicolas, GOUDET Pierre, HENG Nicolas, HONORAT Alexandre, MARAIT Gilles, PICHON Grégoire*

Client : *M. BARTHOU Denis*

Responsable pédagogique : *M. MORANDAT Floréal*

Table des matières

1	Description générale du produit	3
1.1	Environnement de fonctionnement	3
1.2	Fonctionnalités nominales	3
1.3	Fonctionnalités annexes	3
2	Description technique du produit	3
2.1	Architecture du code	3
2.2	Paramétrisation de l'exécution	3
2.3	Résultat de l'exécution	3
3	Choix d'implémentation	3
3.1	Métriques utilisées	3
3.2	Rapidité de l'exécution	3
3.3	Paramétrisation de l'exécution	3
3.4	Évolutivité du code	3
4	Détails des paramètres	3
4.1	Politique de remplacement des lignes de cache	3
4.2	Politique de gestion des threads	3
4.3	Politique de cohérence	3
4.4	Politique de recherche parmi les caches	3
4.5	Fichier de configuration de l'architecture	3

1 Description générale du produit

1.1 Environnement de fonctionnement

1.2 Fonctionnalités nominales

1.3 Fonctionnalités annexes

2 Description technique du produit

2.1 Architecture du code

2.2 Paramétrisation de l'exécution

2.3 Résultat de l'exécution

3 Choix d'implémentation

3.1 Métriques utilisées

3.2 Rapidité de l'exécution

3.3 Paramétrisation de l'exécution

3.4 Évolutivité du code

4 Détails des paramètres

4.1 Politique de remplacement des lignes de cache

4.2 Politique de gestion des threads

4.3 Politique de cohérence

4.4 Politique de recherche parmi les caches

4.5 Fichier de configuration de l'architecture