

# Analog Design - Note

Made With Love by AH

last edited July 9, 2023

# Analog Design - Note

Made With Love by AH

last edited July 9, 2023

## Contents

<b>1</b>	<b>Comparator [Frederick]</b>	<b>2</b>
1.1	komparator sederhana / voltage level detector . . . . .	2
1.2	zero crossing comparator . . . . .	2
1.3	Voltage level detector with histerisis . . . . .	5
1.3.1	non inverting voltage detector with hysteresis . . . . .	5
1.3.2	inverting voltage detector with hysteresis . . . . .	6

# 1 Comparator [Frederick]

komparator adalah device yang membandingkan(compare) dua buah tegangan atau arus, output dari komparator akan mengindikasikan input mana yang lebih besar.

## 1.1 komparator sederhana / voltage level detector

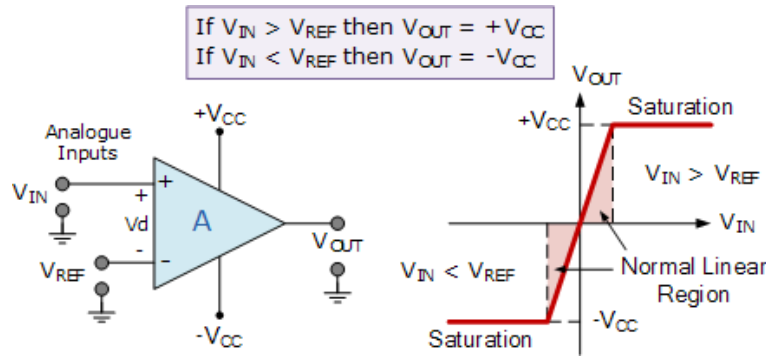


Figure 1: non histerisis comparator

komparator dapat dirangkai menggunakan opamp, input negatif dan positif opamp diberi 2 buah tegangan yang berbeda. ketika input tegangan positif lebih besar dari input tegangan negatif, output komparator akan sama dengan  $V_{CC}$  atau tegangan supply positif dari opamp, dan jika input tegangan positif lebih kecil dari input tegangan negatif, maka output komparator akan sama dengan  $-V_{CC}$  atau supply negatif dari opamp.

secara sederhana kompartor dengan konfigurasi seperti gambar diatas dapat dituliskan sebagai berikut (ingat terniary operator)

$$V_{OUT} = V_{IN} > V_{REF} ? +V_{CC} : -V_{CC} \quad (1)$$

## 1.2 zero crossing comparator

comparator jenis ini memiliki titik tengah di tegangan referensi (gnd). dengan nilai histerisis dapat dihitung dengan persamaan dibawah ini(histerisis adalah standard untuk menunjukan performa dari komparator).

$$V_H = V_{UT} - V_{LT} \quad (2)$$

$$V_{UT} = \frac{R_2}{R_1 + R_2} (+V_{SAT}) \quad (3)$$

$$V_{LT} = \frac{R_2}{R_1 + R_2} (-V_{SAT}) \quad (4)$$

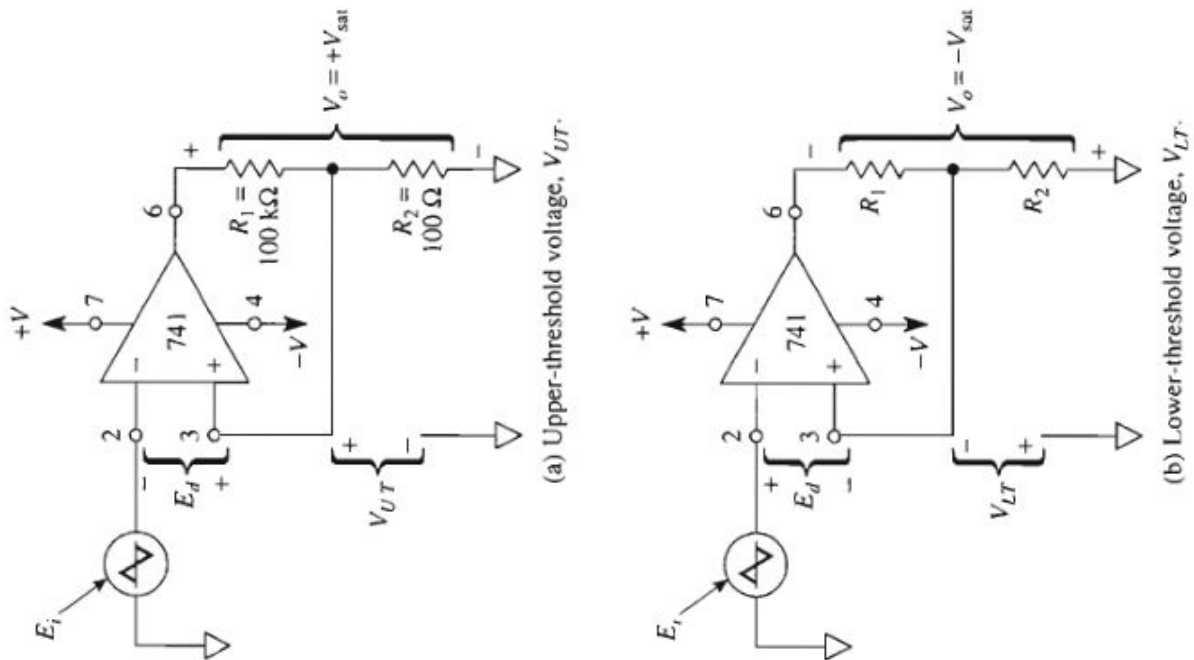


Figure 2: Zero Crossing Comparator With 741

dimana:

$V_H$  = tegangan histerisi

$V_{LT}$  = Low Threshold Voltage

$V_{UT}$  = Upper Threshold Voltage

**penalaran:** jika komparator dengan tegangan supply  $+ - 5V$ , dan  $R1 = R2 = 1K$ . ketika  $E1 < 2.5V$  output  $V_{OUT} = +V_{SAT}$ , namun jika  $E1 > 2.5V$  output akan switch menjadi  $V_{OUT} = -V_{SAT}$ ,  $V_{OUT}$  akan kembali ke  $+V_{SAT}$  ketika  $E1 < -2.5V$ .  $+2.5V$  dan  $-2.5V$  disebut  $V_{UT}$  dan  $V_{LT}$  (hal ini terjadi jika komparatornya inverting).

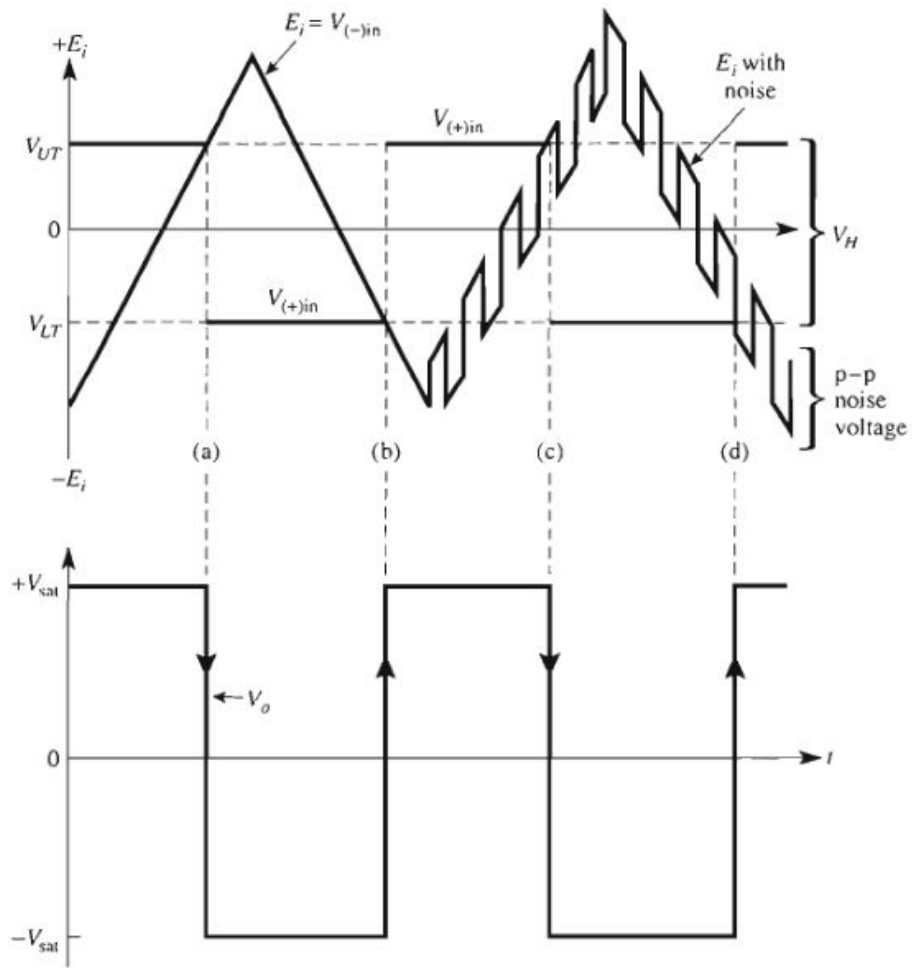


Figure 3: grafik VOut terhadap E1

### 1.3 Voltage level detector with histerisis

terkadang tegangan tengah yang diinginkan saat melakukan komparasi tidaklah 0V, melainkan nilai tegangan melebihi 0V. rangkaian komparator yang telah diberikan pada gambar diatas memiliki tegangan tengah di 0V, namun dengan memberikan offset tegangan baik pada positif feedback maupun pada kaki negatif, dapat memberikan offset pada tegangan tengah sesuai dengan keinginan.

terdapat 2 buah jenis **voltage level detector with hysteresis**, yaitu non-inverting dan inverting voltage level detector with hysiterisis.

#### 1.3.1 non inverting voltage detector with hysteresis

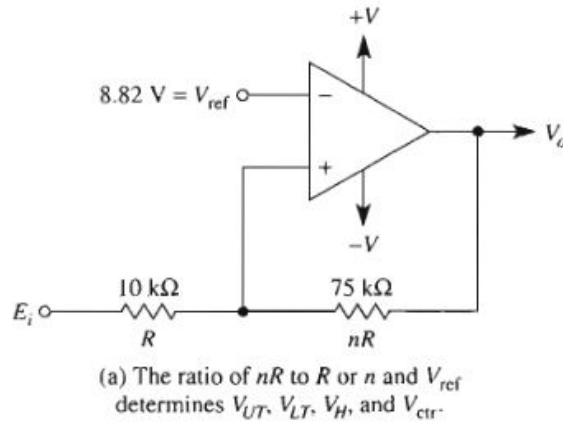


Figure 4: non inverting voltage level detector with hysteresis

rasio  $nR, R$  menentukan nilai  $V_{UT}, V_{LT}, V_{CTR}$ , untuk menurunkan rumus gunakan *nodal analysis*. rumus akhir adalah sebagai berikut.

$$V_{UT} = V_{Ref}(1 + \frac{1}{n}) - \frac{-V_{SAT}}{n} \quad (5)$$

$$V_{LT} = V_{Ref}(1 + \frac{1}{n}) - \frac{+V_{SAT}}{n} \quad (6)$$

$$V_{CTR} = \frac{V_{UT} + V_{LT}}{2} = V_{ref}(1 + \frac{1}{n}) \quad (7)$$

untuk menurunkan rumus  $V_{UT}, V_{LT}$  dapat digunakan nodal analysis dan mensamadengankan 0, karena untuk menganalisis opamp ideal, dianggap tidak ada arus yang masuk ke kaki positif maupun negatif.

$E1 = V_{UT} = V_{LT}$  dan  $V_o = +V_{sat} = -V_{sat}$  tergantung dengan keadaan komparator pada saat itu.

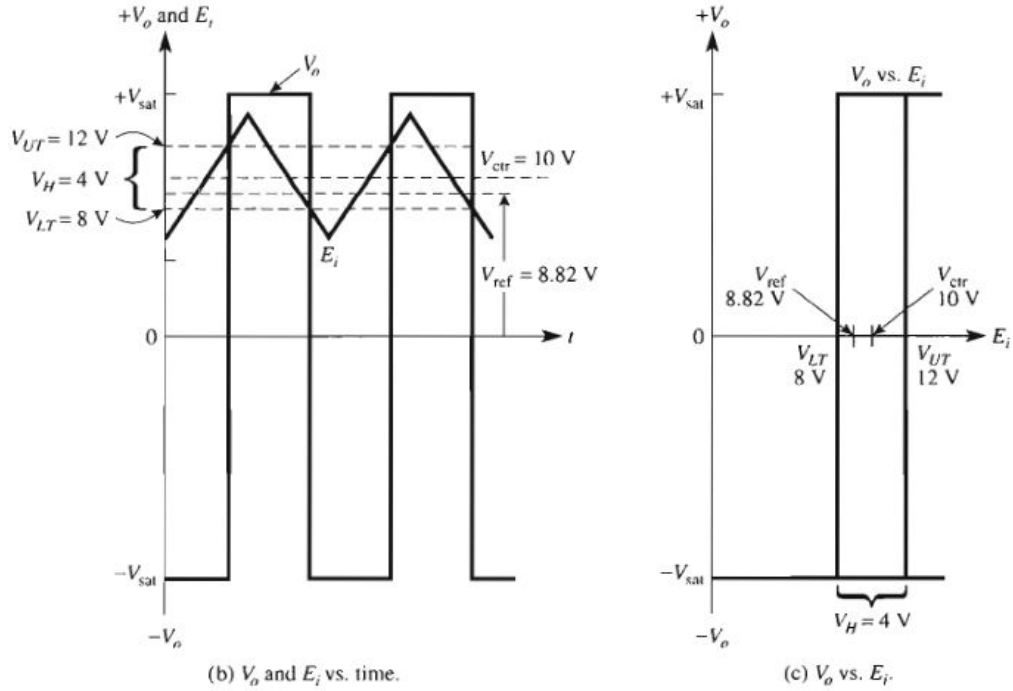


Figure 5: contoh Histerisis dari non-inverting voltage level detector

### 1.3.2 inverting voltage detector with hysteresis

untuk menurunkan rumus **inverting voltage level detector with hysteresis** hampir sama dengan non-inverting, yaitu menggunakan analisis nodal. dalam hal rangkaian perbedaan inverting dengan non-inverting yaitu, inverting memasukkan tegangan input( $E1$ ) ke kaki negatif, dan tegangan  $V_{Ref}$  ke kaki feedback.

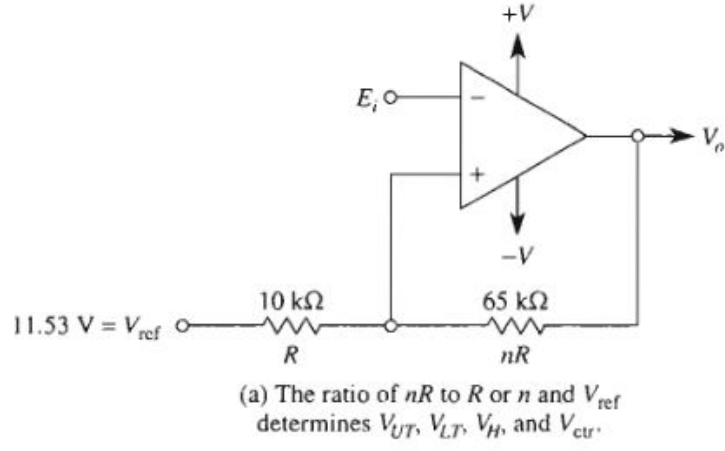


Figure 6: inverting voltage level detector with 741

$$\frac{V_{Ref} - E1}{R} = \frac{E1 - V_o}{nR} \quad (8)$$

$$\frac{E1}{n} + E1 = \frac{V_o}{n} + V_{Ref} \quad (9)$$

$$E1 = \frac{\frac{V_o}{n} + V_{ref}}{1 + \frac{1}{n}} \quad (10)$$

$$E1 = \frac{V_o + nV_{ref}}{n + 1} \quad (11)$$

$$E1 = V_{Ref} \frac{n}{n + 1} + \frac{V_o}{n + 1} \quad (12)$$



berikut adalah contoh histerisis inverting voltage level detector with hysteresis, dan rumus finalnya.  $E1 = V_{UT} = V_{LT}$  dan  $V_o = +V_{sat} = -V_{sat}$  tegantung dengan keadaan komparator pada saat itu.

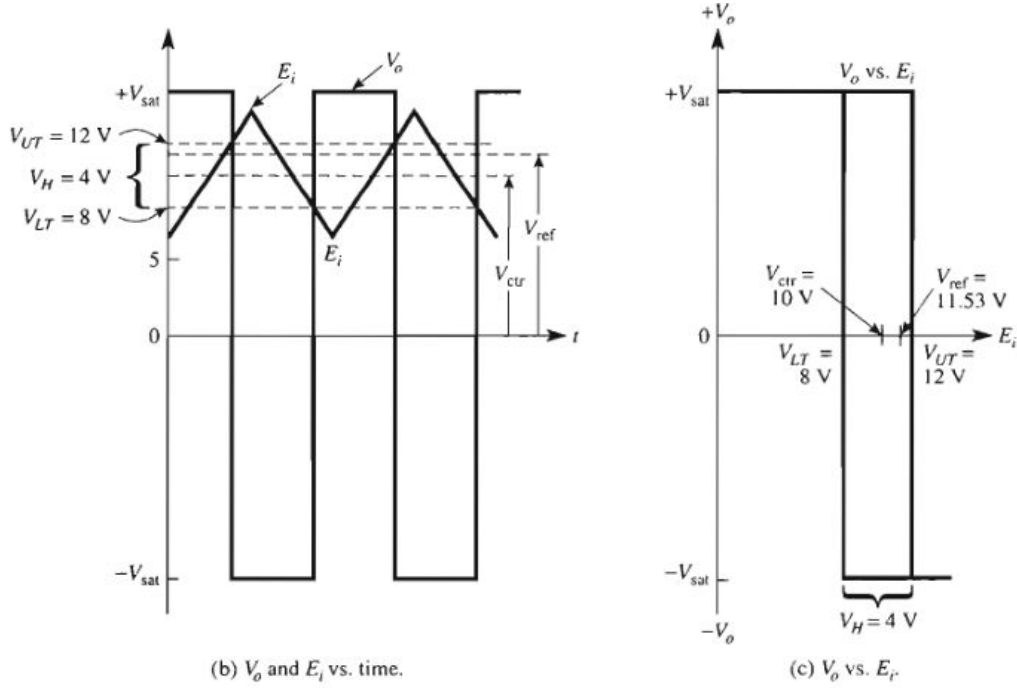


Figure 7: contoh Histerisis dari inverting voltage level detector

$$E1 = V_{Ref} \frac{n}{n+1} + \frac{V_o}{n+1} \quad (13)$$

$$V_{UT} = V_{Ref} \frac{n}{n+1} + \frac{+V_{sat}}{n+1} \quad (14)$$

$$V_{LT} = V_{Ref} \frac{n}{n+1} + \frac{-V_{sat}}{n+1} \quad (15)$$