

# Техническая спецификация. Микросхема W5500

Версия 1.0.9

## W5500

Микросхема W5500 - это встраиваемый Ethernet-контроллер для обеспечения проводного соединения TCP/IP, обеспечивающий более легкое интернет-подключение к встроенным системам. Микросхема W5500 позволяет пользователям получить интернет-подключение через приложения посредством использования единого чипа со встроенным стеком протоколов TCP/IP, Ethernet MAC и PHY.

Аппаратные решения для TCP/IP компании WIZnet - это популярные на рынке технологии, которые поддерживают протоколы TCP, UDP, IPv4, ICMP, ARP, IGMP и PPPoE. Микросхема W5500 имеет 32 кбайт внутренней буферной памяти для обработки Ethernet-пакетов. При использовании W5500 Ethernet-приложение можно реализовать всего лишь добавлением простой программы для сокета. Это быстрее и проще, чем любое другое решение с использованием встроенных Ethernet-устройств. Пользователи могут одновременно использовать 8 независимых аппаратных сокетов.

Для простой интеграции с внешними управляющими микроконтроллерами (MCU) имеется интерфейс SPI (последовательный интерфейс периферийных устройств). Интерфейс SPI микросхемы W5500 поддерживает новый быстрый (80 МГц) и эффективный SPI-протокол, что обеспечивает высокоскоростные сетевые коммуникации. Для снижения потребления энергии системой, чип W5500 обеспечивает режимы пробуждения по локальной сети (WOL, Wake on LAN) и выключения питания.

## Основные характеристики

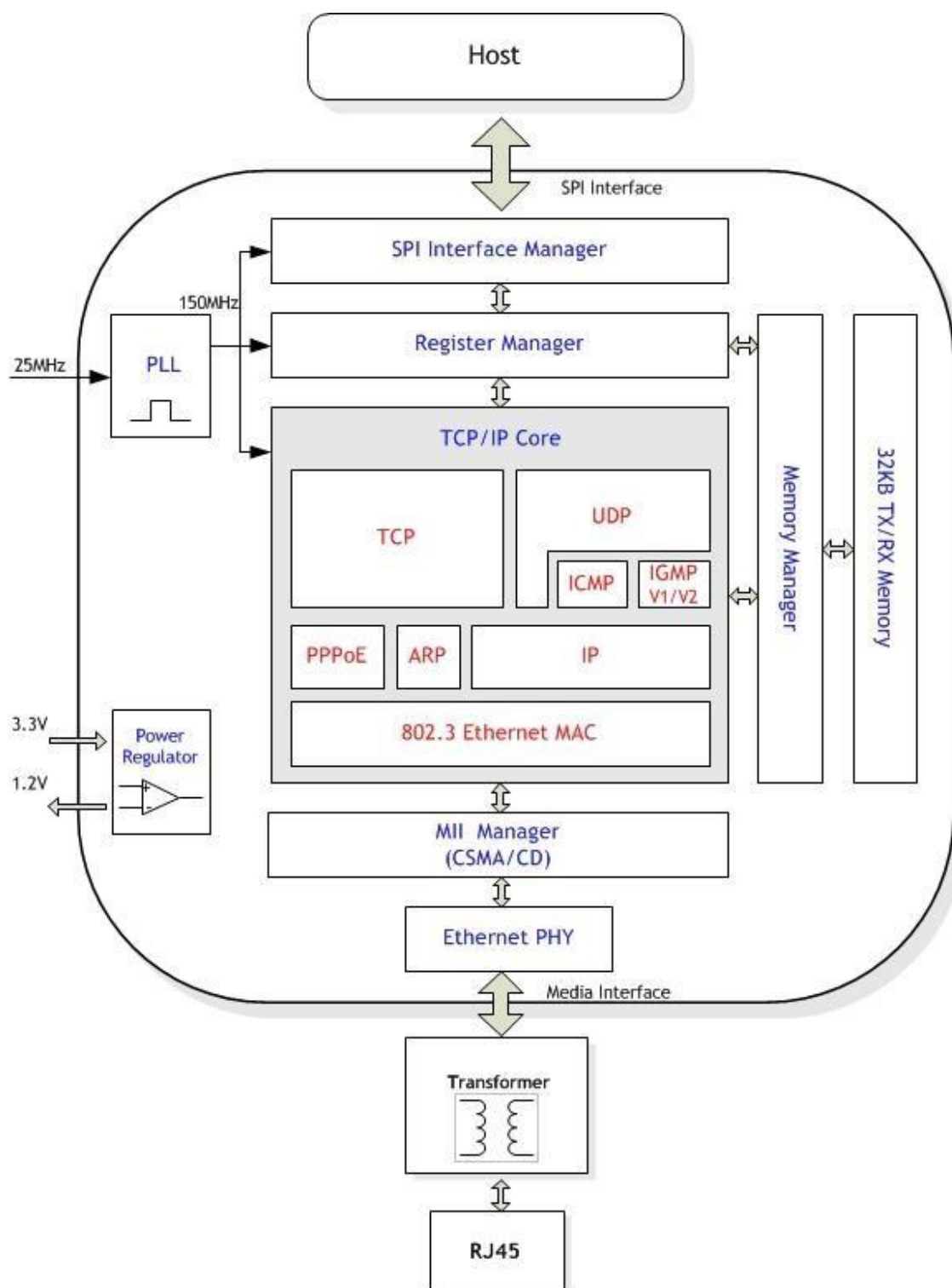
- Поддержка протоколов проводного соединения TCP/IP: TCP, UDP, ICMP, IPv4, ARP, IGMP, PPPoE
- Одновременная поддержка 8 независимых сокетов
- Поддержка режимов выключения питания
- Поддержка пробуждения по локальной сети через протокол UDP
- Поддержка высокоскоростного последовательного интерфейса периферийных устройств (SPI MODE 0, 3)
- 32 кбайт встроенной буферной памяти для TX/RX
- Встроенный Ethernet-протокол физического уровня PHY для стандарта 10BaseT/100BaseTX
- Поддержка автоматического определения типа сети (дуплекс и полудуплекс, 10 и 100-based)
- Отсутствие поддержки IP-фрагментации
- Напряжение питания 3,3 В с реализацией толерантности к сигналам ввода-вывода 5 В
- Выводы под световую LED индикацию (дуплекс/полудуплекс, соединение, скорость, активное состояние)
- LQFP-корпус с 48 контактами, не содержащий свинец (7x7 мм, шаг между проводниками 0,5 мм)

## Целевые применения

Микросхема W5500 подходит для следующих встроенных приложений:

- Устройства домашней сети: STB-приставки, персональные видеозаписывающие устройства, цифровые медиа адаптеры
- С преобразованием Serial-to-Ethernet: устройства управления доступом, светодиодные табло, беспроводные реле для точек доступа и т.д.
- С преобразованием Parallel-to-Ethernet: POS-принтеры/мини-принтеры, копировальные устройства
- С преобразованием USB-to-Ethernet: устройства хранения данных, сетевые принтеры
- С преобразованием GPIO-to-Ethernet: Датчики домашней сети
- Системы безопасности: устройства цифровой видеозаписи, сетевые камеры, информационные киоски
- Автоматизация производственных и строительных процессов
- Медицинская контрольно-управляющая аппаратура
- Встроенные серверы

## Структурная блок-схема



## Содержание

<b>1 Разводка контактов</b>	<b>7</b>
1.1 Описание контактов	7
<b>2 Хост-интерфейс</b>	<b>12</b>
2.1. Операционный режим SPI	13
2.2. SPI-фрейм	14
2.2.1 Фаза адреса	14
2.2.2 Фаза контроля	15
2.2.3 Фаза данных	17
2.3. Режим данных переменной длины (VDM)	17
2.3.1 Доступ для записи в режиме VDM	18
2.3.2. Доступ для чтения в режиме VDM	21
2.4. Режим данных фиксированной длины (FDM)	24
2.4.1 Доступ для записи в режиме FDM	25
2.4.2 Доступ для чтения в режиме FDM	26
<b>3 Организация регистра и памяти</b>	<b>27</b>
3.1. Блок регистра общего назначения	29
3.2. Блок регистра сокета	30
3.3. Память	31
<b>4 Описания регистров</b>	<b>32</b>
4.1 Регистры общего назначения	32
4.2 Регистры сокета	44
<b>5 Электрические характеристики</b>	<b>58</b>
5.1 Абсолютные максимально допустимые значения	58
5.2 Абсолютные максимально допуст. значения (электр. чувствительность) ...	58
5.3 Характеристики постоянного тока	59
5.4 Рассеяние мощности	60
5.5 Характеристики переменного тока	60
5.5.1 Хронометрирование сброса	60
5.5.2 Время пробуждения	60
5.5.3 Характеристики чипа	60
5.5.4 Хронометрирование SPI	61
5.5.5 Характеристики трансформатора	62
5.5.6 MDIX	62
<b>6 Профиль температуры инфракрасной пайки (без свинца)</b>	<b>63</b>
<b>7 Описание корпуса</b>	<b>64</b>
Информация об изменении документации	65

## Список рисунков

Рисунок 1. Схема контактов W5500.....	7
Рисунок 2. Внешний эталонный резистор.....	11
Рисунок 3. Схема калибровки кристалла .....	11
Рисунок 4. Режим данных переменной длины (SCSn управляется хостом) .....	12
Рисунок 5. Режим данных фиксированной длины (SCSn всегда подключен к земле (Ground)).....	12
Рисунок 6. Режим SPI 0 и 3 .....	13
Рисунок 7. Формат SPI-фрейма .....	14
Рисунок 8. Запись SPI-фрейма в режиме VDM .....	18
Рисунок 9. Запись регистра SIMR в режиме VDM .....	19
Рисунок 10. Запись 5 байт данных в буферный блок TX сокета 1 0x0040 в режиме VDM 20	
Рисунок 11. Чтение SPI-фрейма в режиме VDM.....	21
Рисунок 12. Чтение S7_SR в режиме VDM .....	22
Рисунок 13. Чтение данных длиной 5 байт из буферного блока RX сокета 3 0x0100 в режиме VDM.....	23
Рисунок 14. SPI-фрейм записи данных длиной 1 в режиме FDM.....	25
Рисунок 15. SPI-фрейм записи данных длиной 2 байта в режиме FDM.....	25
Рисунок 16. SPI-фрейм записи данных длиной 4 байта в режиме FDM.....	25
Рисунок 17. SPI-фрейм для чтения данных длиной 1 байт в режиме FDM.....	26
Рисунок 18. SPI-фрейм для чтения данных длиной 2 байта в режиме FDM .....	26
Рисунок 19. SPI-фрейм для чтения данных длиной 4 байта в режиме FDM .....	26
Рисунок 20. Организация регистра и памяти.....	28
Рисунок 21. Хронометрирование INTLEVEL .....	34
Рисунок 22. Хронометрирование .....	60
Рисунок 23. Хронометрирование SPI .....	61
Рисунок 24. Тип трансформатора.....	62
Рисунок 25. Температура инфракрасной пайки .....	63
Рисунок 26. Размеры корпуса.....	64

## 1 Разводка контактов

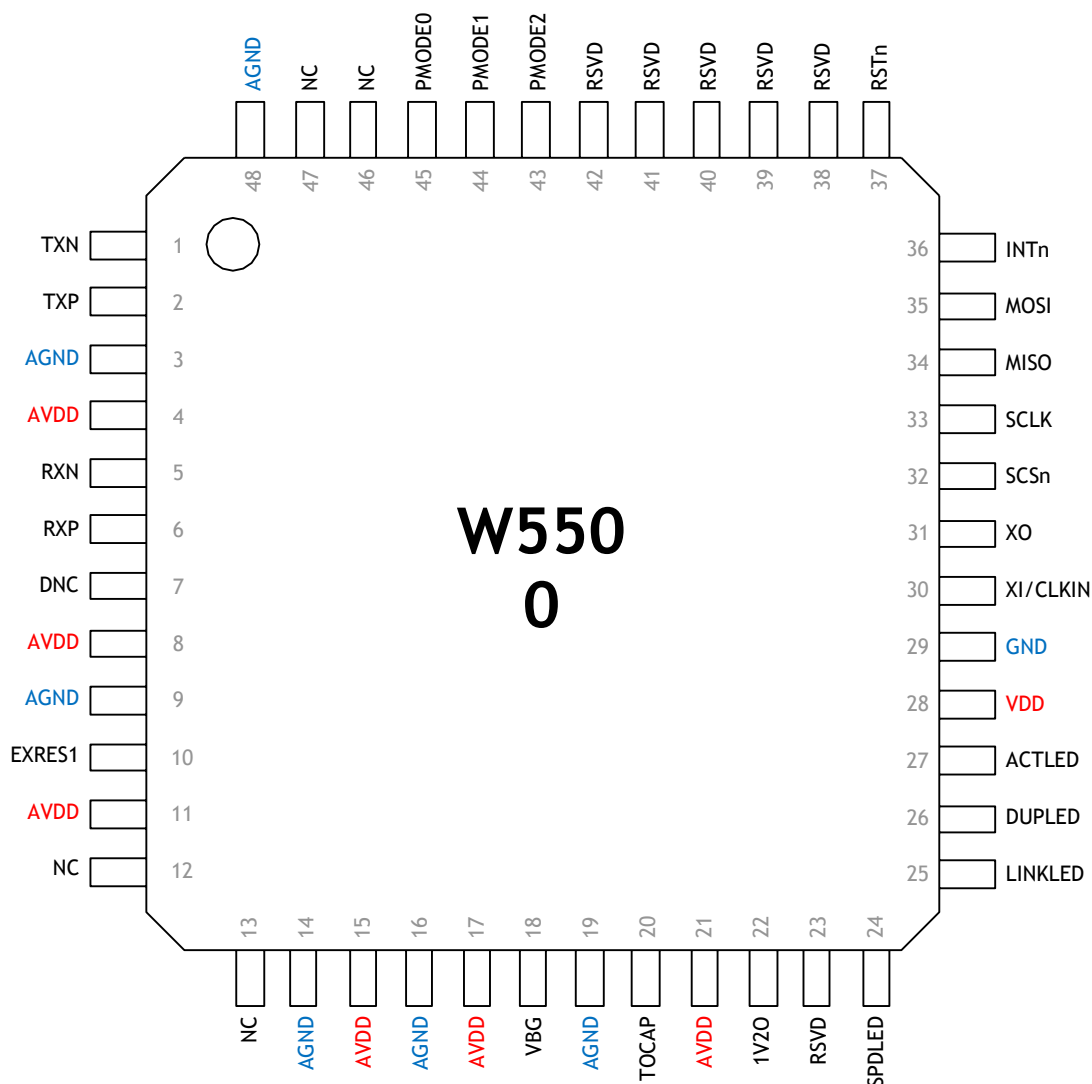


Рисунок 1. Схема контактов W5500

### 1.1 Описание контактов

Таблица 1. Система обозначений типов контактов

Тип	Описание
I	Ввод
O	Вывод
I/O	Ввод/Вывод
A	Аналоговый
PWR	Напряжение 3,3 В
GND	Земля

Таблица 2. Описание контактов микросхемы W5500

№ контак- та	Символ	Внутр. смещение <sup>1</sup>	Тип	Описание
1	TXN	-	AO	<b>Дифференциальная пара TXP/TXN</b> Дифференциальная передача данных к носителю осуществляется по дифференциальной паре TXP/TXN.
2	TXP	-	AO	
3	AGND	-	GND	<b>Аналоговая земля</b>
4	AVDD	-	PWR	<b>Аналоговый ввод питания 3,3 В</b>
5	RXN	-	AI	<b>Дифференциальная пара RXP/RXN</b> Дифференциальные данные от носителя принимаются по дифференциальной паре RXP/RXN.
6	RXP	-	AI	
7	DNC	-	AI/O	<b>Не подсоединяйте контакт</b>
8	AVDD	-	PWR	<b>Аналоговый ввод питания 3,3 В</b>
9	AGND	-	GND	<b>Аналоговая земля</b>
10	EXRES1	-	AI/O	<b>Внешний эталонный резистор</b> Должен быть подключен к внешнему эталонному резистору (12,4 кОм, 1%), необходимому для смещения внутренних аналоговых цепей. Подробности см. на рисунке 2. «Внешний эталонный резистор».
11	AVDD	-	PWR	<b>Аналоговый ввод питания 3,3 В</b>
12	-	-	-	<b>NC</b>
13	-	-	-	<b>NC</b>
14	AGND	-	GND	<b>Аналоговая земля</b>
15	AVDD	-	PWR	<b>Аналоговый ввод питания 3,3 В</b>
16	AGND	-	GND	<b>Аналоговая земля</b>
17	AVDD	-	PWR	<b>Аналоговый ввод питания 3,3 В</b>
18	VBG	-	AO	<b>Источник выходного с напряжением запрещенной зоны</b> На этом контакте должно быть напряжение 1,2 В при температуре 25 °C. Он должен быть оставлен свободным.
19	AGND	-	GND	<b>Аналоговая земля</b>
20	TOCAP	-	AO	<b>Внешний эталонный конденсатор</b> Этот контакт должен быть подключен к конденсатору емкостью 4,7 мкФ. Длина вывода к конденсатору должна быть короткой, чтобы стабилизировать внутренние сигналы.
21	AVDD	-	PWR	<b>Аналоговый ввод питания 3,3 В</b>
22	1V2O	-	AO	<b>Выходное напряжение стабилизатора 1,2 В</b>

<sup>1</sup> Внутреннее смещение после аппаратного сброса



				Этот контакт должен быть подключен к конденсатору емкостью 10 нФ. Это выходное напряжение внутреннего стабилизатора.
23	RSVD	Pull-down	I	Он должен быть подключен к GND.
24	SPDLED	-	O	<b>Светодиодный индикатор быстрогодействия</b> Показывает состояния скорости подключенного канала связи. Низкая: 100 Мбит/с Высокая: 10 Мбит/с
25	LINKLED	-	O	<b>Светодиодный индикатор подключения</b> Показывает состояние подключения. Низкое: Связь установлена Высокое: Связь не установлена
26	DUPLED	-	O	<b>Светодиодный индикатор дуплекса</b> Показывает статус дуплекса для подключенного канала связи. Низкий: Режим дуплекса Высокий: Режим полудуплекса
27	ACTLED	-	O	<b>Светодиодный индикатор активности</b> Он показывает, что осуществляется контроль несущей (CRS) от активного физического подуровня, зависящего от среды (PMD) во время активности TX или RX. Низкий: Контроль несущей от активного PMD. Высокий: Отсутствует контроль несущей
28	VDD	-	PWR	<b>Цифровой ввод питания 3,3 В</b>
29	GND	-	GND	<b>Цифровая земля</b>
30	XI/CLKIN	-	AI	<b>Ввод кристалла / ввод внешней синхронизации</b> Внешний ввод кристалла частотой 25 МГц. Этот контакт также должен быть подключен к несимметричному TTL-осциллятору (CLKIN). К вводу внешней синхронизации должен быть подключен тактовый генератор с напряжением 3,3 В. При реализации данного метода контакт XO должен быть оставлен свободным. Подробности см. на рисунке 3 «Схема калибровки кристалла».
31	XO	-	AO	<b>Вывод кристалла</b> Внешний вывод кристалла 25 МГц Примечание: Оставьте этот вывод свободным, если используете внешнюю синхронизацию через XI/CLKIN
32	SCSn	Pull-up	I	<b>Сигнал обращения к микросхеме для SPI-шины</b> Этот контакт должен быть установлен на низком уровне, чтобы выбрать режим работы W5500 с SPI-интерфейсом. Низкий: выбран Высокий: выбор отменен

33	SCLK	-	I	<b>Ввод синхронизации SPI</b> Этот контакт используется для получения синхронизирующего сигнала SPI от ведущего SPI.																																			
34	MISO	-	O	<b>Вход ведущего SPI, выход ведомого (W5500)</b> При низком SCSn этот контакт выводит SPI-данные. При высоком SCSn этот контакт становится высокоимпедансным (логически отключенным).																																			
35	MOSI	-	I	<b>Выход ведущего SPI, вход ведомого (W5500)</b>																																			
36	INTn	-	O	<b>Выход прерывания</b> (Активен при низком уровне) Низкий: Активируется прерывание от W5500 Высокий: Отсутствует прерывание																																			
37	RSTn	Pull-up	I	<b>Сброс</b> (Активен при низком уровне) Для сброса W5500 RESET должен быть на низком уровне в течение 500 мкс как минимум.																																			
38	RSVD	Pull-down	I	NC																																			
39	RSVD	Pull-down	I	NC																																			
40	RSVD	Pull-down	I	NC																																			
41	RSVD	Pull-down	I	NC																																			
42	RSVD	Pull-down	I	NC																																			
43	PMODE2	Pull-up	I	<b>Контакты выбора операционного режима PHY</b> Эти контакты определяют режим работы сети. Подробности см. в таблице ниже.																																			
44	PMODE1	Pull-up	I																																				
45	PMODE0	Pull-up	I																																				
				<table><tr><th colspan="3">PMODE [2:0]</th><th rowspan="2">Описание</th></tr><tr><th>2</th><th>1</th><th>0</th></tr><tr><td>0</td><td>0</td><td>0</td><td>10BT полудуплекс, авто-согласование отключено</td></tr><tr><td>0</td><td>0</td><td>1</td><td>10BT дуплекс, авто-согласование отключено</td></tr><tr><td>0</td><td>1</td><td>0</td><td>100BT полудуплекс, авто-согласование отключено</td></tr><tr><td>0</td><td>1</td><td>1</td><td>100BT дуплекс, авто-согласование отключено</td></tr><tr><td>1</td><td>0</td><td>0</td><td>100BT полудуплекс, авто-согласование включено</td></tr><tr><td>1</td><td>0</td><td>1</td><td>Не используется</td></tr><tr><td>1</td><td>1</td><td>0</td><td>Не используется</td></tr></table>	PMODE [2:0]			Описание	2	1	0	0	0	0	10BT полудуплекс, авто-согласование отключено	0	0	1	10BT дуплекс, авто-согласование отключено	0	1	0	100BT полудуплекс, авто-согласование отключено	0	1	1	100BT дуплекс, авто-согласование отключено	1	0	0	100BT полудуплекс, авто-согласование включено	1	0	1	Не используется	1	1	0	Не используется
PMODE [2:0]			Описание																																				
2	1	0																																					
0	0	0	10BT полудуплекс, авто-согласование отключено																																				
0	0	1	10BT дуплекс, авто-согласование отключено																																				
0	1	0	100BT полудуплекс, авто-согласование отключено																																				
0	1	1	100BT дуплекс, авто-согласование отключено																																				
1	0	0	100BT полудуплекс, авто-согласование включено																																				
1	0	1	Не используется																																				
1	1	0	Не используется																																				
46	-	-	-	NC																																			
47	-	-	-	NC																																			
48	AGND	-	GND	<b>Аналоговая земля</b>																																			

Резистор с сопротивлением 12,4 кОм (1%) следует подключить между контактом EXRES1 и аналоговой землей (AGND), как показано ниже.

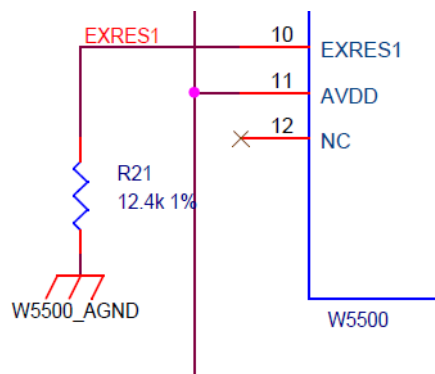


Рисунок 2. Внешний эталонный резистор

Схема калибровки кристалла показана ниже.

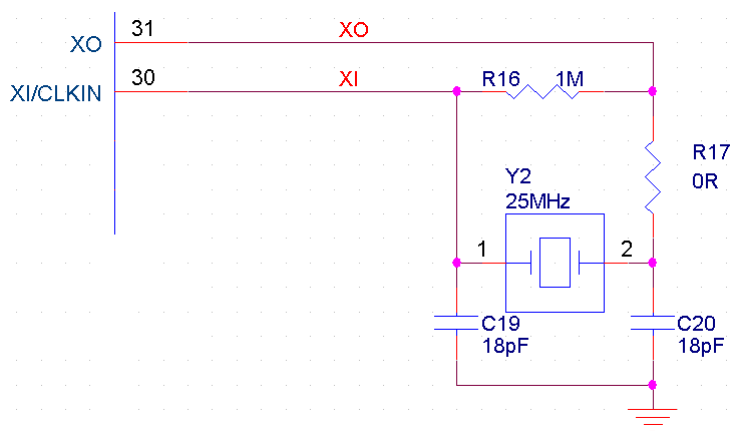


Рисунок 3. Схема калибровки кристалла

## 2 Хост-интерфейс

Микросхема W5500 предоставляет интерфейс шины SPI (последовательного интерфейса периферийных устройств) с 4 типами сигналов (SCSn, SCLK, MOSI, MISO) для внешнего хост-интерфейса и работает в качестве SPI-ведомого.

SPI-интерфейс W5500 может быть подключен к устройству управления многосторонней связью (MCU), как показано на рисунке 4 и рисунке 5 в соответствии с его операционным режимом (режимы данных переменной длины/фиксированной длины), описание которых приведено в главе 2.3 и главе 2.4.

На рисунке 4 шину SPI можно разделить с другими устройствами SPI. Поскольку шина SPI обслуживает W5500, ее нельзя разделить с другими устройствами SPI. Это показано на рисунке 5.

В режиме данных переменной длины (как показано на рисунке 4), имеется возможность разделить шину SPI с другими устройствами SPI. Однако в режиме данных фиксированной длины (как показано на рисунке 5), шина SPI обслуживает W5500 и не может быть разделена с другими устройствами.

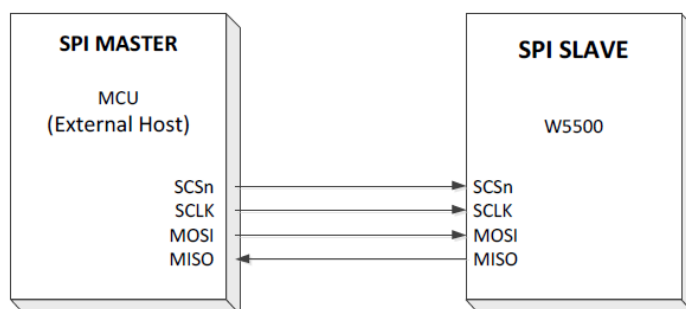


Рисунок 4. Режим данных переменной длины (SCSn управляется хостом)

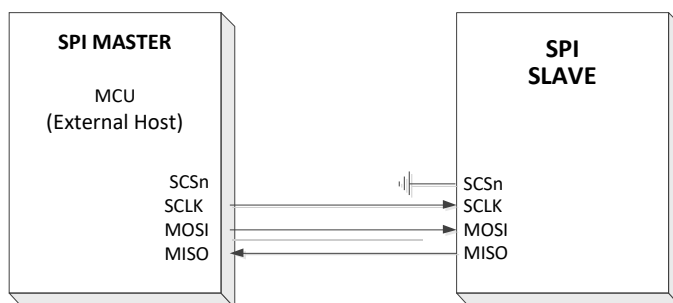


Рисунок 5. Режим данных фиксированной длины (SCSn всегда подключен к земле (Ground))

Протокол SPI определяет четыре операционных режима (Mode 0, 1, 2, 3). Режимы отличаются друг от друга полярностью и фазой тактового сигнала SCLK. SPI-режимы Mode 0 и Mode 3 отличаются друг от друга только полярностью сигнала SCLK в нерабочем состоянии.

В режимах SPI Mode 0 и 3 данные всегда фиксируются на переднем фронте сигнала SCLK и всегда выводятся на заднем фронте сигнала SCLK.

Микросхема W5500 поддерживает режимы SPI Mode 0 и Mode 3. Передача сигналов, как в режиме MOSI, так и в режиме MISO при отправке сигнала MOSI и приеме сигнала MISO используют последовательность передачи от самого старшего разряда (MSB) к самому младшему разряду (LSB). Сигналы MOSI и MISO всегда отправляются или принимаются последовательно от самого старшего разряда (MSB) к самому младшему разряду (LSB).

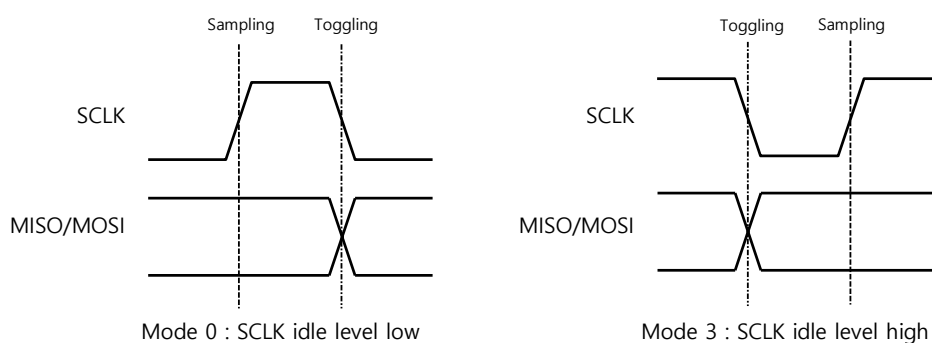


Рисунок 6. SPI-режим 0 и 3

## 2.1 Операционный режим SPI

Микросхема W5500 управляется SPI-фреймом (см. Также главу 2.2 «SPI-фрейм»), который обменивается информацией с внешним хостом. SPI-фрейм W5500 состоит из 3 фаз: фазы адреса, фазы контроля и фазы данных.

Фаза адреса задает 16 бит адреса смещения для регистра W5500 или памяти TX/RX. Фаза контроля задает сегмент, которому принадлежит смещение (заданное фазой адреса), а также задает режим доступа для чтения/записи и операционный режим SPI (режим данных переменной длины/данных фиксированной длины).

Наконец, фаза данных задает данные случайной длины (N-байт,  $1 \leq N$ ) или данные длиной 1 байт, 2 байта и 4 байта.

Если операционный режим SPI установлен как режим данных переменной длины (VDM), сигнал шины SPI SCSn должен управляться внешним хостом с шагом SPI-фрейма.

В режиме данных переменной длины, SCSn Control Start (активация (High-to-Low)) сообщает W5500 о старте SPI-фрейма (фаза адреса), а SCSn Control End (деактивация (Low-to-High)) сообщает W5500 об окончании SPI-фрейма (конец фазы данных случайных N байт).

## 2.2 SPI-фрейм

SPI-фрейм W5500 состоит из 16 бит адреса смещения в фазе адреса, 8 бит фазы контроля и N байт фазы данных, как показано на рисунке 7.

8-битная фаза контроля реконфигурируется разрядами выбора сегмента (BSB[4:0]), разрядом режима доступа для чтения/записи (RWB) и операционным режимом SPI (OM[1:0]).

Разряды выбора сегмента задают сегмент, которому принадлежит адрес смещения.

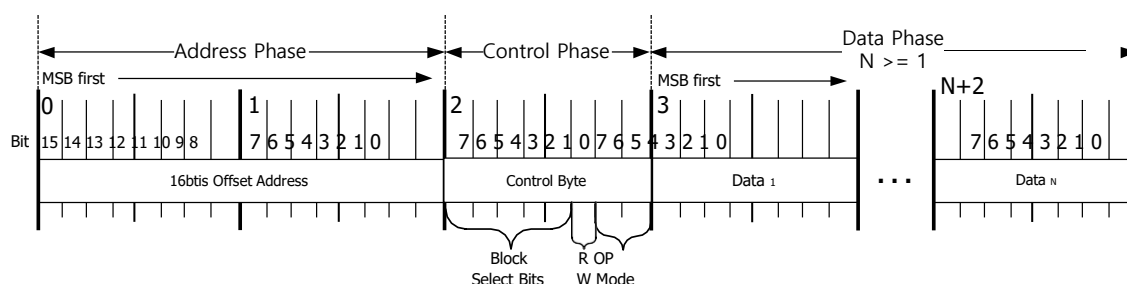


Рисунок 7. Формат SPI-фрейма

Микросхема W5500 поддерживает последовательное чтение/запись данных. Она обрабатывает данные от базы (адрес смещения, который установлен для последовательной обработки данных длиной 2/4/N байт) и последующие данные путем увеличения адреса смещения (нарастающая авто-адресация) на 1.

### 2.2.1 Фаза адреса

Фаза адреса задает 16 бит адреса смещения для регистров W5500 и буферные сегменты TX/RX.

16-битная величина адреса смещения передается последовательно от MSB к LSB.

SPI-фрейм с фазой данных длиной 2/4/N байт поддерживает последовательные чтение/запись данных, при которых адрес смещения автоматически возрастает на 1 при обработке 1 байта данных.



		<table><tr><td>11000</td><td>Зарезервирован</td></tr><tr><td>11001</td><td>Выбирает регистр сокета 6</td></tr><tr><td>11010</td><td>Выбирает буфер сокета 6 TX</td></tr><tr><td>11011</td><td>Выбирает буфер сокета 6 RX</td></tr><tr><td>11100</td><td>Зарезервирован</td></tr><tr><td>11101</td><td>Выбирает регистр сокета 7</td></tr><tr><td>11110</td><td>Выбирает буфер сокета 7 TX</td></tr><tr><td>11111</td><td>Выбирает буфер сокета 7 RX</td></tr></table>	11000	Зарезервирован	11001	Выбирает регистр сокета 6	11010	Выбирает буфер сокета 6 TX	11011	Выбирает буфер сокета 6 RX	11100	Зарезервирован	11101	Выбирает регистр сокета 7	11110	Выбирает буфер сокета 7 TX	11111	Выбирает буфер сокета 7 RX
		11000	Зарезервирован															
		11001	Выбирает регистр сокета 6															
		11010	Выбирает буфер сокета 6 TX															
		11011	Выбирает буфер сокета 6 RX															
		11100	Зарезервирован															
		11101	Выбирает регистр сокета 7															
		11110	Выбирает буфер сокета 7 TX															
		11111	Выбирает буфер сокета 7 RX															
Выбор зарезервированных разрядов может привести к неисправности W5500.																		
2	RWB	<b>Разряд режима доступа для чтения/записи</b> Устанавливает режим доступа для чтения/записи. '0' : Чтение '1' : Запись																
1~0	OM [1:0]	<b>Разряды операционного режима SBI</b> Устанавливают операционный режим SBI. Поддерживается два вида операционного режима SBI: режим данных переменной длины и режим данных фиксированной длины.  - <b>Режим данных переменной длины (VDM)</b> : Длина данных управляется сигналом SCSn. Внешний хост производит активацию сигнала SCSn (High-to-Low) и сообщает W5500 о начале фазы адреса SPI-фрейма. Затем внешний хост передает фазу контроля с OM[1:0]='00'. После передачи N байт фазы данных, сигнал SCSn деактивируется (Low-to-High) и сообщает W5500 о конце фазы данных SPI-фрейма. В режиме VDM SCSn должен управляться внешним хостом через блок SPI-фрейма. (См. также рисунок 4)  - <b>Режим данных фиксированной длины (FDM)</b> : В режиме FDM длина данных устанавливается с помощью OM[1:0], в нем величина '00' отсутствует. Поэтому сигнал SCSn должен быть в состоянии с низким уровнем и иметь тип, соответствующий единице длины (1 байт, 2 байта, 4 байта), в соответствии с величиной OM[1:0]. (См. также рисунок 5.)  В следующей таблице приведены операционные режимы SPI, соответствующие комбинациям OM[1:0].																



		OM[1:0]	Значение
		00	Режим данных переменной длины, фаза данных N байт ( $1 \leq N$ )
		01	Режим данных фиксированной длины, длина данных 1 байт ( $N = 1$ )
		10	Режим данных фиксированной длины, длина данных 2 байта ( $N = 2$ )
		11	Режим данных фиксированной длины, длина данных 4 байта ( $N = 4$ )

### 2.2.3 Фаза данных

В то время, как фаза контроля устанавливается разрядами OM[1:0] операционного режима SPI, фаза данных задается двумя типами различной длины, один тип соответствует длине N байт (режим VDM), а другой - 1/2/4 байтам (режим FDM).

В то же время, 1 байт данных передается посредством сигнала MOSI или MISO от самого старшего разряда (MSB) к самому старшему разряду (LSB) последовательно.

## 2.3 Режим данных переменной длины (VDM)

В режиме VDM длина фазы данных SPI-фрейма определяется сигналом контроля SCSn внешнего хоста. Это означает, что длина фазы данных может быть случайной величиной (любая длина от 1 до N байт), соответствующей сигналу контроля SCSn.

В режиме VDM величина OM[1:0] фазы контроля должна быть равна '00'.

### 2.3.1 Доступ для записи в режиме VDM

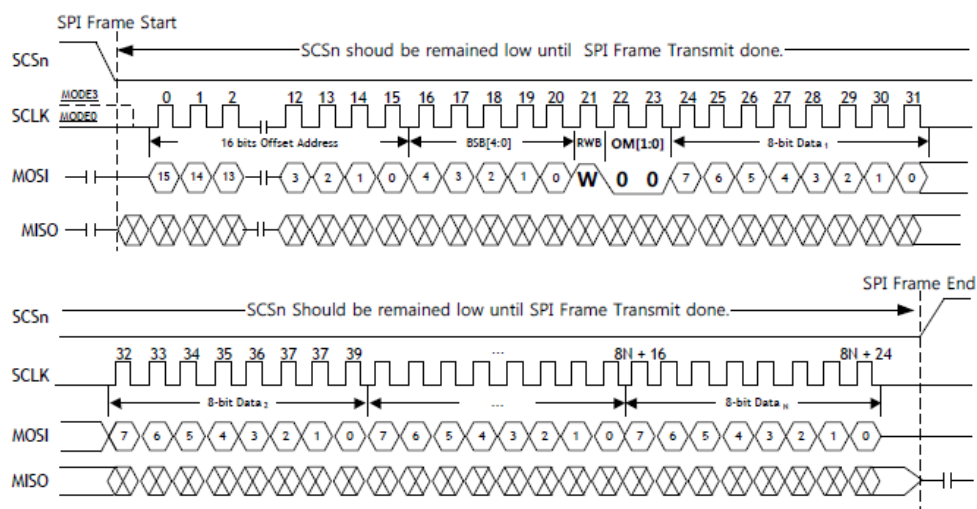


Рисунок 8. Запись SPI-фрейма в режиме VDM

Рисунок 8 демонстрирует SPI-фрейм при получении внешним хостом доступа к W5500 для записи.

В режиме VDM сигнал RWB равен '1' (Запись), OM[1:0] в фазе контроля SPI-фрейма имеет значение '00'. В то же время внешний хост активирует (High-to-Low) сигнал SCSn перед передачей SPI-фрейма. Затем хост передает все разряды SPI-фрейма чипу W5500 посредством сигнала MOSI. Все разряды синхронизированы с задним фронтом сигнала SCLK. После окончания передачи SPI-фрейма хост деактивирует сигнал SCSn (Low-to-High).

При низком уровне сигнала SCSn и продолжении фазы данных возможна поддержка последовательной записи данных.

## Пример доступа для записи 1 байта

Если хост записывает данные 0xAA в 'регистр масок прерываний сокета' (SIMR) блока регистра общего назначения при использовании режима VDM, данные записываются с помощью SPI-фрейма, представленного ниже.

```
Offset Address = 0x0018
BSB[4:0]      '00000'
RWB           '1'
OM[1:0]       '00'
1st Data      = 0xAA
```

Перед передачей SPI-фрейма внешний хост активирует (High-to-Low) сигнал SCSn, затем хост передает 1 бит с синхронизацией переключателя SCLK. Внешний хост деактивирует (Low-to-High) сигнал SCSn в конце передачи SPI-фрейма. (См. также рисунок 9)

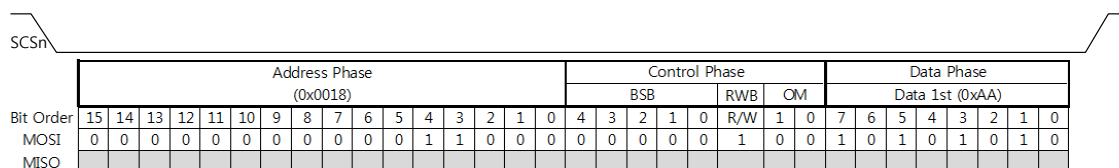


Рисунок 9. Запись регистра SIMR в режиме VDM

## Пример доступа для записи N байт

Если хост записывает данные длиной 5 байт (0x11, 0x22, 0x33, 0x44, 0x55) в буферный блок TX сокета 1 с адресом 0x0040 в режиме VDM, 5 байт данных записываются с помощью SPI-фрейма, приведенного ниже.

```
Offset Address = 0x0040
BSB[4:0]       = '00110'
RWB            = '1'
OM[1:0]        = '00'
1st Data       = 0x11
2nd Data       = 0x22
3rd Data       = 0x33
4th Data       = 0x44
5th Data       = 0x55
```

Доступ для записи N байт представлен на рисунке 10.

5 байт данных (0x11, 0x22, 0x33, 0x44, 0x55) записаны последовательно в буферный блок TX сокета 1 с адресом 0x0040 ~ 0x0044.

Внешний хост активирует (High-to-Low) сигнал SCSn перед передачей SPI-фрейма.

Внешний хост деактивирует (Low-to-High) сигнал SCSn в конце передачи SPI-фрейма.

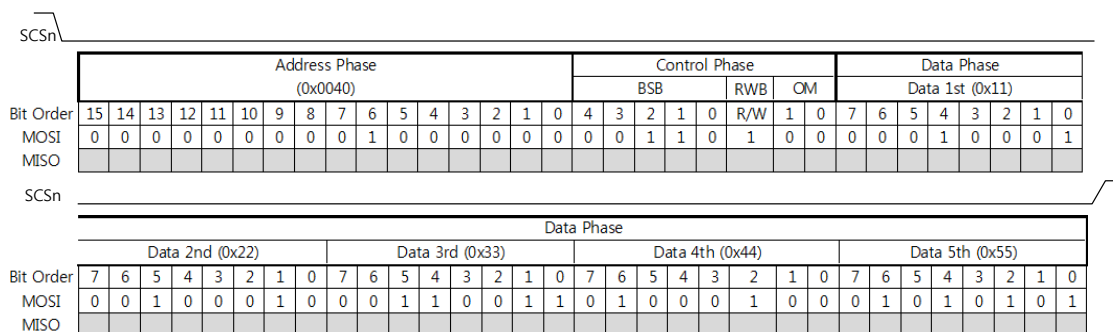


Рисунок 10. Запись 5 байт данных в буферный блок TX сокета 1 0x0040 в режиме VDM

### 2.3.2 Доступ для чтения в режиме VDM

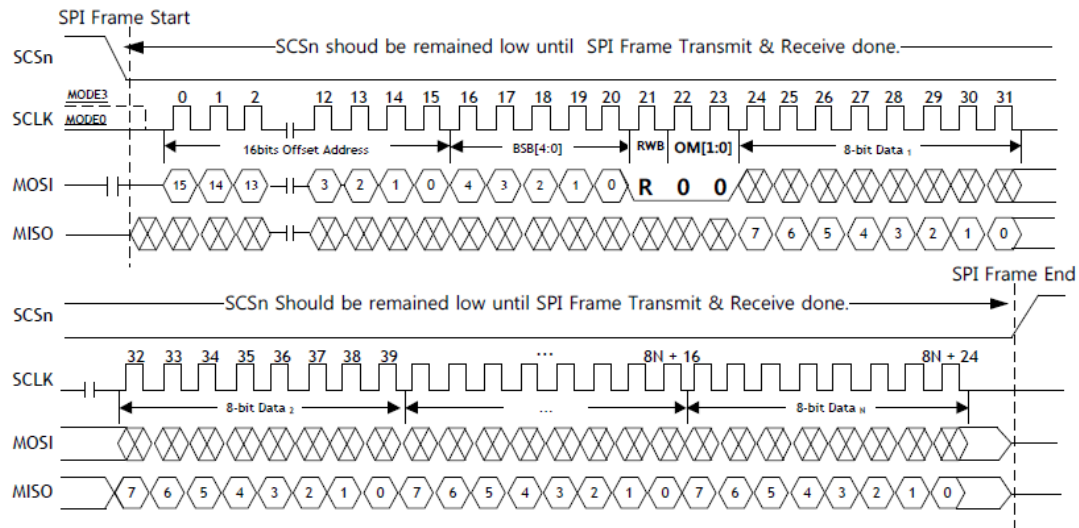


Рисунок 11. Чтение SPI-фрейма в режиме VDM

Рисунок 11 показывает SPI-фрейм в момент получения доступа к W5500 внешним хостом для чтения в режиме VDM, сигнал RWB равен '0' (Запись), OM[1:0] имеет значение '00' в фазе контроля SPI-фрейма. В то же время внешний хост активирует (High-to-Low) сигнал SCSn перед передачей SPI-фрейма.

Затем хост передает W5500 все разряды фаз адреса и контроля посредством сигнала MOSI. Все разряды синхронизированы с задним фронтом сигнала SCLK.

Затем хост получает все разряды фазы данных с синхронизацией переднего фронта выборочного сигнала SCLK с помощью сигнала MISO.

По окончании получения фазы данных хост деактивирует сигнал SCSn (Low-to-High).

Если сигнал SCSn находится на низком уровне и продолжается прием фазы данных, возможна поддержка последовательного чтения данных.

## Пример доступа для чтения 1 байта

Когда хост читает ‘регистр статуса сокета’ (S7\_SR) блока регистра сокета 7 в режиме VDM, данные читаются с помощью SPI-фрейма, приведенного ниже. Пусть S7\_SR равен ‘SOCK\_ESTABLISHED (0x17)’.

```
Offset Address = 0x0003
BSB[4:0]       = '11101'
RWB            = '0'
OM[1:0]        = '00'
1st Data      = 0x17
```

Перед передачей SPI-фрейма внешний хост активирует (High-to-Low) сигнал SCSn, затем хост передает W5500 фазы адреса и контроля посредством сигнала MOSI. Затем хост получает фазу данных от сигнала MISO.

После окончания получения фазы данных хост деактивирует сигнал SCSn (Low-to-High). (См. также рисунок 12)

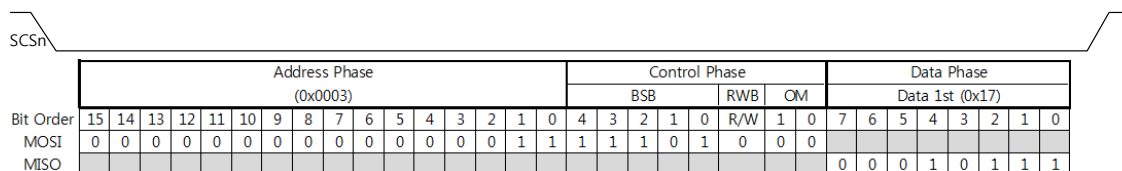


Рисунок 12. Чтение S7\_SR в режиме VDM

## Пример доступа для чтения N байт

Если хост читает данные длиной 5 байт (0xAA, 0xBB, 0xCC, 0xDD, 0xEE) из буферного блока RX сокета 3 по адресу 0x0100 в режиме VDM, 5 байт данных читаются с помощью SPI-фрейма, приведенного ниже.

```
Offset Address = 0x0100
BSB[4:0]       = '01111'
RWB            = '0'
OM[1:0]        = '00'
1st Data       = 0xAA
2nd Data       = 0xBB
3rd Data       = 0xCC
4th Data       = 0xDD
5th Data       = 0xEE
```

Дооступ для чтения N байт показан на рисунке 13.

Данные длиной 5 байт (0xAA, 0xBB, 0xCC, 0xDD, 0xEE) прочитаны последовательно из буферного блока RX сокета 3 по адресу 0x0100 ~ 0x0104.

Внешний хост активирует (High-to-Low) сигнал SCSn перед передачей SPI-фрейма. Внешний хост деактивирует (Low-to-High) сигнал SCSn в конце фазы данных SPI-фрейма.

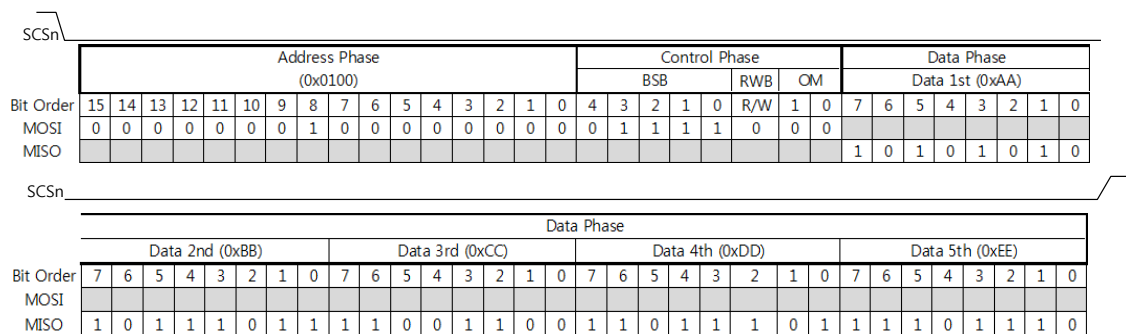


Рисунок 13. Чтение данных длиной 5 байт из буферного блока RX сокета 3 0x0100 в режиме VDM

---

## 2.4 Режим данных фиксированной длины (FDM)

Режим FDM может быть использован, если внешний хост не может управлять сигналом SCSn.

Сигнал SCSn должен быть связан с низким уровнем (всегда подключен к земле GND), шину SPI невозможно разделить с другими устройствами SPI. (См. также рисунок 5)

В режиме VDM длина фазы данных управляется сигналом контроля SCSn.

Однако в режиме FDM длина фазы данных управляется величиной OM[1:0] ('01' / '10' / '11'), которая является разрядами операционного режима SPI фазы контроля.

Поскольку SPI-фрейм в режиме FDM является точно таким же, как SPI-фрейм в режиме VDM (SPI-фрейм длиной 1 байт, 2 байта, 4 байта) за исключением контроля сигнала SCSn и установок OM[1:0], подробности режима FDM не описаны в данном разделе.

Не рекомендуется использовать режим FGM, если этого возможно избежать. Кроме того, используйте только SPI-фреймы длиной 1/2/4 байта, как описано в главе 2.4.1 и главе 2.4.2'. Использование SPI-фрейма с другой длиной данных приведет к неисправности микросхемы W5500.



## 2.4.1 Доступ для записи в режиме FDM

### Доступ для записи 1 байта

Bit Order		Address Phase (Any)																Control Phase						Data Phase										
																		BSB (Any)				RWB	OM		Data 1st (any)									
		15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	4	3	2	1	0	R/W	1	0	7	6	5	4	3	2	1	0	
MOSI		*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	1	0	1	*	*	*	*	*	*	*	*	
MISO																																		

Рисунок 14. SPI-фрейм записи данных длиной 1 байт в режиме FDM

### Доступ для записи 2 байтов

Bit Order	Address Phase (Any)																Control Phase						Data Phase										
	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	BSB				R/W	1	0	Data 1st (any)									
																	4	3	2	1				0	7	6	5	4	3	2	1	0	
MOSI	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	1	1	0	*	*	*	*	*	*	*	*	*
MISO																									*	*	*	*	*	*	*	*	*

Bit Order	Data Phase Data 2nd (any)							
	7	6	5	4	3	2	1	0
	*	*	*	*	*	*	*	*
MOSI	*	*	*	*	*	*	*	*
MISO								

Рисунок 15. SPI-фрейм записи данных длиной 2 байта в режиме FDM

### Доступ для записи 4 байтов

		Address Phase (Any)																Control Phase						Data Phase									
																		BSB			RWB		OM	Data 1st (any)									
Bit Order		15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	4	3	2	1	0	R/W	1	0	7	6	5	4	3	2	1	0
MOSI		*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	1	1	1	*	*	*	*	*	*	*	*
MISO																																	

Bit Order	Data Phase								Data Phase								Data Phase							
	Data 2nd (any)								Data 3rd (any)								Data 4th (any)							
	7	6	5	4	3	2	1	0	7	6	5	4	3	2	1	0	7	6	5	4	3	2	1	0
MOSI	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*
MISO																								

Рисунок 16. SPI-фрейм записи данных длиной 4 байта в режиме FDM

## 2.4.2 Доступ для чтения в режиме FDM

### Доступ для чтения 1 байта

		Address Phase (Any)																Control Phase				Data Phase											
																		BSB (Any)				RWB	OM	Data 1st (Any)									
Bit Order		15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	4	3	2	1	0	R/W	1	0	7	6	5	4	3	2	1	0
MOSI		*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	0	<b>0</b>	<b>1</b>								
MISO																										*	*	*	*	*	*	*	*

Рисунок 17. SPI-фрейм для чтения данных длиной 1 байт в режиме FDM

### Доступ для чтения 2 байтов

		Address Phase (Any)																Control Phase						Data Phase										
																		BSB (Any)				RWB	OM		Data 1st (Any)									
Bit Order		15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	4	3	2	1	0	R/W	1	0	7	6	5	4	3	2	1	0	
MOSI		*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	0	<b>1</b>	<b>0</b>								
MISO																										*	*	*	*	*	*	*	*	

Bit Order	Data Phase Data 2nd (Any)							
	7	6	5	4	3	2	1	0
	*	*	*	*	*	*	*	*
MOSI								
MISO								

Рисунок 18. SPI-фрейм для чтения данных длиной 2 байта в режиме FDM

### Доступ для чтения 4 байтов

		Address Phase (Any)																Control Phase						Data Phase										
																		BSB (Any)				RWB	OM		Data 1st (Any)									
Bit Order		15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	4	3	2	1	0	R/W	1	0	7	6	5	4	3	2	1	0	
MOSI		*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	0	<b>1</b>	<b>1</b>								
MISO																										*	*	*	*	*	*	*	*	

Bit Order	Data Phase Data 2nd (Any)								Data Phase Data 3rd (Any)								Data Phase Data 4th (Any)							
	7	6	5	4	3	2	1	0	7	6	5	4	3	2	1	0	7	6	5	4	3	2	1	0
	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*
MOSI																								
MISO																								

Рисунок 19. SPI-фрейм для чтения данных длиной 4 байта в режиме FDM

### 3 Организация регистра и памяти

Микросхема W5500 имеет один блок регистра общего назначения, восемь блоков регистров сокетов и буферные блоки TX/RX, размещенные в каждом сокете. Каждый блок выбирается значением BSB[4:0](разряд выбора блока) SPI-фрейма. Рисунок 20 показывает выбранный значением BSB[4:0] блок и допустимый диапазон значений адреса смещения буферных блоков TX/RX сокета. Буферный блок TX каждого сокета существует физически в одном диапазоне памяти величиной 16 кбайт и изначально размещен в 2 кбайтах памяти. Точно также, буферный блок RX каждого сокета существует физически в одном диапазоне памяти величиной 16 кбайт и изначально размещен в 2 кбайтах.

Независимо от размера размещения буфера TX/RX каждого сокета, доступ к нему может быть получен в 16-битном диапазоне адреса смещения (от 0x0000 до 0xFFFF).

См. главу 3.3' для более подробной информации об организации 16 кбайт памяти TX/RX и методах доступа.

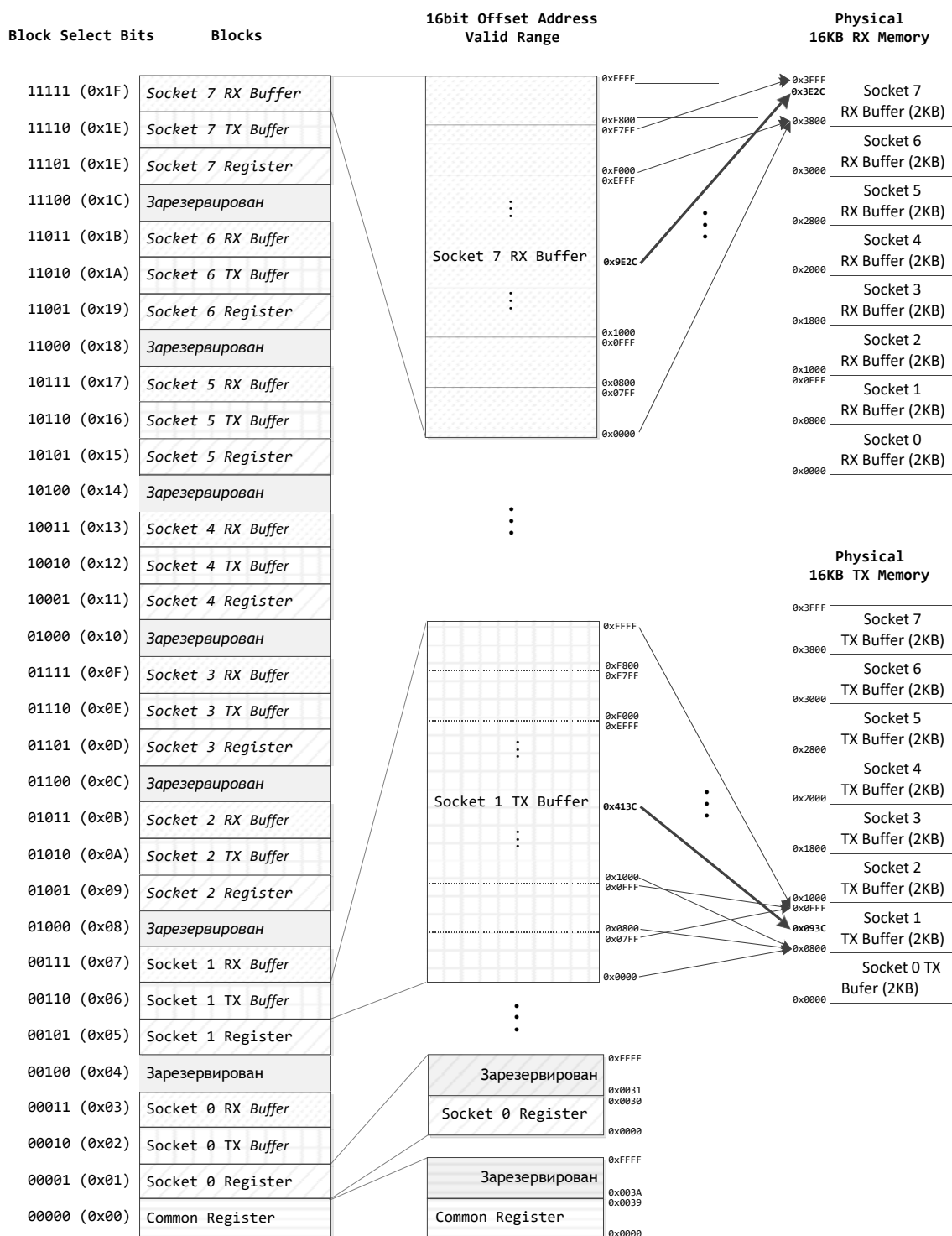


Рисунок 20. Организация регистра и памяти

### 3.1 Блок регистра общего назначения

Блок регистра общего назначения задает конфигурацию общей информации чипа W5500, такой, как Ip-адрес и MAC-адрес. Этот блок может быть выбран с помощью величины BSB[4:0] SPI-фрейма. Таблица 3 определяет адреса смещений регистров в этом блоке. Для более детальной информации о каждом регистре см. главу 4.1.

Таблица 3. Адрес смещения для регистра общего назначения

Смещение	Регистр	Смещение	Регистр	Смещение	Регистр
0x0000	Режим (MR)	0x0013	Таймер низкого уровня прерывания (INTLEVEL0)	0x0021	(PHAR3)
0x0001	Адрес шлюза (GAR0)	0x0014	(INTLEVEL1)	0x0022	(PHAR4)
0x0002	(GAR1)		Прерывание	0x0023	(PHAR5)
0x0003	(GAR2)	0x0015	(IR)		Идентификация сессии PPP (PSID0)
0x0004	(GAR3)		Маска прерываний (IMR)	0x0024	(PSID1)
0x0005	Адрес маски подсети (SUBR0)	0x0016			Максимальный размер сегмента PPP (PMRU0)
0x0006	(SUBR1)	0x0017	Прерывание сокета (SIR)	0x0025	(PMRU1)
0x0007	(SUBR2)		Маска прерывания сокета (SIMR)	0x0026	Недоступный IP-адрес (UIPR0)
0x0008	(SUBR3)	0x0018		0x0027	(UIPR1)
0x0009	Физический адрес отправителя (SHAR0)		Время повторной попытки (RTR0)	0x0028	(UIPR2)
0x000A	(SHAR1)	0x0019	(RTR1)	0x0029	(UIPR3)
0x000B	(SHAR2)	0x001A		0x002A	(UIPR3)
0x000C	(SHAR3)		Число повторных попыток (RCR)	0x002B	Недоступный порт (UPORTR0)
0x000D	(SHAR4)	0x001B		0x002C	(UPORTR1)
0x000E	(SHAR5)	0x001C	Таймер запроса PPP LCP (PTIMER)	0x002D	Конфигурация PHY (PHYCFGR)
0x000F	Ip-адрес отправителя (SIPR0)		Магическое число PPP LCP (PMAGIC)	0x002E	
0x0010	(SIPR1)	0x001D		0x002F	Зарезервирован
0x0011	(SIPR2)		MAC-адрес получателя PPP (PHAR0)	~	
0x0012	(SIPR3)	0x001E	(PHAR1)	0x0038	
		0x001F	(PHAR2)		Версия чипа (VERSIONR)
		0x0020		0x0039	
0x003A ~ 0xFFFF			Зарезервирован		

## 3.2 Блок регистра сокетa

Микросхема W5500 поддерживает 8 сокетов для каналов связи. Каждый сокет управляется блоком регистра сокетa  $n$  (если  $0 \leq n \leq 7$ ). Величину  $n$  регистра сокетa  $n$  можно выбрать с помощью значения BSB[4:0] SPI-фрейма. В таблице 4 определены 16-битные адреса смещения регистров в блоке регистра сокетa  $n$ .

Для более подробной информации по каждому регистру см. главу 4.2.

Таблица 4. Адрес смещения блоке регистра сокетa  $n$  ( $0 \leq n \leq 7$ )

Смещение	Регистр	Смещение	Регистр	Смещение	Регистр
0x0000	Сокет $n$ Режим (Sn_MR)	0x0010	Порт назначения сокетa $n$ (Sn_DPORT0)	0x0024	Сокет $n$ TX Write Указатель
0x0001	Команда сокетa $n$ (Sn_CR)	0x0011	(Sn_DPORT1)	0x0025	(Sn_TX_WR0) (Sn_TX_WR1)
0x0002	Socket $n$ Interrupt (Sn_IR)	0x0012	Сокет $n$ Максимальный размер сегмента (Sn_MSSR0)	0x0026	Сокет $n$ Полученный RX Размер
0x0003	Socket $n$ Status (Sn_SR)	0x0013	(Sn_MSSR1)	0x0027	(Sn_RX_RSR0) (Sn_RX_RSR1)
0x0004	Socket $n$ Source Port (Sn_PORT0)	0x0014	Зарезервирован	0x0028	Socket $n$ RX Read Pointer (Sn_RX_RD0)
0x0005	(Sn_PORT1)	0x0015	Socket $n$ IP TOS (Sn_TOS)	0x0029	(Sn_RX_RD1)
0x0006	Сокет $n$ Назначение Физический адрес (Sn_DHAR0)	0x0016	Socket $n$ IP TTL (Sn_TTL)	0x002A	Сокет $n$ RX Write Указатель
0x0007	(Sn_DHAR1)	0x0017	Зарезервирован	0x002B	(Sn_RX_WR0) (Sn_RX_WR1)
0x0008	(Sn_DHAR2)	0x001D	Зарезервирован	0x002C	Маска прерывания сокетa $n$ (Sn_IMR)
0x0009	(Sn_DHAR3)	0x001E	Приемный буфер сокетa $n$ Размер (Sn_RXBUF_SIZE)	0x002D	Socket $n$ Fragment Смещение в заголовке IP (Sn_FRAG0)
0x000A	(Sn_DHAR4)	0x001F	Сокет $n$ Размер буфера передачи (Sn_TXBUF_SIZE)	0x002E	(Sn_FRAG1)
0x000B	(Sn_DHAR5)	0x0020	Socket $n$ TX Free Size (Sn_TX_FSR0)	0x002F	Таймер постоянного соединения (Sn_KPALVTR)
0x000C	Сокет $n$ Ip-адрес назначения (Sn_DIPR0)	0x0021	(Sn_TX_FSR1)	0x0030	Зарезервирован
0x000D	(Sn_DIPR1)	0x0022	Socket $n$ TX Read Pointer (Sn_TX_RD0)	~	
0x000E	(Sn_DIPR2)	0x0023	(Sn_TX_RD1)	0xFFFF	
0x000F	(Sn_DIPR3)				

---

### 3.3 Память

Микросхема W5500 имеет один участок памяти TX размером 16 кбайт для буферных блоков TX сокета n и один участок памяти RX размером 16 кбайт для буферных блоков RX сокета n.

16 кбайт памяти TX изначально размещены в памяти размером 2 кбайта для буферного блока каждого сокета TX (2кбайт X 8 = 16кбайт). Изначально размещенные 2 кбайта памяти буфера сокета n TX могут быть переразмещены с помощью команды 'Socket n TX Buffer Size Register (Sn\_TXBUF\_SIZE)'.

Как только все регистры Sn\_TXBUF\_SIZE сконфигурированы, буфер сокета TX размещен в конфигурируемой памяти TX размером 16 кбайт, назначенной последовательно сокетам от 0 до 7. Адрес его физической памяти автоматически задается в памяти TX размером 16 кбайт. Следовательно, в случае ошибки передачи данных, общая сумма Sn\_TXBUF\_SIZE не должна превышать 16.

Метод распределения памяти RX размером 16 кбайт не отличается от метода распределения памяти TX размером 16 кбайт. 16 кбайт памяти RX изначально размещены в буферном блоке размером 2 кбайта для каждого сокета (2кбайт X 8 = 16кбайт). Изначально размещенные 2 кбайта памяти буфера сокета n RX могут быть переразмещены с помощью команды 'Socket n RX Buffer Size Register (Sn\_RXBUF\_SIZE)'.

Как только все регистры Sn\_RXBUF\_SIZE сконфигурированы, буфер сокета RX размещен в конфигурируемой памяти RX размером 16 кбайт, назначенной последовательно сокетам от 0 до 7. Адрес физической памяти буфера RX сокета автоматически задается в памяти RX размером 16 кбайт. Следовательно, общая сумма Sn\_RXBUF\_SIZE не должна превышать 16, в случае превышения может случиться ошибка приема данных.

Для распределения 16 кбайт памяти TX/RX используются Sn\_TXBUF\_SIZE и Sn\_RXBUF\_SIZE, см. главу 4.2.

Буферный блок TX сокета n, размещенный в 16 кбайтах памяти TX является буфером для хранения данных, которые должен отправить хост. 16 бит адреса смещения буферного блока TX сокета n имеет адресное пространство размером 64 кбайт в диапазоне от 0x0000 до 0xFFFF и конфигурируется с помощью команд 'Socket n TX Write Pointer Register (Sn\_TX\_WR)' и 'Socket n TX Read Pointer Register(Sn\_RX\_RD)'. Однако, 16 бит адреса смещения автоматически конвертируются в физический адрес для получения доступа к 16 кбайтам памяти TX, как показано на рисунке 20. Информацию о Sn\_TX\_WR и Sn\_TX\_RD см. в главе 4.2.

Буферный блок RX сокета n, размещенный в 16 кбайт памяти RX является буфером для хранения данных, полученных через Ethernet. 16 бит адреса смещения буферного блока RX сокета n имеет адресное пространство размером 64 кбайт в диапазоне от 0x0000 до 0xFFFF и конфигурируется с помощью команд 'Socket n RX RD Pointer Register (Sn\_RX\_RD)' и 'Socket n RX Write Pointer Register (Sn\_RX\_WR)'. Однако, 16 бит адреса смещения автоматически конвертируются в физический адрес для получения доступа к 16 кбайтам памяти RX, как показано на рисунке 20. Информацию о Sn\_RX\_RD и Sn\_RX\_WR см. в главе 4.2.

---

## 4 Описания регистров

### 4.1 Регистры общего назначения

MR (Регистр режима работы) [R/W] [0x0000] [0x00]<sup>2</sup>

MR используется для сброса S/W, режима блокировки ping и режима PPPoE.

7	6	5	4	3	2	1	0
RST	Зарезервирован	WOL	PB	PPPoE	Зарезервирован	FARP	Зарезервирован

Разряд	Символ	Описание
7	RST	Если этот разряд равен '1', все внутренние регистры будут инициализированы. При сбросе S/W он будет автоматически сброшен на '0'.
6	Зарезервирован	Зарезервирован
5	WOL	<p><b>Пробуждение при подключении к локальной сети LAN</b></p> <p>0 : Отключить режим WOL 1 :</p> <p>Включить режим WOL</p> <p>Если режим WOL включен и полученный по протоколу UDP магический пакет (magic packet) успешно обработан, PIN прерывания (INTn) активируется на низкий уровень. При использовании режима WOL сокет UDP должен открываться номером порта любого источника. (Используйте Socket n Mode Register (Sn_MR) для открытия сокета.)</p> <p>Примечание: Магический пакет UDP, поддерживаемый W5500, состоит из 6 байт потока синхронизации ('0xFFFFFFFF') и 16 раз поток Мас-адресов приемника в полезной нагрузке UDP. Такая опция, как пароль, игнорируется.</p> <p>Для режима WOL можно использовать номер порта любого UDP-источника.</p>
4	PB	<p><b>Режим блокировки ping</b></p> <p>0 : Отключить блокировку ping</p> <p>1: Включить блокировку ping</p> <p>Если этот разряд равен '1', блокируется отклик на запрос ping.</p>
3	PPPoE	<p><b>Режим PPPoE</b></p> <p>0 : Отключить режим PPPoE 1:</p> <p>Включить режим PPPoE</p> <p>При использовании линии ADSL, этот разряд должен быть равен '1'.</p>
2	Зарезервирован	Зарезервирован
1	FARP	<b>Принудительное использование протокола ARP</b>

<sup>2</sup> Запись регистра: [Read/Write/ReadClearWrite1] [Address] [Reset value];  
ReadClearWrite1 (RCW1) ПО имеет возможность как прочитать этот разряд, так и очистить его путем записи 1. Запись '0' не меняет значение разряда.



		0 : Отключить режим форсирования ARP 1: Включить режим форсирования ARP В режиме форсирования ARP принудительно отправляется запрос ARP при каждой отправке данных.
0	Зарезервирован	Зарезервирован

#### **GAR (регистр Ip-адреса шлюза) [R/W] [0x0001 - 0x0004] [0x00]**

GAR конфигурирует адрес шлюза по умолчанию.

Ex) В случае “192.168.0.1”

0x0001	0x0002	0x0003	0x0004
192 (0xC0)	168 (0xA8)	0 (0x00)	1 (0x01)

#### **SUBR (Регистр маски подсети) [R/W] [0x0005 - 0x0008] [0x00]**

SUBR конфигурирует адрес маски подсети.

Ex) В случае “255.255.255.0”

0x0005	0x0006	0x0007	0x0008
255 (0xFF)	255 (0xFF)	255 (0xFF)	0 (0x00)

#### **SHAR (Регистр физического адреса источника) [R/W] [0x0009 - 0x000E] [0x00]**

SHAR конфигурирует физический адрес источника.

Ex) В случае “00.08.DC.01.02.03”

0x0009	0x000A	0x000B	0x000C	0x000D	0x000E
0x00	0x08	0xDC	0x01	0x02	0x03

#### **SIPR (Регистр IP-адреса источника) [R/W] [0x000F - 0x0012] [0x00]**

SIPR конфигурирует IP-адрес источника.

Ex) В случае “192.168.0.2”

0x000F	0x0010	0x0011	0x0012
192 (0xC0)	168 (0xA8)	0 (0x00)	2 (0x02)

# INTLEVEL (Регистр таймера низкого уровня прерывания) [R/W] [0x0013 - 0x0014] [0x0000]

INTLEVEL устанавливает время ожидания активации прерывания ( $I_{AWT}$ ). При прерывании PIN прерывания (INTn) активирует низкий уровень по прошествии времени INTLEVEL.

$$I_{AWT} = (INTLEVEL + 1) \times \frac{1}{PLL_{clk}^3} \times 4 \quad (\text{when } INTLEVEL > 0)$$

Уравнение 1 времени ожидания активации прерывания

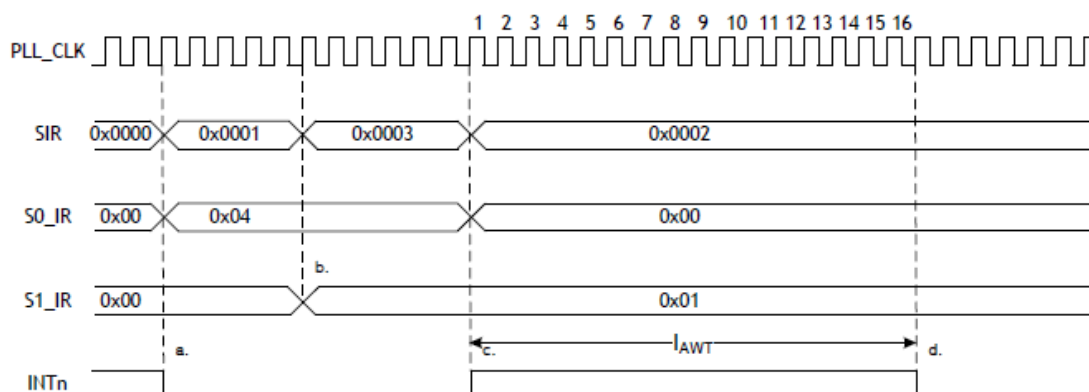


Рисунок 21. Хронометрирование INTLEVEL

- При возникновении прерывания из-за истечения времени ожидания битам SO\_IR[3] и SIR[0] присваивается значение '1', а затем INTn PIN активируется на низкий уровень.
- Если прерывание соединения сокета 1 возникает перед тем, как завершена обработка предыдущего прерывания, разрядам S1\_IR[0] и SIR[1] присваивается значение '1', а INTn PIN по-прежнему находится на низком уровне.
- Если хост полностью обработал предыдущее прерывание путем очистки разряда SO\_IR[3], INTn PIN деактивируется на высокий уровень, но S1\_IR[0] и SIR[1] по-прежнему равны '1'.
- Несмотря на то, что разряды S1\_IR[0] и SIR[1] равны '1', INTn не может быть активирован на низкий уровень в течение времени INTLEVEL. По истечении времени INTLEVEL INTn будет активировано на низкий уровень.

<sup>3</sup> PLL<sub>clk</sub> is 150MHz

## IR (Регистр прерывания) [R/W] [0x0015] [0x00]

IR указывает статус прерывания. Каждый разряд IR может быть очищен, если хост запишет значение '1' в каждый разряд. Если IR не равен '0x00', INTn PIN активирован на низком уровне до тех пор, пока IR не станет равным '0x00'.

7	6	5	4	3	2	1	0
CONFLICT	UNREACH	PPPoE	MP	Зарезервирован	Зарезервирован	Зарезервирован	Зарезервирован

Разряд	Символ	Описание
7	CONFLICT	<b>Конфликт IP</b> Разряду присваивается значение '1', если в полученном запросе ARP собственный IP-адрес источника совпадает с IP-адресом отправителя.
6	UNREACH	<b>Адресат недоступен</b> При получении пакета ICMP (Порт назначения недоступен), этому разряду присваивается значение '1'. Если этот разряд равен '1', информация адресата, такая, как IP-адрес и номер порта, может быть проверена с помощью соответствующих UIPR и UPORTR.
5	PPPoE	<b>Закрытие подключения PPPoE</b> Этот разряд устанавливается, если в течение режима PPPoE связь по протоколу PPPoE отключается.
4	MP	<b>Магический пакет</b> Этот разряд устанавливается, если включен режим WOL и получен магический пакет по UDP.
3-0	Зарезервирован	Зарезервирован

## IMR (Регистр маски прерывания) [R/W][0x0016][0x00]

IMR используется, чтобы маскировать прерывания. Каждый разряд IMR соответствует разряду IR. Если какой-нибудь разряд IMR равен '1' и соответствующий разряд IR равен '1', то произойдет прерывание. Иными словами, если какой-нибудь разряд IMR равен '0', прерывание не произойдет, даже если соответствующий разряд IR равен '1'.

7	6	5	4	3	2	1	0
IM_IR7	IM_IR6	IM_IR5	IM_IR4	Зарезервирован	Зарезервирован	Зарезервирован	Зарезервирован

Разряд	Символ	Описание
7	IM_IR7	Маска прерывания конфликта IP 0: Отключить прерывание конфликта IP 1: Включить прерывание конфликта IP
6	IM_IR6	Маска прерывания из-за недоступного адресата 0: Отключить прерывание из-за недоступного адресата 1: Включить прерывание из-за недоступного адресата
5	IM_IR5	Маска прерывания закрытия PPPoE 0: Отключить прерывание закрытия PPPoE 1: Включить прерывание закрытия PPPoE
4	IM_IR4	Маска прерывания магического пакета 0: Отключить прерывание магического пакета 1: Включить прерывание магического пакета
3~0	Зарезервирован	Зарезервирован

## SIR (Регистр прерывания сокета) [R/W] [0x0017] [0x00]

SIR указывает на статус прерывания сокета. Каждый разряд SIR будет равен '1' до тех пор, пока хост не очистит Sn\_IR. Если Sn\_IR не равен '0x00', n-й разряд SIR равен '1' и INTn PIN активирован до тех пор, пока SIR не станет равным '0x00'.

7	6	5	4	3	2	1	0
S7_INT	S6_INT	S5_INT	S4_INT	S3_INT	S2_INT	S1_INT	S0_INT

Разряд	Символ	Описание
7 ~ 0	Sn_INT	При прерывании сокета n, n-й разряд SIR становится равным '1'.

## SIMR (Регистр маски прерывания сокета) [R/W] [0x0018] [0x00]

Каждый разряд SIMR соответствует разряду SIR. Прерывание произойдет, если какой-нибудь разряд SIMR станет равным '1' и соответствующий разряд SIR станет равен '1'. Иными словами, если какой-нибудь разряд SIMR равен '0', прерывание не произойдет, даже если соответствующий разряд SIR равен '1'.

7	6	5	4	3	2	1	0
S7_IMR	S6_IMR	S5_IMR	S4_IMR	S3_IMR	S2_IMR	S1_IMR	S0_IMR

Разряд	Символ	Описание
7 ~ 0	Sn_IMR	Маска прерывания сокета n (Sn_INT) 0: Отключить прерывание сокета n 1: Включить прерывание сокета n

## RTR (Регистр времени выполнения повторных попыток) [R/W] [0x0019 - 0x001A] [0x07D0]

RTR определяет период тайм-аута повторной передачи. Единица периода тайм-аута равна 100 мкс и по умолчанию RTR равно '0x07D0' или '2000'. Таким образом, период тайм-аута по умолчанию равен 200 мс (100 мкс X 2000).

В течение времени, заданного, W5500 ждет ответа на пакет, отправленный с помощью Sn\_CR(команды CONNECT, DISCON, CLOSE, SEND, SEND\_MAC, SEND\_KEEP) от равноправного участника сети. Если участник сети не отвечает в течение времени RTR, W5500 снова отправляет пакет или запускает тайм-аут.

Ex) Если период тайм-аута установлен равным 400 мс,  $RTR = (400 \text{ мс} / 1 \text{ мс}) \times 10 = 4000(0x0FA0)$

0x0019	0x001A
0x0F	0xA0

## RCR (Регистр счетчика повторных попыток) [R/W] [0x001B] [0x08]

RCR задает число попыток повторной передачи. Если повторная передача происходит 'RCR+1' раз, запускается прерывание тайм-аута (Sn\_IR[TIMEOUT] = '1').

Ex) RCR = 0x0007

0x001B
0x07

Конфигурация тайм-аута W5500 может быть осуществлена с помощью RTR и RCR. W5500 имеет два типа тайм-аута, таких, как протокол переопределения адресов (ARP) и повторная передача по протоколу TCP.

При использовании ARP (См. стандарт, <http://www.ietf.org/rfc.html>) при тайм-ауте повторной передачи W5500 автоматически посылает ARP-запрос на IP-адрес участника сети, чтобы получить информацию о MAC-адресе (использованного для коммуникации IP, UDP или TCP). Во время ожидания ARP-ответа от участника сети, если ответ не приходит в течение заданного времени RTR, запускается временный тайм-аут и снова посылается ARP-запрос. Это повторяется 'RCR + 1' раз. Если после повторения ARP-запросов 'RCR+1' раз на них не приходит ответа, запускается окончательный тайм-аут и Sn\_IR(TIMEOUT) становится равным '1'. Время окончательного тайм-аута ( $ARP_{TO}$ ) ARP-запросов вычисляется по формуле, приведенной ниже.

$$ARP_{TO} = (RTR \times 0.1ms) \times (RCR + 1)$$

При тайм-ауте повторной передачи TCP-пакета W5500 отправляет TCP-пакеты (пакеты SYN, FIN, RST, DATA) и ожидает подтверждения (ACK) в течение времени, заданного RTR и RCR. Если нет подтверждения ACK от участника сети, запускается временный тайм-аут и повторно отправляется TCP-пакет.

Повторные передачи происходят 'RCR+1' раз. Если повторная передача TCP-пакета происходит 'RCR+1' раз и ответа на отправку TCP нет, запускается окончательный тайм-аут и Sn\_IR(TIMEOUT) становится равным '1'. Время окончательного тайм-аута (TCP\_TO) поавторных TCP-передач вычисляется по формуле, приведенной ниже.

$$TCP_{TO} = \left( \sum_{N=0}^M (RTR \times 2^N) + ((RCR - M) \times RTR_{MAX}) \right) \times 0.1ms$$

N : Счетчик повторных передач,  $0 \leq N \leq M$

M : Минимальная величина, если  $RTR \times 2^{(M+1)} > 65535$  and  $0 \leq M \leq RCR$  RTRMAX :  $RTR \times 2^M$

Ex) Если RTR = 2000(0x07D0), RCR = 8(0x0008),

$ARP_{TO} = 2000 \times 0,1 \text{ мс} \times 9 = 1800 \text{ мс} = 1,8 \text{ с}$

$TCP_{TO} = (0x07D0 + 0x0FA0 + 0x1F40 + 0x3E80 + 0x7D00 + 0xFA00 + 0xFA00 + 0xFA00 + 0xFA00) \times 0,1 \text{ мс}$   
 $= (2000 + 4000 + 8000 + 16000 + 32000 + ((8 - 4) \times 64000)) \times 0,1 \text{ мс}$   
 $= 318000 \times 0,1 \text{ мс} = 31,8 \text{ с}$

**PTIMER (Регистр таймера запроса протокола управления каналом PPP) [R/W] [0x001C] [0x0028]**

PTIMER задает время отправки эхо-запросов LCP. Единица времени равна 25 мс.

Ex) в случае, если PTIMER равен 200,

$200 \times 25(\text{мс}) = 5000(\text{мс}) = 5 \text{ секунд}$

**PMAGIC (Регистр магического числа протокола управления каналом PPP) [R/W] [0x001D] [0x00]**

PMAGIC конфигурирует магическое число размером 4 байта, которое используется при эхо-запросах LCP.

Ex) PMAGIC = 0x01

0x001D

0x01

Магическое число LCP = 0x01010101

## PHAR (Регистр физического адреса адресата в режиме

PPPoE) [R/W] [0x001E-0x0023] [0x0000]

PHAR должен быть записан в физический адрес сервера PPPoE, полученный в процессе подключения по PPPoE

Ex) В случае, если физический адрес адресата равен 00:08:DC:12:34:56

0x001E	0x001F	0x0020	0x0021	0x0022	0x0023
0x00	0x08	0xDC	0x12	0x34	0x56

PSID (Регистр ID сессии в режиме PPPoE) [R/W] [0x0024-0x0025] [0x0000]

PSID должен быть записан в ID сессии сервера PPPoE, полученный в процессе подключения по PPPoE.

Ex) В случае, если ID сессии равен 0x1234

0x0024	0025
18 (0x12)	52(0x34)

PMRU (Максимальный размер данных в режиме PPPoE) [R/W] [0x0026-0x0027] [0xFFFF]

PMRU задает максимальный размер данных, передаваемых по протоколу PPPoE.

Ex) в случае, если максимальный размер данных, передаваемых по протоколу PPPoE, равен 0x1234

0x0026	0027
18 (0x12)	52 (0x34)



---

UIPR (Регистр недоступного IP-адреса) [R] [0x0028-0x002B] [0x00000000] UPORTR  
(Регистр недоступного порта) [R] [0x002C-0x002D] [0x0000]

Микросхема W5500 получает ICMP-пакет (Порт назначения недоступен), если данные отправлены по номеру порта, сокет которого не открыт, и разряд UNREACH IR становится равным '1' и UIPR и UPORTR обозначают IP-адрес и номер порта соответственно.

Ex) В случае "192.168.0.11"

0x0028	0x0029	0x002A	0x002B
192 (0xC0)	168 (0xA8)	0 (0x00)	11 (0x0E)

Ex) В случае "0x1234"

0x002C	002D
18 (0x12)	52(0x34)

## PHYCFGR (Регистр конфигурации PHY W5500) [R/W] [0x002E] [0b10111XXX]

PHYCFGR задает операционный режим и сбрасывает PHY. Кроме того, PHYCFGR указывает на такие статусы PHY, как дуплекс, скорость, соединение (duplex, Speed, Link).

Разряд	Символ	Описание																																				
7	RST	<b>Reset [R/W]</b> Если этот разряд равен '0', внутренний протокол PHY установлен в исходное положение. После сброса PHY, параметру должно быть присвоено значение '1'.																																				
6	OPMD	<b>Способ конфигурирования операционного режима PHY</b> 1: Конфигурирование с помощью OPMDC[2:0] в PHYCFGR 0: Конфигурирование с помощью H/W PINs(PMODE[2:0]) Этот разряд конфигурирует операционный режим PHY с помощью разрядов OPMDC[2:0] или PMODE[2:0] PINs. Если W5500 перезагружен с помощью POR или RSTn PIN, операционный режим PHY конфигурируется посредством PMODE[2:0] PINs по умолчанию. После сброса POR или RSTn, пользователь может изменить конфигурацию операционного режима PHY с помощью OPMDC[2:0]. Если пользователь хочет изменить конфигурацию с помощью OPMDC[2:0], следует сбросить PHY путем присвоения разряду RST значения '0' после того, как пользователь присвоил этому разряду '1' и OPMDC[2:0].																																				
5~3	OPMDC	<b>Разряд конфигурации операционного режима [R/W]</b> Эти разряды выбирают операционный режим PHY, как описано в следующей таблице <table><tr><td>5</td><td>4</td><td>3</td><td>Описание</td></tr><tr><td>0</td><td>0</td><td>0</td><td>10BT полудуплекс, авто-согласование отключено</td></tr><tr><td>0</td><td>0</td><td>1</td><td>10BT дуплекс, авто-согласование отключено</td></tr><tr><td>0</td><td>1</td><td>0</td><td>100BT полудуплекс, авто-согласование отключено</td></tr><tr><td>0</td><td>1</td><td>1</td><td>100BT дуплекс, авто-согласование отключено</td></tr><tr><td>1</td><td>0</td><td>0</td><td>100BT полудуплекс, авто-согласование включено</td></tr><tr><td>1</td><td>0</td><td>1</td><td>Не используется</td></tr><tr><td>1</td><td>1</td><td>0</td><td>Режим выключения питания</td></tr><tr><td>1</td><td>1</td><td>1</td><td>Возможны все варианты, авто-согласование включено</td></tr></table>	5	4	3	Описание	0	0	0	10BT полудуплекс, авто-согласование отключено	0	0	1	10BT дуплекс, авто-согласование отключено	0	1	0	100BT полудуплекс, авто-согласование отключено	0	1	1	100BT дуплекс, авто-согласование отключено	1	0	0	100BT полудуплекс, авто-согласование включено	1	0	1	Не используется	1	1	0	Режим выключения питания	1	1	1	Возможны все варианты, авто-согласование включено
5	4	3	Описание																																			
0	0	0	10BT полудуплекс, авто-согласование отключено																																			
0	0	1	10BT дуплекс, авто-согласование отключено																																			
0	1	0	100BT полудуплекс, авто-согласование отключено																																			
0	1	1	100BT дуплекс, авто-согласование отключено																																			
1	0	0	100BT полудуплекс, авто-согласование включено																																			
1	0	1	Не используется																																			
1	1	0	Режим выключения питания																																			
1	1	1	Возможны все варианты, авто-согласование включено																																			
2	DPX	<b>Статус дуплекса [Read Only]</b> 1: Дуплекс 0: Полудуплекс																																				
1	SPD	<b>Статус скорости [Read Only]</b> 1: 100 Мбит/с based 0: 10 Мбит/с based																																				
0	LNK	<b>Статус подключения [Read Only]</b> 1: Подключено 0: Отключено																																				

VERSIONR (Регистр версии чипа W5500) [R] [0x0039] [0x04]

VERSIONR всегда показывает версию W5500 version как 0x04.

## 4.2 Регистры сокета

**Sn<sup>4</sup>\_MR (Регистр режима сокета n) [R/W] [0x0000] [0x00]**

Sn\_MR задает опцию или тип протокола сокета n.

7	6	5	4	3	2	1	0
MULTI/ MFEN	BCASTB	ND / MC /MMB	UCASTB MIP6B	P3	P2	P1	P0

Разряд	Символ	Описание
7	MULTI/ MFEN	<p><b>Мультивещание в режиме UDP</b></p> <p>0 : отключить мультивещание</p> <p>1 : включить мультивещание</p> <p>Этот разряд используется только в режиме UDP (P[3:0] = '0010').</p> <p>Для использования мультивещания необходимо задать конфигурацию Sn_DIPR и Sn_DPORT соответственно с помощью Ip-адреса и номера порта группы многоадресной передачи перед тем, как сокет n откроется командой OPEN Sn_CR.</p> <p><b>Включение MAC-фильтра в режиме MACRAW</b></p> <p>0 : отключить фильтрацию</p> <p>MAC 1 : включить фильтрацию</p> <p>MAC</p> <p>Этот разряд используется только в режиме MACRAW (P[3:0] = '0100').</p> <p>Если этот разряд равен '1', W5500 может получать только пакеты вещания или пакеты, отправленные себе. Если этот разряд равен '0', W5500 может получать все пакеты по Ethernet. Если пользователь желает реализовать гибридный стек TCP/IP, рекомендуется, чтобы этот разряд был равен '1' для снижения затрат хоста на обработку всех получаемых пакетов.</p>
6	BCASTB	<p><b>Блокировка вещания в режиме MACRAW и режиме UDP</b></p> <p>0 : отключить блокировку вещания</p> <p>1 : включить блокировку вещания</p> <p>Этот разряд блокирует получения пакетов вещания в режиме UDP (P[3:0] = '0010').</p> <p>Кроме того, этот бит блокирует в режиме MACRAW (P[3:0] = '0100')</p>
5	ND/MC /MMB	<p><b>Использование подтверждения ACK без задержки</b></p> <p>0 : Отключить опцию ACK без задержки</p> <p>1 : Включить опцию ACK без задержки</p> <p>Этот бит используется только в режиме TCP (P[3:0] = '0001').</p>

<sup>4</sup>n - это номер сокета (0, 1, 2, 3, 4, 5, 6, 7). n задается 'SNUM[2:0]' в множестве управляющих битов.

		<p>Если этот разряд равен '1', ACK-пакет отправляется без задержки, как только получен пакет данных от участника сети. Если этот разряд равен '0', ACK-пакет отправляется после ожидания в течение времени тайм-аута, заданного RTR.</p> <p><b>Мультикаст</b></p> <p>0 : использование протокола IGMP версии 2</p> <p>1 : использование протокола IGMP версии 1</p> <p>Этот разряд используется только в режиме UDP (P[3:0] = '0010') и при MULTI = '1'. Он задает версию для сообщений IGMP (Join/Leave/Report).</p> <p><b>Блокировка мультикаста в режиме MACRAW</b></p> <p>0 : отключить блокировку мультикаста</p> <p>1 : включить блокировку мультикаста</p> <p>Этот разряд используется только в режиме MACRAW (P[3:0] = '0100'). Он блокирует получение пакета с MAC-адресом групповой передачи.</p>																									
4	UCASTB MIP6B	<p><b>Блокировка одноадресной передачи в режиме UDP</b></p> <p>0 : отключить блокировку одноадресной передачи</p> <p>1 : включить блокировку одноадресной передачи</p> <p>Этот разряд блокирует получение одноадресного пакета в режиме UDP (P[3:0] = '0010') и при MULTI = '1'.</p> <p><b>Блокировка пакета Ipv6 в режиме MACRAW</b></p> <p>0 : отключить блокировку Ipv6</p> <p>1 : включить блокировку Ipv6</p> <p>Этот бит используется только в режиме MACRAW (P[3:0] = '0100'). Он блокирует получение пакета Ipv6.</p>																									
3	P3	<p><b>Протокол</b></p> <p>Здесь происходит конфигурация режима протокола в сожете n.</p> <table><tr><td>P3</td><td>P2</td><td>P1</td><td>P0</td><td>Значение</td></tr><tr><td>0</td><td>0</td><td>0</td><td>0</td><td>Закрыт</td></tr><tr><td>0</td><td>0</td><td>0</td><td>1</td><td>TCP</td></tr><tr><td>0</td><td>0</td><td>1</td><td>0</td><td>UDP</td></tr><tr><td>0</td><td>1</td><td>0</td><td>0</td><td>MACRAW</td></tr></table>	P3	P2	P1	P0	Значение	0	0	0	0	Закрыт	0	0	0	1	TCP	0	0	1	0	UDP	0	1	0	0	MACRAW
P3	P2		P1	P0	Значение																						
0	0		0	0	Закрыт																						
0	0		0	1	TCP																						
0	0	1	0	UDP																							
0	1	0	0	MACRAW																							
2	P2																										
1	P1																										
0	P0																										

\* В сожете 0 должен использоваться только режим MACRAW.

## Sn\_CR (Регистр команды сокета n) [R/W] [0x0001] [0x00]

Здесь устанавливаются команды, такие, как OPEN, CLOSE, CONNECT, LISTEN, SEND и RECEIVE, для сокета n. После того, как чип W5500 принял команду, регистр Sn\_CR автоматически очищается, получая значение 0x00. Хотя Sn\_CR имеет значение 0x00, команда все еще обрабатывается. Для проверки, завершено ли выполнение команды или нет, пожалуйста, проверьте Sn\_IR или Sn\_SR.

Величина	Символ	Описание										
0x01	OPEN	<p>Сокет n инициализирован и открыт в соответствии с протоколом, выбранным с помощью Sn_MR (P3:P0). Таблица ниже показывает значения Sn_SR, соответствующие Sn_MR.</p> <table><tr><th>Sn_MR (P[3:0])</th><th>Sn_SR</th></tr><tr><td>Sn_MR_CLOSE ('0000')</td><td>-</td></tr><tr><td>Sn_MR_TCP ('0001')</td><td>SOCK_INIT (0x13)</td></tr><tr><td>Sn_MR_UDP ('0010')</td><td>SOCK_UDP (0x22)</td></tr><tr><td>SO_MR_MACRAW ('0100')</td><td>SOCK_MACRAW (0x42)</td></tr></table>	Sn_MR (P[3:0])	Sn_SR	Sn_MR_CLOSE ('0000')	-	Sn_MR_TCP ('0001')	SOCK_INIT (0x13)	Sn_MR_UDP ('0010')	SOCK_UDP (0x22)	SO_MR_MACRAW ('0100')	SOCK_MACRAW (0x42)
Sn_MR (P[3:0])	Sn_SR											
Sn_MR_CLOSE ('0000')	-											
Sn_MR_TCP ('0001')	SOCK_INIT (0x13)											
Sn_MR_UDP ('0010')	SOCK_UDP (0x22)											
SO_MR_MACRAW ('0100')	SOCK_MACRAW (0x42)											
0x02	LISTEN	<p>Эта команда действительна только в режиме TCP (Sn_MR(P3:P0) = Sn_MR_TCP). В этом режиме сокет n работает как 'сервер TCP' и ожидает запрос на установление соединения (SYN-пакет) от любого 'клиентаTCP'. Sn_SR меняет состояние от SOCK_INIT к SOCKET_LISTEN. Если запрос на установление соединения от 'клиента TCP' успешно удовлетворен, Sn_SR меняет значение от SOCK_LISTEN к SOCK_ESTABLISHED и Sn_IR(0) становится равным '1'. Однако, если при запросе на установление соединения от 'клиента TCP' произошел сбой, Sn_IR(3) становится равным '1' и значение Sn_SR меняется на SOCK_CLOSED.</p>										
0x04	CONNECT	<p>Эта команда действительна только в режиме TCP и действует, если сокет n работает в качестве 'клиента TCP'. Для подключения, запрос на установление соединения (SYN-пакет) отправляется 'серверу TCP', конфигурация которого задана Sn_DIPR и Sn_DPORT (адрес назначения и порт). Если запрос на установление соединения успешен, значение Sn_SR меняется на SOCK_ESTABLISHED и Sn_IR(0) становится равным '1'.</p> <p>При запросе на установление соединения сбой происходит в трех случаях.</p> <ol style="list-style-type: none"><li>1. Если ARP<sub>TO</sub> оказывается равным (Sn_IR(3)='1'), потому что физический адрес назначения не получен в процессе ARP.</li><li>2. Если пакет SYN/ACK не получен и TCP<sub>TO</sub> (Sn_IR(3) = '1')</li><li>3. Если вместо пакета SYN/ACK получен пакет RST.</li></ol>										

		В этих случаях, значение Sn_SR меняется на SOCK_CLOSED.
0x08	DISCON	<p>Действительна только в режиме TCP.</p> <p>Независимо от того, происходит ли работа в режиме 'сервера TCP' или 'клиента TCP', команда DISCON обрабатывает процесс завершения связи ('Active close' или 'Passive close').</p> <p><b>Active close:</b> передает запрос на завершение связи (FIN-пакет) подключенному участнику сети</p> <p><b>Passive close:</b> Когда от участника сети получен FIN-пакет, обратный FIN-пакет отправляется в ответ к участнику.</p> <p>Если процесс завершения связи успешен (то есть, FIN/ACK-пакет успешно получен), значение Sn_SR меняется на SOCK_CLOSED. Иначе, возникает TCP<sub>TO</sub> (Sn_IR(3)='1') и затем Sn_SR меняется на SOCK_CLOSED.</p> <p>cf&gt; Если вместо DISCON используется CLOSE, только значение Sn_SR меняется на SOCK_CLOSED, процесс завершения связи не происходит.</p> <p>Если в процессе коммуникации от участника сети получен RST-пакет, Sn_SR безусловно меняется на SOCK_CLOSED.</p>
0x10	CLOSE	<p>Закрывает сокет n.</p> <p>Sn_SR меняется на SOCK_CLOSED.</p>
0x20	SEND	<p>Команда SEND отправляет все данные в буфер TX сокета n. Более подробно см. Socket n TX Free Size Register (Sn_TX_FSR), Socket n TX Write Pointer Register(Sn_TX_WR) и Socket n TX Read Pointer Register(Sn_TX_RD).</p>
0x21	SEND_MAC	<p>Действительна только в режиме UDP.</p> <p>Эта базовая операция действует так же, как SEND. Обычно команда SEND передает данные после получения физического адреса назначения в автоматическом ARP-процессе (протокол переопределения адресов). Команда же SEND_MAC передает данные без автоматического ARP-процесса. В это случае физический адрес назначения читается не в APR-процессе, а из переменной Sn_DHAR, заданной хостом.</p>
0x22	SEND_KEEP	<p>Действительна только в режиме TCP.</p> <p>Она проверяет статус соединения путем отправки пакетов постоянного соединения (keep-alive packet) размером 1 байт. Если участник сети не ответит на пакет постоянного соединения в течение времени тайм-аута, произойдет завершение соединения и запуск прерывания тайм-аута.</p>

0x40	RECV	Команда RECV завершает обработку полученных данных в буфере RX сокета n путем использования регистра указателя чтения RX (Sn_RX_RD). Для подробностей см. информацию о регистре размера полученных данных RX сокета n (Sn_RX_RSR), регистре указателя записи RX сокета n Register (Sn_RX_WR) и регистре указателя чтения RX сокета n (Sn_RX_RD).
------	------	---

#### Sn\_IR (Регистр прерывания сокета n) [RCW1] [0x0002] [0x00]

Sn\_IR указывает на статус прерывания сокета, такой, как установление, завершение, получение данных, тайм-аут. Если возникает прерывание и соответствующий разряд Sn\_IMR равен '1', соответствующий разряд Sn\_IR становится равным '1'.

Для того, чтобы очистить разряд Sn\_IR, хост должен записать в него '1'.

7	6	5	4	3	2	1	0
Зарезер- вирован	Зарезер- вирован	Зарезер- вирован	SEND_OK	TIMEOUT	RECV	DISCON	CON

Раз- ряд	Символ	Описание
7-5	Зарезер- вирован	Зарезервирован
4	SEND_OK	<b>Прерывание Sn_IR(SENDOK)</b> Оно возникает при завершении команды SEND.
3	TIMEOUT	<b>Прерывание Sn_IR(TIMEOUT)</b> Оно возникает, когда случается ARP <sub>TO</sub> или TCP <sub>TO</sub> .
2	RECV	<b>Прерывание Sn_IR(RECV)</b> Оно возникает при каждом получении данных от участника сети.
1	DISCON	<b>Прерывание Sn_IR(DISCON)</b> Оно возникает, когда от участника сети получен FIN-пакет или FIN/ACK-пакет.
0	CON	<b>Прерывание Sn_IR(CON)</b> Оно возникает один раз, при успешном установлении соединения с участником сети и дальнейшем изменении Sn_SR на SOCK_ESTABLISHED.



## Sn\_SR (Регистр статуса сокета n) [R] [0x0003] [0x00]

Sn\_SR указывает на статус сокета n. Статус сокета n меняется с помощью Sn\_CR или некоторого специального контрольного пакета, такого, как SYN-пакет, FIN-пакет в режиме TCP.

Величина	Символ	Описание
0x00	SOCK_CLOSED	Она указывает на то, что сокет n освобожден. При DISCON выдается команда CLOSE, либо, при возникновении тайм-аута, она меняется на SOCK_CLOSED независимо от предыдущего статуса.
0x13	SOCK_INIT	Она указывает, что сокет n открыт в режиме TCP. Меняется на SOCK_INIT, если Sn_MR (P[3:0]) = '0001' и выдана команда OPEN. После SOCK_INIT, пользователь может использовать команды LISTEN /CONNECT.
0x14	SOCK_LISTEN	Она указывает на то, что сокет n работает в режиме 'сервер TCP' и ожидает запроса на установление соединения (SYN-пакет) от участника сети ('клиента TCP'). Изменится на SOCK_ESTABLISHED, если запрос на установление соединения будет успешно принят. В противном случае она изменится на SOCK_CLOSED после того, как произойдет TCPTO (Sn_IR(TIMEOUT) = '1').
0x17	SOCK_ESTABLISHED	Она указывает на статус соединения сокета n. Меняется на SOCK_ESTABLISHED, если 'сервер TCP' обработал SYN-пакет от 'клиента TCP' во время SOCK_LISTEN, либо если команда CONNECT успешно выполнена. Во время SOCK_ESTABLISHED, DATA-пакет может быть передан с помощью команд SEND или RECV.
0x1C	SOCK_CLOSE_WAIT	Она указывает на то, что сокет n получил запрос на отключение соединения (FIN-пакет) от подключенного участника сети. Это наполовину заверченный статус, данные могут быть переданы. Для полного отключения используется команда DISCON. Однако для неполного отключения используется команда CLOSE.
0x22	SOCK_UDP	Она указывает на то, что сокет n открыт в режиме UDP (Sn_MR(P[3:0]) = '0010'). Меняется на SOCK_UDP, если Sn_MR(P[3:0]) = '0010' и выдана команда OPEN. В отличие от режима TCP, данные могут быть переданы без процесса установления связи.

0x42	SOCK_MACRAW	<p>Она указывает на то, что сокет 0 открыт в режиме MACRAW (<math>S0\_MR(P[3:0]) = '0100'</math>). Действительна только для сокета 0.</p> <p>Меняется на SOCK_MACRAW, если <math>S0\_MR(P[3:0]) = '0100'</math> и выдана команда OPEN.</p> <p>Как сокет, работающий в режиме UDP, сокет 0 в режиме MACRAW может передавать MAC-пакет (Ethernet-фрейм) без процесса установления соединения.</p>
------	-------------	---

В следующей таблице приведены временные индикаторы статусов, возникающие во время изменения статуса сокета n.

Величина	Символ	Описание
0x15	SOCK_SYNSENT	<p>Она указывает на то, что сокет n отправил участнику сети пакет запроса на установление соединения (SYN-пакет).</p> <p>Он сохраняется на время, в течение которого <math>Sn\_SR</math> меняет значение от SOCK_INIT к SOCK_ESTABLISHED при выполнении команды CONNECT.</p> <p>Если запрос на установление соединения принят участником сети (получен SYN/ACK-пакет) при наличии SOCK_SYNSENT, она меняется на SOCK_ESTABLISHED. В противном случае она меняется на SOCK_CLOSED после возникновения TCPTO (<math>Sn\_IR[TIMEOUT] = '1'</math>).</p>
0x16	SOCK_SYNRCV	<p>Она указывает на то, что сокет n успешно получил от участника сети пакет запроса на установление соединения (SYN-пакет).</p> <p>Если сокет n успешно отправляет ответ (SYN/ACK-пакет) участнику сети, она меняется на SOCK_ESTABLISHED. Если нет, она меняется на SOCK_CLOSED при возникновении тайм-аута (<math>Sn\_IR[TIMEOUT] = '1'</math>).</p>
0x18	SOCK_FIN_WAIT	Она указывает на то, что сокет n закрывается.
0x1A	SOCK_CLOSING	Она указана в процессе отключения соединения, таком, как активное закрытие и пассивное закрытие.
0x1B	SOCK_TIME_WAIT	Когда процесс отключения соединения успешно завершен либо, если возникает тайм-аут, она меняется на SOCK_CLOSED.
0x1D	SOCK_LAST_ACK	<p>Она указывает на то, что сокет n ожидает ответ (FIN/ACK-пакет) на запрос на отключение соединения (FIN-пакет) в процессе пассивного закрытия.</p> <p>Она меняется на SOCK_CLOSED, когда сокет n успешно получает ответ, либо, если возникает тайм-аут (<math>Sn\_IR[TIMEOUT] = '1'</math>).</p>

---

**Sn\_PORT (Регистр порта источника сокета n) [R/W] [0x0004-0x0005] [0x0000]**

Sn\_PORT задает номер порта источника сокета n. Он действителен, если сокет n используется в режиме TCP/UDP. Он должен быть установлен перед тем, как будет выдана команда OPEN.

Ex) В случае сокета 0 Port = 5000(0x1388), конфигурация показана ниже,

0x0004	0x0005
0x13	0x88

**Sn\_DHAR (Регистр физического адреса назначения сокета n)**

[R/W] [0x0006-0x000B] [0xFFFFFFFFFFFFFFF]

Sn\_DHAR задает физический адрес назначения сокета n при использовании команды SEND\_MAC в режиме UDP либо указывает на то, что он получен в процессе ARP с помощью команды CONNECT/SEND.

Ex) В случае, если физический адрес назначения сокета 0 = 08.DC.00.01.02.10, конфигурация соответствует приведенной ниже.

0x0006	0x0007	0x0008	0x0009	0x000A	0x000B
0x08	0xDC	0x00	0x01	0x02	0x0A

**Sn\_DIPR (Регистр IP-адреса назначения сокета n)**

[R/W] [0x000C-0x000F] [0x00000000]

Sn\_DIPR задает или указывает на IP-адрес назначения сокета n. Он действителен, если сокет n используется в режиме TCP/UDP.

В режиме клиента TCP он задает IP-адрес 'сервера TCP' перед использованием команды CONNECT.

В режиме сервера TCP, он указывает на IP-адрес 'клиента TCP' после успешного установления соединения.

В режиме UDP, он задает IP-адрес участника сети, который должен быть получен в UDP-пакете при использовании команд SEND или SEND\_MAC.

Ex) В случае IP-адреса назначения сокета 0 = 192.168.0.11, конфигурация соответствует приведенной ниже.

0x000C	0x000D	0x000E	0x000F
192 (0xC0)	168 (0xA8)	0 (0x00)	11 (0x0B)

**Sn\_DPORT (Регистр порта назначения сокета n) [R/W] [0x0010-0x0011] [0x00]**

Sn\_DPORT задает или указывает номер порта назначения сокета n. Он действителен, если сокет n используется в режиме TCP/UDP.

В режиме клиента TCP, он задает номер порта прослушивания 'сервера TCP' перед использованием команды CONNECT.

В режиме сервера TCP, он показывает номер порта ‘клиента TCP’ после успешного установления соединения.

В режиме UDP, он задает номер порта участника сети, который должен быть передан в UDP-пакете с помощью команды SEND/SEND\_MAC.

Ех) В случае порта назначения сокета 0 = 5000(0x1388), конфигурация соответствует приведенной ниже,

0x0010	0x0011
0x13	0x88

#### **Sn\_MSSR (Регистр максимального размера сегмента сокета n) [R/W] [0x0012-0x0013] [0x0000]**

Этот регистр используется для MSS (максимального размера сегмента) протокола TCP, он отображает MSS, установленный другой стороной при активации TCP в пассивном режиме.

Ех) В случае MSS сокета 0 = 1460 (0x05B4), конфигурация соответствует приведенной ниже,

0x0012	0x0013
0x05	0xB4

#### **Sn\_TOS (Регистр типа обслуживания IP сокета n) [R/W] [0x0015] [0x00]**

Sn\_TOS задает TOS(поле типа обслуживания в Ip-заголовке) сокета n.

Он задается перед использованием команды OPEN.

Для более подробной информации см. <http://www.iana.org/assignments/ip-parameters>.

#### **Sn\_TTL (Регистр TTL сокета n) [R/W] [0x0016] [0x80]**

Sn\_TTL задает TTL(поле времени жизни в IP-заголовке) сокета. ОН

задается перед использованием команды OPEN.

Для более подробной информации см. <http://www.iana.org/assignments/ip-parameters>.

#### **Sn\_RXBUF\_SIZE (Регистр размера буфера RX сокета n) [R/W] [0x001E] [0x02]**

Sn\_RXBUF\_SIZE задает размер буферного блока RX сокета n. Конфигурация размера буферного блока RX сокета n может быть задана из ряда 1, 2, 4, 8 и 16 кбайт. Если задан другой размер, данные от участника сети не могут быть нормально получены.

Хотя размер буферного блока RX сокета n задан изначально как 2 кбайта, пользователь может изменить его конфигурацию, используя Sn\_RXBUF\_SIZE. Полная сумма Sn\_RXBUF\_SIZE не может превышать 16 кбайт. Если она превысит это значение, произойдет ошибка получения данных.

Когда все значения Sn\_RXBUF\_SIZE заданы, буфер RX сокета n размещен в выделенной RX памяти размером 16 кбайт и последовательно назначен сокетами от 0 до 7.

Доступ к буферному блоку RX сокета  $n$  можно получить с помощью 16-битного адреса смещения в диапазоне от 0x0000 до 0xFFFF независимо от заданного размера. (См. Sn\_RX\_RD и Sn\_RX\_WR).

Величина (дес.)	0	1	2	4	8	16
Размер буфера	0 кбайт	1 кбайт	2 кбайта	4 кбайта	8 кбайт	16 кбайт

Ex) Размер буфера RX сокета 0 = 8 кбайт

0x001E

0x08

### Sn\_TXBUF\_SIZE (Регистр размера буфера TX сокета $n$ ) [R/W] [0x001F] [0x02]

Sn\_TXBUF\_SIZE задает размер буферного блока TX сокета  $n$ . Размер буферного блока TX сокета  $n$  может быть задан из ряда 1, 2, 4, 8 и 16 кбайт. Если задан другой размер, данные не могут быть нормально переданы участнику сети.

Хотя изначально размер буферного блока TX сокета  $n$  задан равным 2 кбайт, пользователь может изменить его конфигурацию, используя Sn\_TXBUF\_SIZE. Полная сумма Sn\_TXBUF\_SIZE не может превышать 16 кбайт. Если она превысит эту величину, случится ошибка передачи данных.

Когда все значения Sn\_TXBUF\_SIZE заданы, буфер TX сокета  $n$  размещен в выделенной TX памяти размером 16 кбайт и последовательно назначен сокетам от 0 до 7.

Доступ к буферному блоку TX сокета  $n$  можно получить с помощью 16-битного адреса смещения в диапазоне от 0x0000 до 0xFFFF независимо от заданного размера. (См. Sn\_TX\_WR и Sn\_TX\_RD).

Величина (дес.)	0	1	2	4	8	16
Размер буфера	0 кбайт	1 кбайт	2 кбайта	4 кбай- та	8 кбайт	16 кбайт

Ex) Размер буфера TX сокета 0 = 4 кбайта

0x001F

0x04

### Sn\_TX\_FSR (Регистр свободного размера TX сокета $n$ ) [R] [0x0020-0x0021] [0x0800]

Sn\_TX\_FSR отображает свободный размер буферного блока TX сокета  $n$ . Он инициализируется значением заданного с помощью Sn\_TXBUF\_SIZE размера. Данные размером более, чем Sn\_TX\_FSR, не следует сохранять в буфер TX сокета  $n$ , потому что данные большего размера будут записаны поверх ранее сохраненных и еще не отправленных данных. Поэтому перед сохранением данных в буфер TX сокета  $n$  проверьте их размер, и, если он меньше или равен проверенному размеру буфера, передавайте данные с помощью команды SEND/SEND\_MAC после их сохранения в буфер TX сокета  $n$ .

Однако, если размер данных больше, чем проверенный размер буфера, передавайте данные после деления их на части с размером буфера и сохранения в буфере TX сокета n.

Если Sn\_MR(P[3:0]) не равен режиму TCP ('0001'), он будет автоматически вычислен как разность между 'Указатель записи TX сокета n (Sn\_TX\_WR)' и 'Указатель чтения TX сокета n (Sn\_TX\_RD)'.

Если Sn\_MR(P[3:0]) равен режиму TCP ('0001'), он автоматически вычисляется как разность между Sn\_TX\_WR и внутренним указателем ACK, который обозначает размер данных, уже полученных подключенным участником сети.

Ex) В случае 2048(0x0800) в S0\_TX\_FSR,

0x0020	0x0021
0x08	0x00

**Примечание)** Поскольку данный регистр для представления информации о размере составляет 16 бит, невозможно прочитать все байты одновременно. Пока операция чтения 16 бит не завершена, величину можно изменять.

Поэтому рекомендуется считывать все 16 бит дважды или более до получения одной и той же величины.

#### **Sn\_TX\_RD (Регистр указателя чтения TX сокета n) [R] [0x0022-0x0023] [0x0000]**

Sn\_TX\_RD инициализируется командой OPEN. Однако, если Sn\_MR(P[3:0]) равен режиму TCP ('0001'), он инициализируется заново в процессе соединения по TCP.

После инициализации, он автоматически увеличивается командой SEND. Команда SEND передает сохраненные данные от текущего Sn\_TX\_RD к Sn\_TX\_WR в буфере TX сокета n. После передачи сохраненных данных команда SEND увеличивает Sn\_TX\_RD на такую же величину, как Sn\_TX\_WR.

Если величина приращения превышает максимальную величину 0xFFFF, (больше, чем 0x10000, и содержит бит переноса), то бит переноса игнорируется, и величина автоматически обновляется значением, меньше 16 бит.

#### **Sn\_TX\_WR (Регистр указателя записи TX сокета n) [R/W] [0x0024-0x0025] [0x0000]**

Sn\_TX\_WR инициализируется командой OPEN. Однако, если Sn\_MR(P[3:0]) равен режиму TCP ('0001'), он инициализируется заново в процессе соединения по TCP.

Он должен быть прочитан или обновлен согласно следующему алгоритму.

1. Прочитать начальный адрес для сохранения передаваемых данных.
2. Сохранить передаваемые данные, начиная с начального адреса буфера TX сокета n.

3. После сохранения передаваемых данных обновить Sn\_TX\_WR величиной, увеличенной на размер передаваемых данных. Если величина приращения превышает максимальную величину 0xFFFF, (больше, чем 0x10000, и содержит бит переноса), то бит переноса игнорируется, и величина автоматически обновляется значением, меньше 16 бит.

4. Передать сохраненные данные в буфер TX сокета n с помощью команды SEND/SEND.

#### **Sn\_RX\_RSR (Регистр размера полученных данных сокета n) [R] [0x0026-0x0027] [0x0000]**

Sn\_RX\_RSR указывает размер данных, полученных и сохраненных в буфере RX сокета n. Sn\_RX\_RSR не превышает Sn\_RXBUF\_SIZE и вычисляется как разность между 'Указателем записи RX сокета n (Sn\_RX\_WR)' и 'Указателем чтения RX сокета n (Sn\_RX\_RD)'.

Ex) В случае 2048(0x0800) в S0\_RX\_RSR,

0x0026	0x0027
0x08	0x00

**Примечание)** Поскольку данный регистр для представления информации о размере составляет 16 бит, невозможно прочитать все байты одновременно. Пока операция чтения 16 бит не завершена, величину можно изменять.

Поэтому рекомендуется считывать все 16 бит дважды или более до получения одной и той же величины.

#### **Sn\_RX\_RD (Регистр указателя чтения данных RX сокета n) [R/W] [0x0028-0x0029] [0x0000]**

Sn\_RX\_RD инициализируется командой OPEN. Убедитесь, что чтение или обновление происходит по следующему алгоритму.

1. Прочитать начальный адрес сохранения полученных данных.
2. Прочитать данные, начиная с начального адреса буфера RX сокета n.
3. После чтения полученных данных обновить Sn\_RX\_RD величиной, увеличенной на размер читаемых данных. Если величина приращения превышает максимальную величину 0xFFFF, больше, чем 0x10000, и содержит бит переноса, обновите его значением, меньшим 16 бит с проигнорированным битом переноса.
4. Выдать команду RECV для уведомления W5500 об обновленном Sn\_RX\_RD.

Ex) В случае 2048(0x0800) в S0\_RX\_RD,

0x0028	0x0029
0x08	0x00

#### **Sn\_RX\_WR (Регистр указателя записи RX сокета n) [R] [0x002A-0x002B] [0x0000]**

Sn\_RX\_WR инициализируется командой OPEN и автоматически увеличивается при получении данных.

Если величина приращения превышает максимальную величину 0xFFFF, (больше, чем 0x10000, и содержит бит переноса), то бит переноса игнорируется, и величина автоматически обновляется значением, меньше 16 бит.

Ex) В случае 2048(0x0800) в S0\_RX\_WR,

0x002A	0x002B
0x08	0x00

#### Sn\_IMR (Регистр маски прерывания сокета n) [R/W] [0x002C] [0xFF]

Sn\_IMR маскирует прерывание сокета n. Каждый разряд соответствует разряду Sn\_IR. Если возникло прерывание сокета n и соответствующий разряд Sn\_IMR равен '1', соответствующий разряд Sn\_IR становится равным '1'.

Если оба соответствующие разряды Sn\_IMR и Sn\_IR равны '1' и n-й разряд SIR равен '1', работа хоста прерывается активацией INTn PIN на низкий уровень.

7	6	5	4	3	2	1	0
Зарезервирован	Зарезервирован	Зарезервирован	SEND_OK	TIMEOUT	RECV	DISCON	CON

Разряд	Символ	Описание
7-5	Зарезервирован	Зарезервирован
4	SENDOK	Маска прерывания Sn_IR(SENDOK)
3	TIMEOUT	Маска прерывания Sn_IR(TIMEOUT)
2	RECV	Маска прерывания Sn_IR(RECV)
1	DISCON	Маска прерывания Sn_IR(DISCON)
0	CON	Маска прерывания Sn_IR(CON)

#### Sn\_FRAG (Регистр фрагмента сокета n) [R/W] [0x002D-0x002E] [0x4000]

Sn\_FRAG задает FRAG (поле фрагмента в IP-заголовке).

Ex) Sn\_FRAG0 = 0x0000 (не фрагментировать)

0x002D	0x002E
0x00	0x00



---

**Sn\_KPALVTR (Регистр времени поддержания постоянного соединения сокета n) [R/W]  
[0x002F] [0x00]**

Sn\_KPALVTR конфигурирует таймер передачи пакета 'постоянного соединения (KA)' сокета n. Он действителен только в режиме TCP, игнорируется в других режимах. Единица времени равна 5 с.

Ка-пакет можно передавать после того, как Sn\_SR изменен на SOCK\_ESTABLISHED, и после того, как данные переданы или получены, по крайней мере, один раз участнику сети или от него.

В случае, если 'Sn\_KPALVTR > 0', W5500 автоматически передает Ка-пакет после некоего временного периода для проверки TCP-соединения (автоматический процесс поддержания постоянного соединения).

В случае, если 'Sn\_KPALVTR = 0', автоматический процесс поддержания постоянного соединения не действует, и Ка-пакет передается хостом с помощью команды SEND\_KEEP (ручной процесс процесс поддержания постоянного соединения). Ручной процесс поддержания постоянного соединения игнорируется, если 'Sn\_KPALVTR > 0'.

**Ex)** Sn\_KPALVTR = 10 (Пакет поддержания постоянного соединения (Keep Alive) будет отправляться каждые 50 секунд.)

0x002F

0x0A
------

## 5 Электрические характеристики

### 5.1 Абсолютные максимально допустимые значения

Символ	Параметр	Номинальные значения	Единица
V <sub>DD</sub>	Напряжение питания постоянного тока	-0,5 до 4,6	В
V <sub>IN</sub>	Входное напряжение постоянного тока	-0,5 до 6	В
V <sub>OUT</sub>	Выходное напряжение постоянного тока	-0,5 до 4,6	В
I <sub>IN</sub>	Входной постоянный ток	±5	мА
T <sub>OP</sub>	Рабочая температура	-40 до +85	°C
T <sub>JMAX</sub>	Максимальная температура перехода	125	°C
T <sub>STG</sub>	Температура хранения	-65 до +150	°C

\*Комментарий: Выход за абсолютно максимально допустимые значения может привести к необратимым повреждениям прибора.

### 5.2 Абсолютные максимально допустимые значения (электрическая чувствительность)

#### Электростатический разряд (ESD)

Символ	Параметр	Испытательный режим	Класс	Максимальная величина (1)	Единица
VESD(HBM)	Напряжение электростатического разряда (модель человеческого тела)	TA = +25 °C в соответствии с методом MIL-STD 883F Method 3015.7	2	2000	В
VESD(MM)	Напряжение электростатического разряда (человеко-машинная модель)	TA = +25 °C в соответствии со стандартом JEDEC EIA/JESD22 A115-A	B	200	В
VESD(CDM)	Напряжение электростатического разряда (модель с заряженным прибором)	TA = +25 °C в соответствии со стандартом JEDEC JESD22 C101-C	III	500	В

#### Статическая защелка

Символ	Параметр	Испытательный режим	Класс	Максимальная величина (1)	Единица
LU	Класс статической защелки	TA = +25 °C в соответствии со стандартом JESD78A	I	≥ ±200	мА

## 5.3 Характеристики постоянно- го тока

(Испытательный режим:  $T_a = -40$  до  $85^\circ\text{C}$ )

Символ	Параметр	Испытательный режим	Min	Typ	Max	Единица
$V_{DD}$	Напряжение питания	Приложение VDD, AVDD	2,97	3,3	3,63	В
$V_{IH}$	Входное напряжение высокого уровня		2,0		5,5	В
$V_{IL}$	Входное напряжение низкого уровня		- 0,3		0,8	В
$V_T$	Пороговое значение	Все входы за исключением XI	1,30	1,41	1,53	В
$V_{T+}$	Пороговое значение перехода от низкого уровня к высокому для триггера Шмитта	Все входы за исключением XI	1,53	1,64	1,73	В
$V_{T-}$	Пороговое значение перехода от высокого уровня к низкому триггера Шмитта	Все входы за исключением XI	0,95	1,02	1,09	В
$T_J$	Температура перехода		-40	25	125	$^\circ\text{C}$
$I_L$	Входной ток утечки				$\pm 1$	$\mu\text{A}$
$R_{PU}$	Подтягивающий pull-up резистор	SCSn, RSTn, PMODE[2:0]	62	77	112	кОм
$R_{PD}$	Подтягивающий pull-down резистор	RSVD(Pin 23, Pin 38 ~ Pin 42)	48	85	174	кОм
$V_{OL}$	Выходное напряжение низкого уровня	$I_{OL} = 8\text{ mA}$ , Все выходы за исключением XO			0,4	В
$V_{OH}$	Высокий уровень выходного напряжения	$I_{OH} = 8\text{ mA}$ , Все выходы за исключением XO	2,4			В
$I_{OL}$	Низкий уровень выходного тока	$V_{OL} = 0,4\text{ В}$ , Все выходы за исключением XO	8,6	13,9	18,9	мА
$I_{OH}$	Высокий уровень выходного тока	$V_{OH} = 2,4\text{ В}$ , Все выходы за исключением XO	12,5	26,9	47,1	мА
$I_{DD1}$	Ток источника (нормальный рабочий режим)	$V_{DD}=3,3\text{ В}$ , $AV_{DD}=3,3\text{ В}$ , $T_a = 25^\circ\text{C}$		132		мА
$I_{DD2}$	Ток источника (режим выключенного питания)	Режим выключенного питания PHY, $V_{DD}=3,3\text{ В}$ , $AV_{DD}=3,3\text{ В}$ , $T_a = 25^\circ\text{C}$		13		мА

## 5.4 Рассеяние мощности

(Испытательный режим: VDD=3,3 В, AVDD=3,3 В, T<sub>a</sub> = 25 °С)

Условие	Min	Тип	Max	Единица
Соединение 100 Мбит/с	-	128	-	мА
Соединение 10 Мбит/с	-	75	-	мА
Отмена связи (режим автосогласования)	-	65	-	мА
Передача 100 Мбит/с	-	132	-	мА
Передача 10 Мбит/с	-	79	-	мА
Режим выключения питания	-	13	-	мА

## 5.5 Характеристики переменного тока

### 5.5.1 Хронометрирование сброса

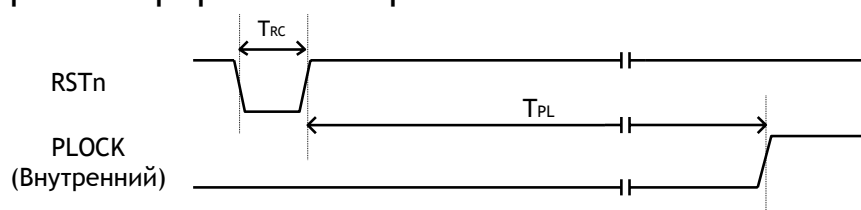


Рисунок 22. Хронометрирование сброса

Символ	Описание	Min	Max
T <sub>RC</sub>	Время цикла сброса	500 мкс	-
T <sub>PL</sub>	RSTn на внутреннем PLOCK (PLL Lock)	-	1 мс

### 5.5.2 Время пробуждения

Время пробуждения стабилизатора напряжения: 10 мкс

### 5.5.3 Характеристики чипа

Параметр	Диапазон
Частота	25 МГц
Допуск по частоте (при 25 °С)	±30 ppm
Шунтирующая емкость	7 пФ максимум
Уровень пуска	59,12 мкВт
Емкость нагрузки	18 пФ
Изменение в результате старения (при 25 °С)	±3 ppm / год максимум

## 5.5.4 Хронометрирование SPI

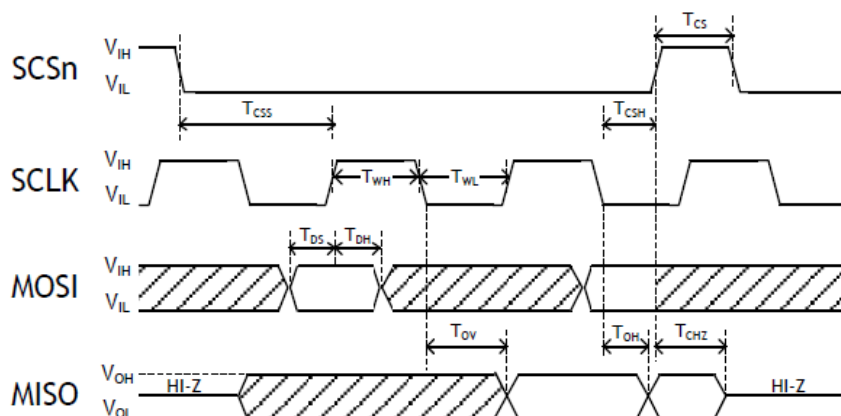


Рисунок 23. Хронометрирование SPI

Символ	Описание	Min	Max	Единицы
$F_{SCK}$	Тактовая частота SCK		80/33.3 <sup>5</sup>	МГц
$T_{WH}$	Время высокого уровня SCK	6		нс
$T_{WL}$	Время низкого уровня SCK	6		нс
$T_{CS}$	Время высокого уровня SCSn	30		нс
$T_{CSS}$	Время установки SCSn	5	-	нс
$T_{CSH}$	Время ожидания SCSn	5		нс
$T_{DS}$	Время установки входных данных	3		нс
$T_{DH}$	Время ожидания входных данных	3		нс
$T_{OV}$	Эффективное время выхода		5	нс
$T_{OH}$	Время ожидания выхода	0		нс
$T_{CHZ}$	Высокий уровень SCSn на выход Hi-Z		2,1 <sup>6</sup>	нс

### <sup>5</sup> Теоретически гарантируемая скорость

Хотя теоретическая проектная скорость равна 80 МГц, сигнал на высокой скорости может искажаться из-за перекрестных помех в цепи и протяженности сигнальной линии. Минимальная гарантированная скорость SCLK равна 33,3 МГц, что протестировано и измерено с помощью устойчивой волны.

Пожалуйста, см. указания по применению SPI, в которых содержатся условия испытаний и результаты испытаний WIZnet.

<sup>6</sup> 2,1 нс наблюдаются, если рп-переход нагружен емкостью 30 пФ. С уменьшением емкости время уменьшается.

### 5.5.5 Характеристики трансформатора

Параметр	Сторона передачи	Сторона приема
Коэффициент трансформации	1:1	1:1
Индуктивность	350 мкГн	350 мкГн

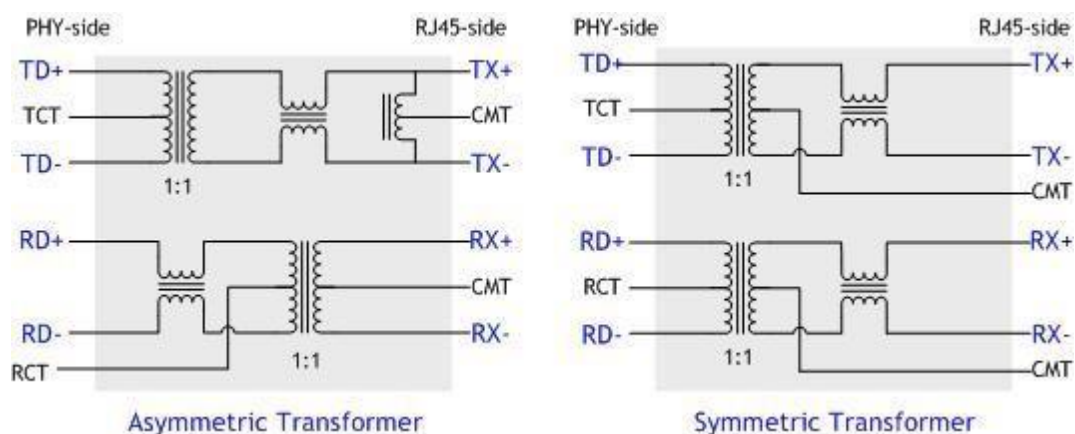


Рисунок 24. Тип трансформатора

### 5.5.6 MDIX

W5500 не поддерживает авто-MDIX.

Следовательно, пользователь для подключения к другим ключам или роутерам должен использовать кабели с прямыми разъемами, а для подключения к таким устройствам, как серверы, рабочие станции или другие микросхемы W5500 - кабели с перекрестными разъемами. Однако, пользователь может использовать и те, и другие виды кабелей при подключении к устройствам с авто-MDIX, интерфейс будет автоматически корректировать любое некорректное кабельное подключение.

## 6 Профиль температуры инфракрасной пайки (без свинца)

Уровень чувствительности к влажности: 3

Требование сухой упаковки: Да

Средний темп увеличения ( $T_{s_{max}}$ до $T_p$ )	3° C/секунда максимально.
Предварительное нагревание <ul style="list-style-type: none"> <li>- Минимальная температура (<math>T_{s_{min}}</math>)</li> <li>- Максимальная температура (<math>T_{s_{max}}</math>)</li> <li>- Время (<math>t_{s_{min}}</math> до <math>t_{s_{max}}</math>)</li> </ul>	150 °C 200 °C 60-120 секунд
Время поддержания <ul style="list-style-type: none"> <li>- Температура (<math>T_L</math>)</li> <li>- Время (<math>t_L</math>)</li> </ul>	217 °C 60-150 секунд
Пиковая температура/Разброс ( $T_p$ )	265 + 0/-5 °C
Время в пределах 5 °C действующей пиковой температуры ( $t_p$ )	30 секунд
Темп понижения	6 °C/секунду максимально.
Время 25 °C до пиковой температуры	8 минут максимально.

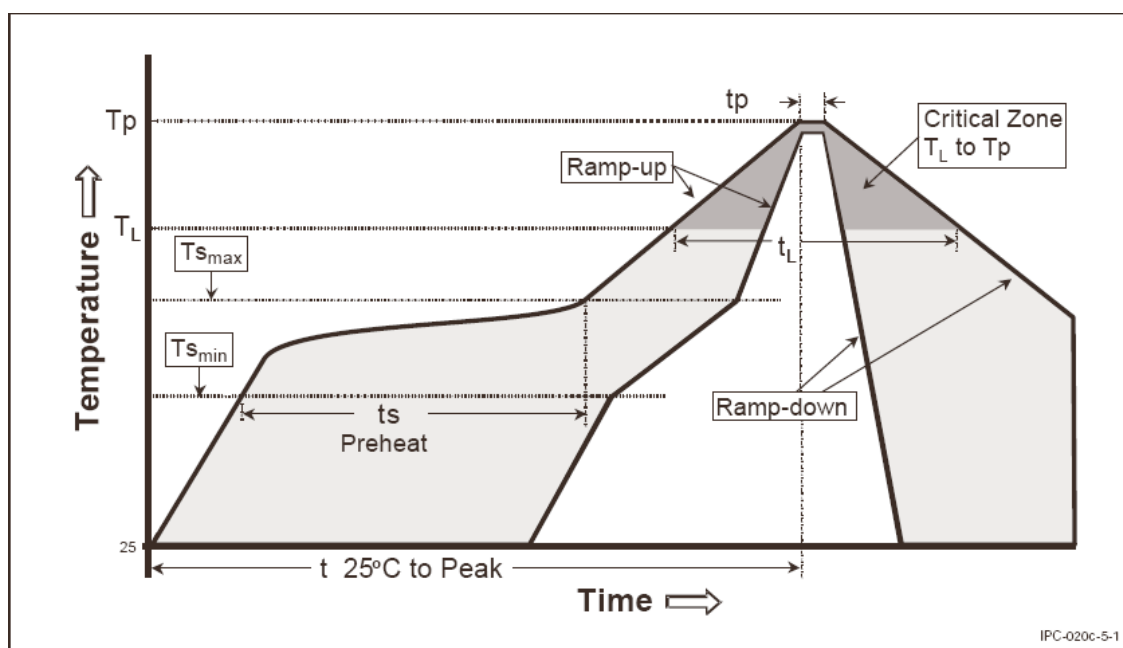


Рисунок 25. Температура инфракрасной пайки

## 7 Описание корпуса

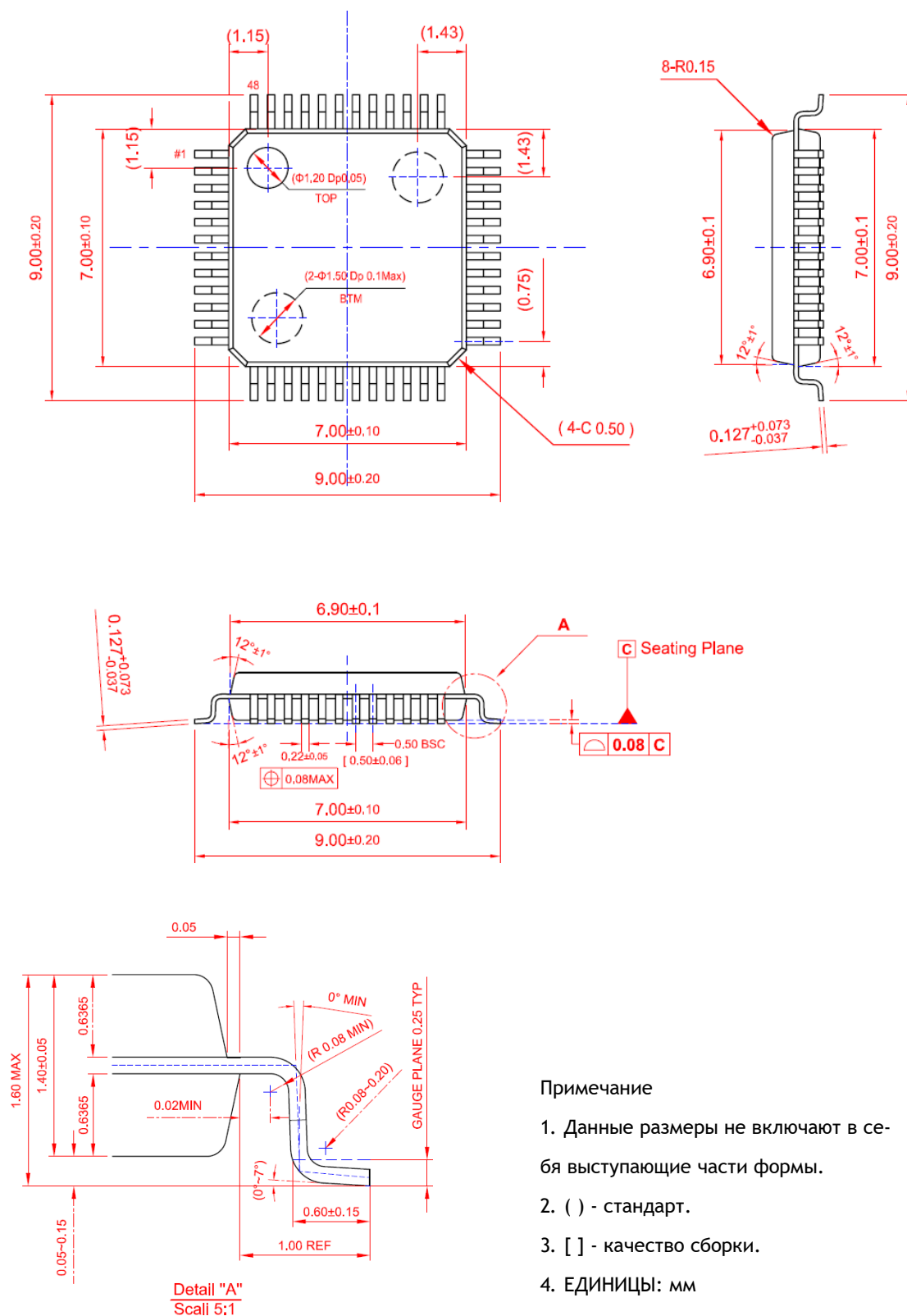


Рисунок 26. Размеры корпуса



## Информация об изменениях документации

Версия	Дата	Описание
Ver. 1.0.0	1 августа 2013	Начальный выпуск
Ver. 1.0.1	13 сентября 2013	Исправлены дублированные операторы и опечатки (P.14, 23, 24, 28, 39, 51) Исправлены описания (P.35)
Ver. 1.0.2 2013	14 ноября	1. Изменены “описания контактов в 1.1 Описания контактов”(P.10) От него должен быть подключен к GND к NC(PIN38–42) 2. Исправлены опечатки: от 0x02 до 0x42 величин SOCK_MACRAW в регистрах сокета 4.2 (P.50)
Ver. 1.0.3 2014	29 мая	1. Исправлено “Sn_MSSR в регистре сокета 4.2”(P.53) Неправильное описание Sn_MSSR о FMTU/MTU
Ver. 1.0.4	13 июня 2014	1. Добавлено примечание о величине регистра размера чтения (P.56, 58) 2. Добавлен температурный профиль инфракрасной пайки (P.66)
Ver. 1.0.5	10 ноября 2014	1. Добавлено описание контакта MISO (P.11) Сигнал SCSn определяет выходное значение на контакте MISO. 2. Изменена нотация регистра (P.33), изменен регистр нотация “Sn_IR в регистре сокета 4.2” (P.49) от [R] до [RCW1] 3. Исправлены опечатки: от DICON до DISCON Sn_SR в регистре сокета 4.2 (P.50)
Ver. 1.0.6	30 декабря 2014	1. Исправлены опечатки: величина от 0x02 до 0x42 SOCK_MACRAW “Sn_CR в регистре сокета 4.2”(P.47)
Ver. 1.0.7 2016	24 февра-	1. Исправлено (Время ожидания активации прерывания) (P.34) 2. Информация о <sup>3</sup> (P.34)
Ver. 1.0.8 2017	19 мая	1. Исправлена единица диапазона уровня запуска мкВт/МГц на мкВт (5.5.3 Характеристики чипа) (P.60)
Ver. 1.0.9 2019	22 мая	1. Исправлено описание Sn_IMR (P.55) 2. Исправлена минимальная величина температуры перехода T <sub>J</sub> (P.57)



## Уведомление об авторских правах

Copyright 2013 WIZnet Co., Ltd. Все права защищены.

Техническая поддержка: [support@wiznet.co.kr](mailto:support@wiznet.co.kr)

Сбыт & распределение: [sales@wiznet.co.kr](mailto:sales@wiznet.co.kr)

Для дальнейшей информации посетите наш сайт <http://www.wiznet.co.kr>