

# Estructuras de Computadores – (34010)

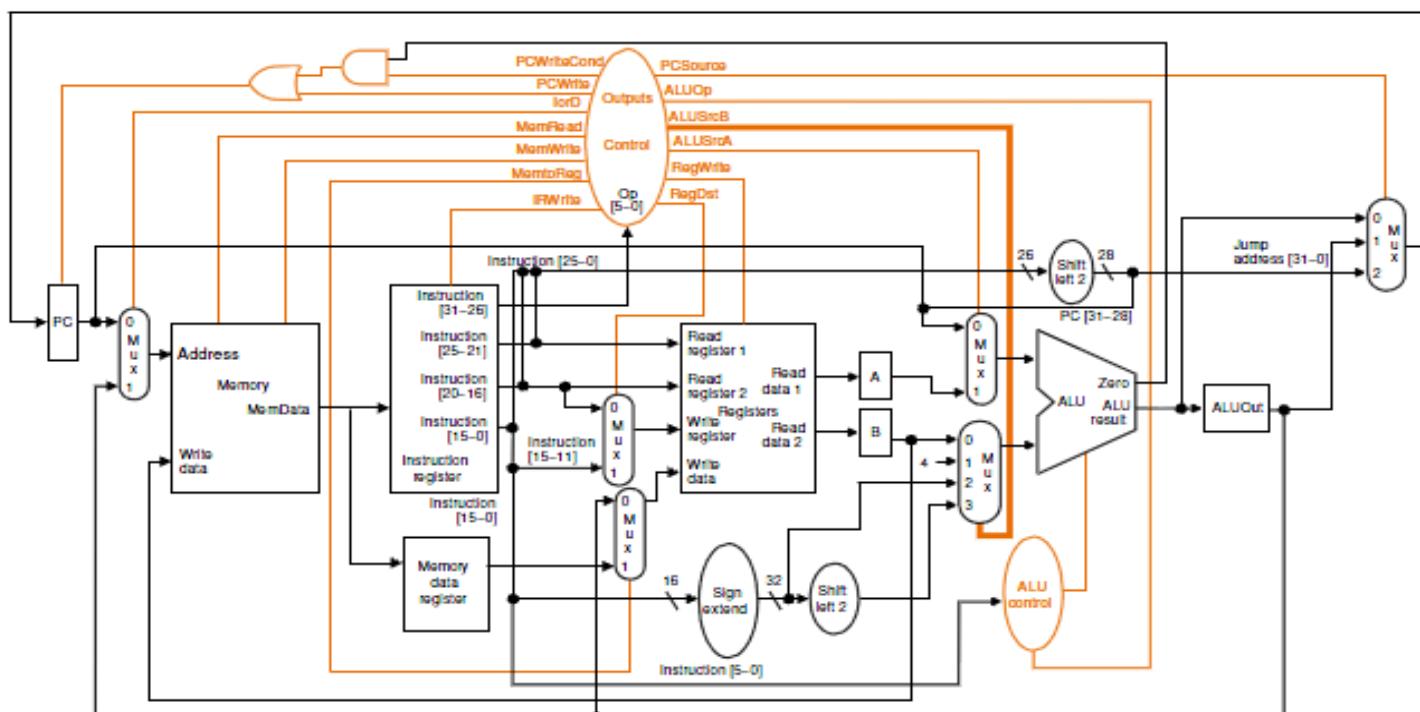
Examen (7 de Julio de 2014)

## Pregunta 1.

(2.5 puntos)

Implantar la instrucción *lwinc* , la cual carga una palabra de memoria (del mismo modo que *lw*) pero a la vez incrementa el registro base en 4. Para ello:

1. Realiza, en primer lugar, una implantación por software, es decir, crea la pseudoinstrucción *lwinc*.
2. Especifica el formato que usará para codificar la instrucción (R, I o J), así como qué información se codificará en cada campo.
3. **Utiliza la figura** para modificar el camino de datos necesario para ejecutar esta instrucción.
4. Especifica el valor de todas las señales de control para ejecutar la instrucción

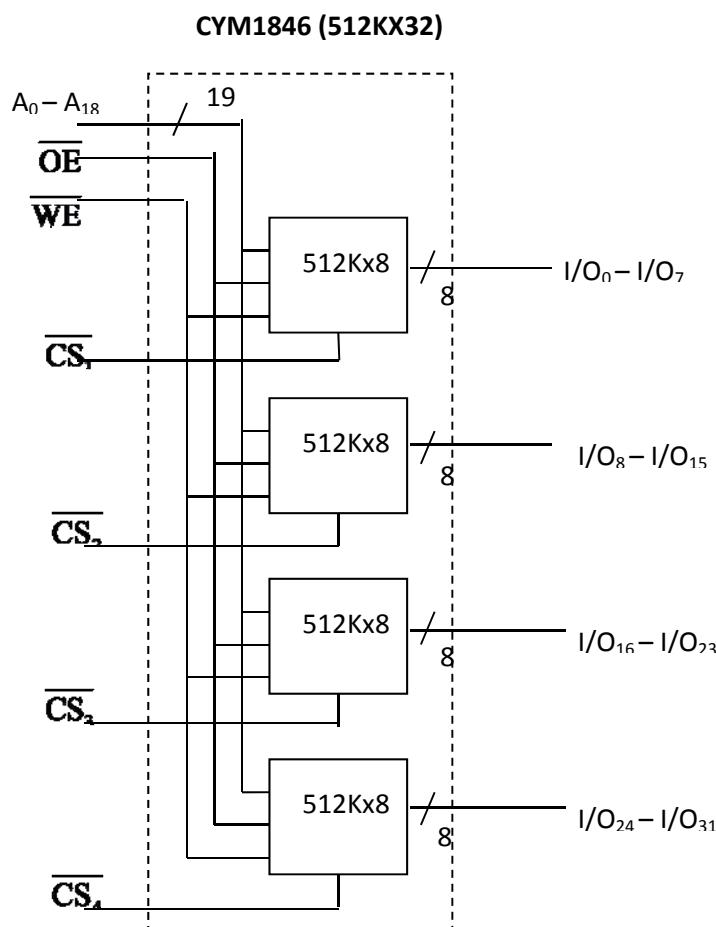




## Pregunta 2.

(2.5 puntos)

Disponemos de una memoria del tipo CYM1846 (512Kx32), cuyas características se muestra en la figura. El procesador al que debemos conectarla permite direccionar 1 Mpalabra y posee las líneas MemRead y MemWrite. Obtener mapa de memoria (bits bus direcciones y rango en hexadecimal) y diagrama de conexiones en los siguientes casos:



a)  
(con todas las líneas y mediante decodificadores), para diseñar una memoria de 512Kx32, cuya primera dirección sea la 00000H.

b)  
(con todas las líneas y mediante decodificadores), para diseñar una memoria de 1Mx16, cuya primera dirección sea la 00000H.

c)  
(con todas las líneas y mediante decodificadores), para diseñar una memoria de 512Kx8, cuya primera dirección sea la 80000H.

d)  
(con todas las líneas y mediante decodificadores), para diseñar una memoria de 256Kx16, cuya primera dirección sea la C0000H.

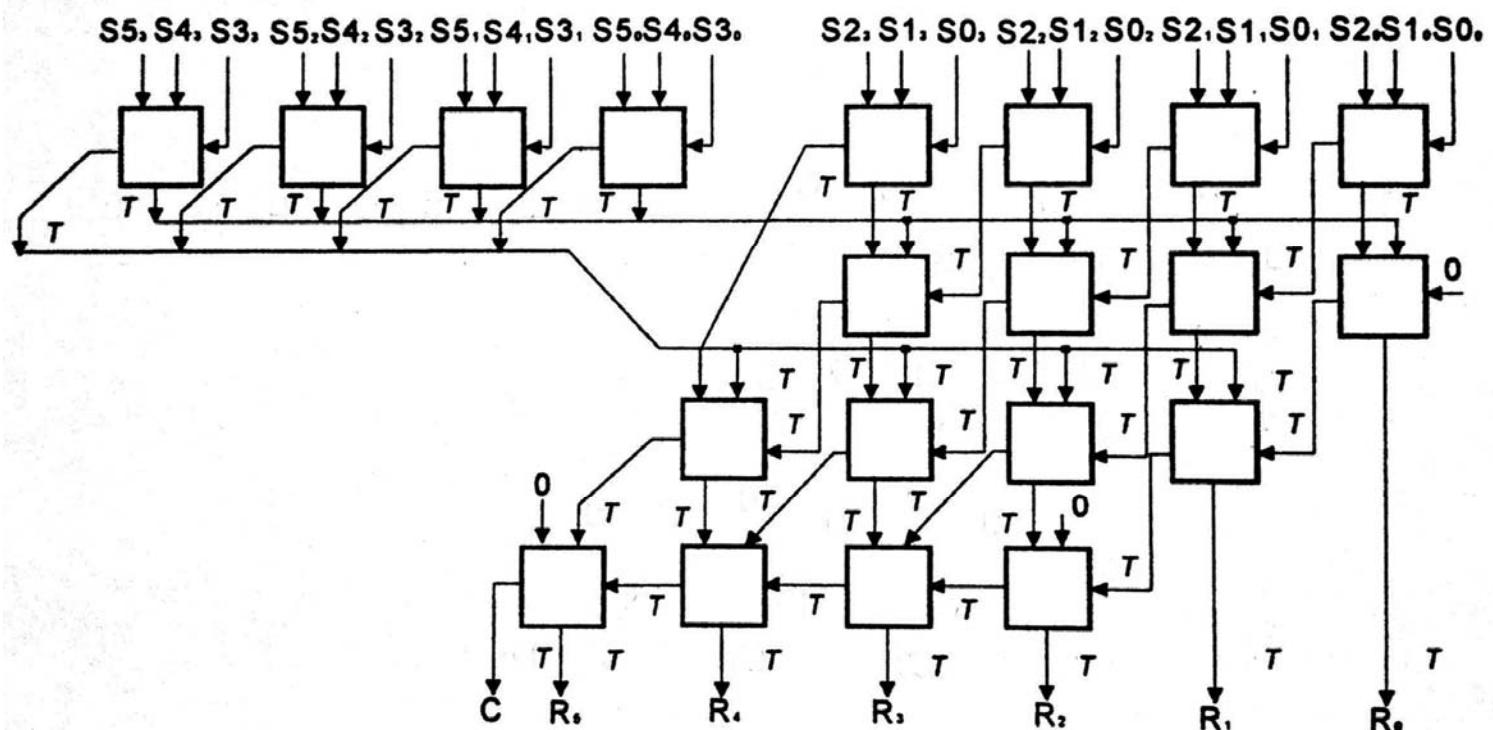


**Pregunta 3.**

**(2.5 puntos)**

Suponiendo que los sumadores están implementados con semisumadores y que el retardo de la puerta AND es  $T$ , se pide:

- Dibujar y obtener el retardo de un CLA de 12 bits. Para ello, indicar el retardo de los acarreos  $C_3$ ,  $C_7$  y  $C_{11}$  y el retardo de  $S_{11}, \dots, S_0$ . (1 punto)
- Obtener el retardo del siguiente circuito que suma 6 sumandos ( $S_5, S_4, S_3, S_2, S_1$  y  $S_0$ ) de 4 bits. Para ello, al lado de cada  $T$  poner el valor del retardo. (1.5 puntos)





#### Pregunta 4.

(2.5 puntos)

(2.5 puntos) Se desea ampliar el repertorio de instrucciones del MIPS con dos nuevas instrucciones más simples de carga y almacenamiento con autoincremento. Estas nuevas instrucciones son de tipo I y tienen las siguientes formas generales:

SlwInc rt, rs      # rt  $\leftarrow$  M[rs]   
                        # rs  $\leftarrow$  rs + 4

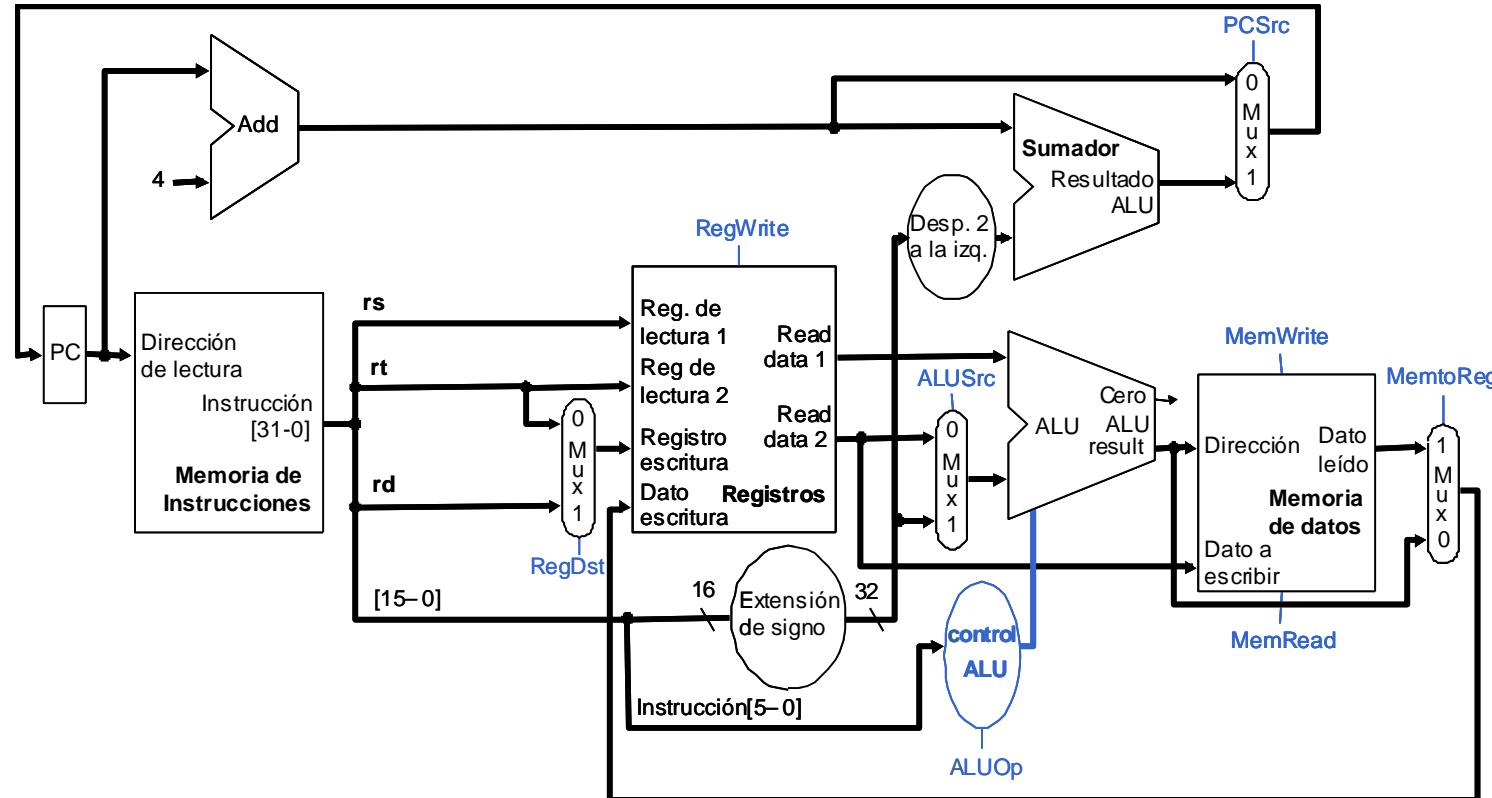
SswInc rt, rs    # M[rs]  $\leftarrow$  rt  
                        # rs  $\leftarrow$  rs + 4

Además de leer o escribir una palabra de 32 bits en memoria, incrementan el contenido del registro rs en 4.

- a) Muestra los cambios que se deben hacer en la ruta de datos monociclo (en la hoja de soluciones) para que se pueda ejecutar la instrucción SswInc (intenta dibujar los cambios en la figura de la forma más clara posible) (0.4 puntos)
- b) Rellena (y si es necesaria completa) la tabla con el valor de las señales de control para que se ejecute correctamente la nueva instrucción SswInc. (utilizar X cuando sea posible). (0.4 puntos)
- c) Supón que las memorias tienen un retardo de 3ns, las ALUs de 2ns y el Banco de Registros de 1ns. Calcula la duración de la nueva instrucción SswInc y la duración del ciclo de reloj para la nueva ruta de datos suponiendo que ejecuta además las instrucciones lw, sw, aritmético-lógicas y beq. (0.4 puntos)
- d) Se desea que la ruta de datos multiciclo del MIPS (de la figura de la hoja de soluciones) ejecute las instrucciones SlwInc y SswInc. Obtén las acciones a realizar en cada ciclo de reloj mediante lenguaje de transferencia de registros (por ejemplo: PC  $\leftarrow$  PC +4) así como el valor de las señales de control que se activarán en la ejecución de cada instrucción. (0.8 puntos)
- e) ¿Qué modificaciones se podrían hacer en la ruta de datos multiciclo para que las instrucciones anteriores se ejecutaran en un menor número de ciclos de reloj?. Dibuja las modificaciones sobre la ruta de datos y razona la respuesta. (0.5 puntos)

## HOJA SOLUCIONES EJERCICIO 4

a)



b)

	RegDst	RegWrite	AluSrc	ALUOp	MemWrite	MemRead	MemToReg	PCSrc				
SwInc												

d) y e)

