

Practica 3: CIRCUITOS COMBINACIONALES

1) Diseña un sumador de tres números de 1 bit utilizando semisumadores y las puertas lógicas que consideres necesarias.

¿Qué circuito hemos obtenido? Razona la respuesta.

El sumador completo es un circuito que suma dos bits de entrada a y b más un acarreo de entrada C_{in} y devuelve un bit de resultado S y un bit de acarreo C_{out} .

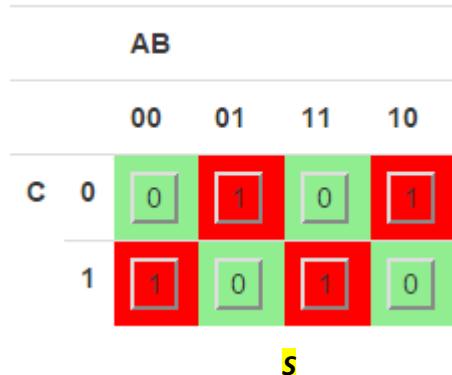
Las dos salidas se denominan Suma y Acarreo. La variable binaria Suma da el valor del bit menos significativo de la suma. La variable binaria Acarreo da el acarreo de la salida, para apreciar el funcionamiento lo mostramos mediante una tabla de verdad.

Tabla de Verdad

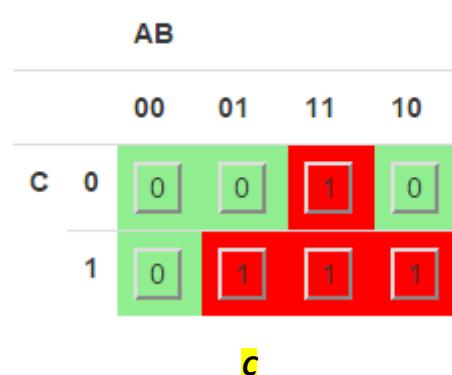
A	B	C_{in}	S	C_{out}
0	0	0	0	0
0	0	1	1	0
0	1	0	1	0
0	1	1	0	1
1	0	0	1	0
1	0	1	0	1
1	1	0	0	1
1	1	1	1	1

De la tabla de verdad observamos que tenemos 3 entradas (A, B y C) y dos salidas (Acarreo y Suma), si utilizamos los mapas de Karnaugh para reducir ambas funciones de salida, estas se pueden ver de la siguiente manera:

Karnaugh Map



Karnaugh Map

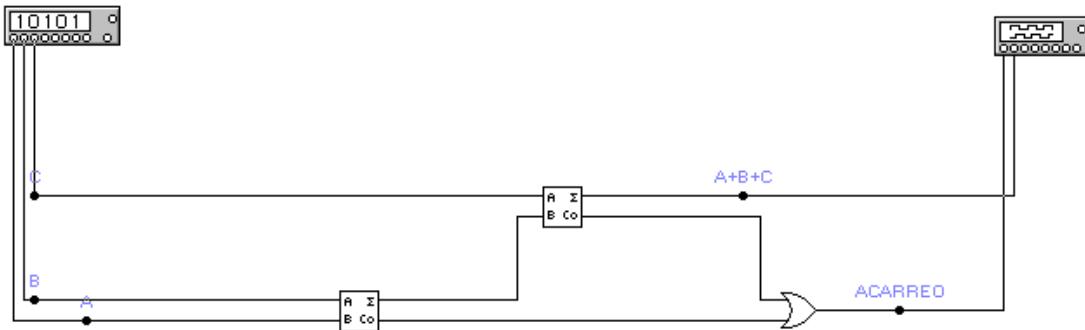


Quedando la función simplificada de la siguiente manera:

$$S = A'B'C + A'BC' + AB'C' + ABC$$

$$C = AB + AC + BC$$

Practica 3: CIRCUITOS COMBINACIONALES



Como se puede observar en el circuito, se ha hecho uso de dos semisumadores para la suma y una puerta OR para el acarreo final.

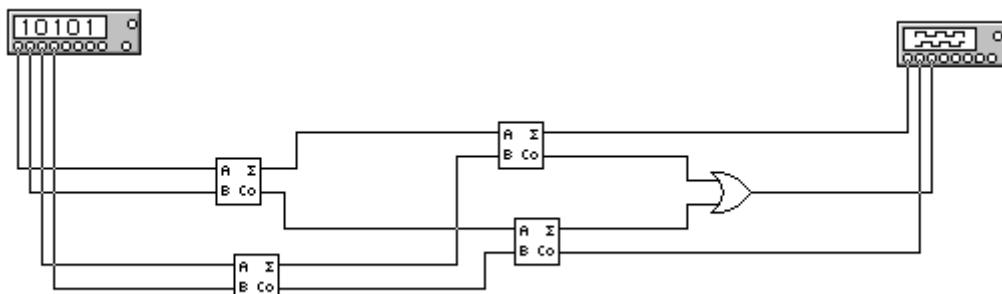
Funcionamiento:

1. El primer semisumador suma los dos bits A y B.
2. El segundo suma el resultado con el acarreo de entrada
3. Por último la puerta OR genera el acarreo de salida si cualquiera de los dos semisumadores genera un acarreo

2) Diseña ahora un circuito capaz de sumar cuatro números de un bit.

- **Mediante circuitos semisumadores**

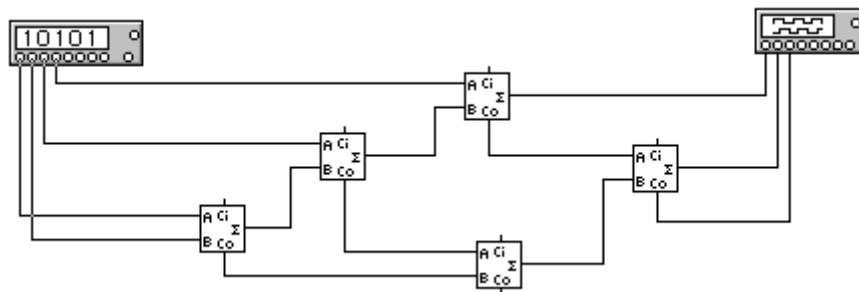
Para realizar la suma de cuatro números de un bit, vamos a utilizar tres semisumadores y dos puertas OR para recoger el Acarreo final de la suma.



En cuanto a este caso, su funcionamiento es igual que al anterior, los semisumadores suman los bits hasta generar la salida de los cuatro números, en cuanto a las puertas OR va recogiendo el acarreo de salida si cualquiera de las tres semisumadores genera un acarreo.

Practica 3: CIRCUITOS COMBINACIONALES

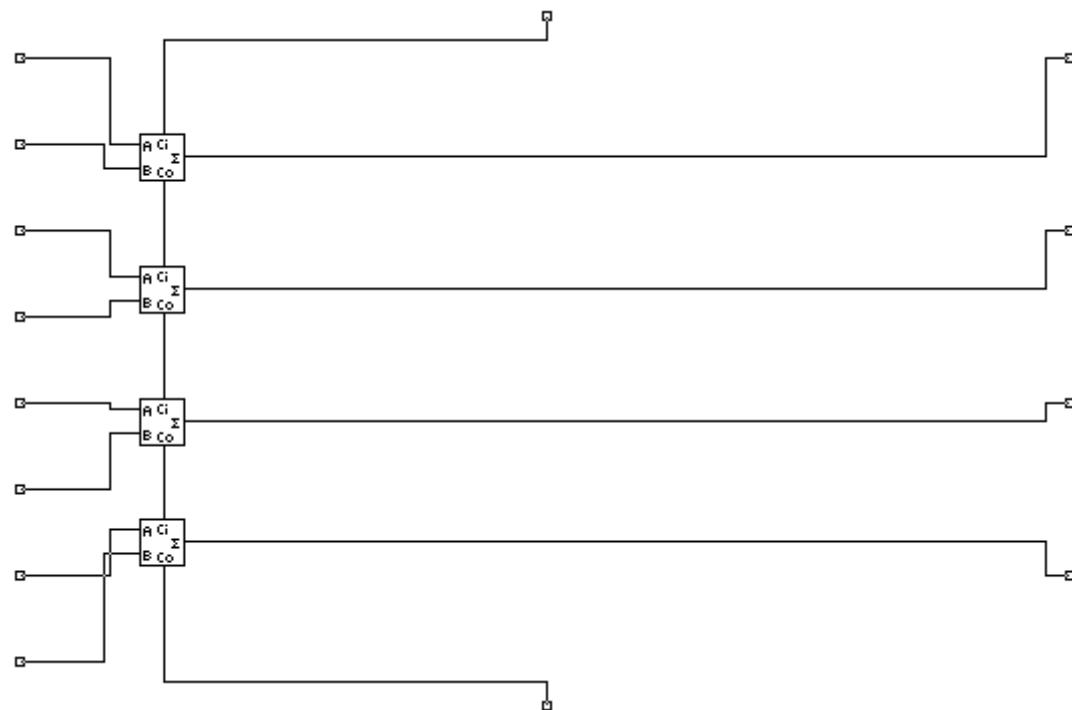
b) Mediante sumadores completos



3) Diseña un circuito sumador de dos números de 4 bits y crea un subcircuito con él. Guárdalo con el nombre "sum4bits". No olvides la entrada y la salida de acarreo.

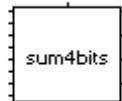
Comprueba que ahora forma parte de la barra de componentes particularizados (subcircuitos).

Para crear el sumador de 4 bits, hace falta utilizar 4 sumadores completos en el cual cada sumador completo realiza una suma. En caso de generar un acarreo este se le transmite al sumador siguiente.



Practica 3: CIRCUITOS COMBINACIONALES

Subcircuito sum4bits



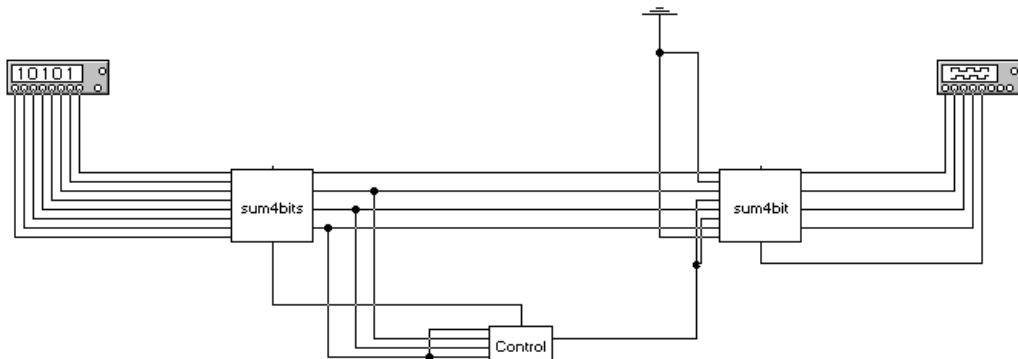
4) Haciendo uso del sumador de 4 bits del apartado anterior y las puertas lógicas necesarias, crea un sumador BCD de 4 bits.

a) Explica el funcionamiento de los diferentes elementos que lo constituyen.

BCD es un código numérico y puede utilizarse en operaciones aritméticas.

El método para sumar dos números en BCD es el siguiente:

- Primeramente se suman los dos números BCD utilizando las reglas de la suma binaria.
- Si una suma de 4 bits es igual o menor que 9, es un número BCD válido.
- En caso de que la suma de 4 bits es mayor que 9, o si genera un acarreo en el grupo de 4 bits, el resultado no es válido. En este caso, se suma 6 (0110) al grupo de 4 bits para saltar así los seis estados no válidos y pasar al código 8421, esto se realiza a partir del subcircuito **Control** el cual es el encargado de verificar si la suma se realiza en BCD válido, en caso contrario, la suma pasa al siguiente subcircuito **sum4bit**.
- Por último , si se genera un acarreo al sumar 6, éste se suma al grupo de 4 bits siguiente.



b) Verifica el diseño efectuando las siguientes sumas (visualiza los sumandos y el resultado mediante displays de siete segmentos) y comenta el resultado en cada caso.

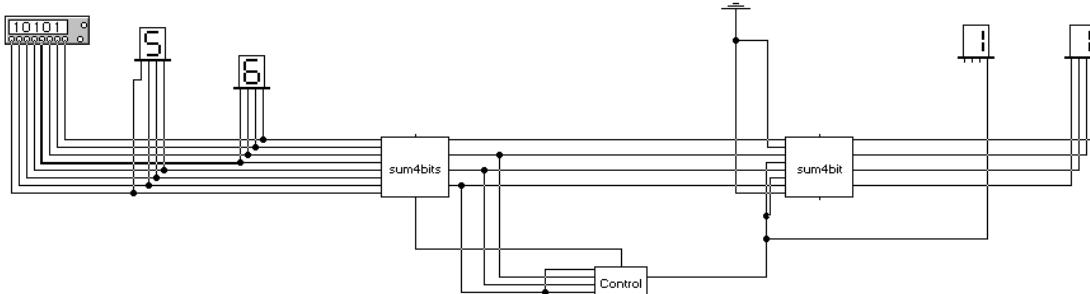
- 0101 + 0110

1. Al realizar la suma entre ambos números, como se puede observar genera un valor BCD no válido, por tanto el subcircuito le suma +6 para así poder sacar el resultado en BCD válido.

Practica 3: CIRCUITOS COMBINACIONALES

$$\begin{array}{r}
 0101 \text{ (5)} \\
 +0110 \text{ (6)} \\
 \hline
 1011 \text{ -- BCD NO VÁLIDO} \\
 +0110 \text{ -- SUMA +6} \\
 \hline
 0001 \text{ } 0001 \\
 1 \quad 1 \text{ -- BCD VÁLIDO}
 \end{array}$$

En la imagen, se muestra claramente, que la suma se ha realizado con éxito, ya que la suma entre $5 + 6 = 11$

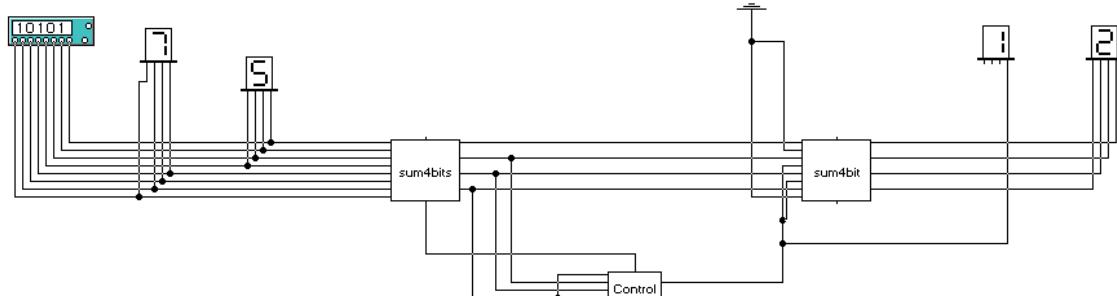


- $0111 + 0101$

2. Al realizar la suma entre ambos números, se vuelve a generar un valor BCD no válido, por tanto le sumamos +6 para así poder sacar el resultado en BCD válido.

$$\begin{array}{r}
 0111 \text{ (7)} \\
 +0101 \text{ (5)} \\
 \hline
 1100 \text{ -- BCD NO VALIDO} \\
 +0110 \text{ -- SUMA +6} \\
 \hline
 0001 \text{ } 0010 \\
 1 \quad 2 \text{ -- BCD VALIDO}
 \end{array}$$

En la imagen, se muestra claramente, que la suma se ha realizado con éxito, ya que la suma entre $7 + 5 = 12$



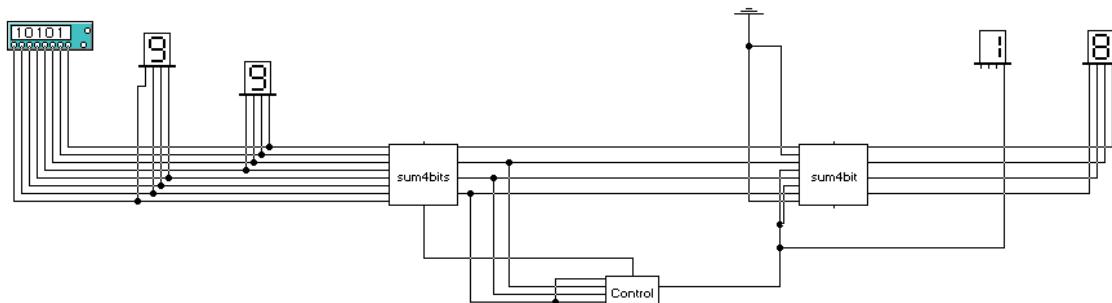
Practica 3: CIRCUITOS COMBINACIONALES

- 1001 + 1001

3. Al realizar la suma entre ambos números, se vuelve a generar un valor BCD no válido, por tanto le sumamos +6 para así poder sacar el resultado en BCD válido.

$$\begin{array}{r} 1001 \text{ (9)} \\ +1001 \text{ (9)} \\ \hline 1100 \text{ -- BCD NO VALIDO} \\ +0110 \text{ -- SUMA +6} \\ \hline \text{-----} \\ \text{0001} \text{ 1000} \\ 1 \quad 8 \text{ -- BCD VALIDO} \end{array}$$

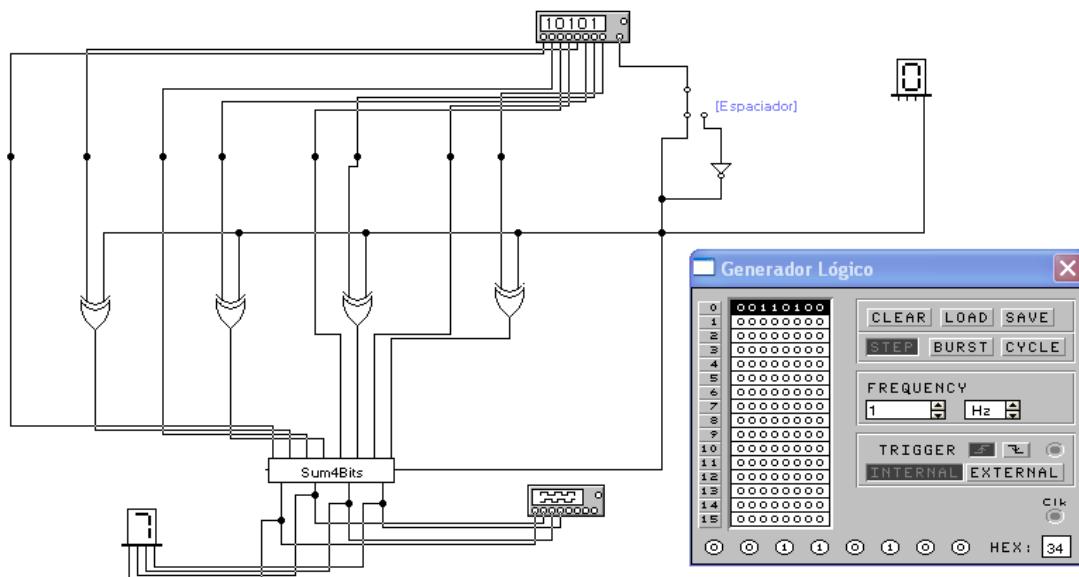
En la imagen, se muestra claramente, que la suma se ha realizado con éxito, ya que la suma entre $9 + 9 = 18$



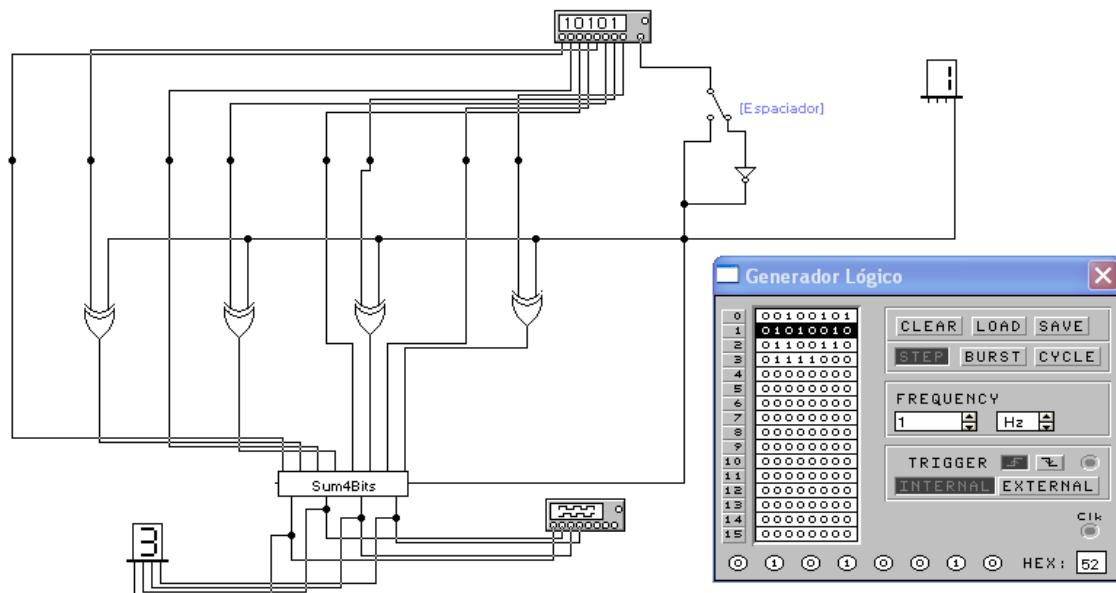
Practica 3: CIRCUITOS COMBINACIONALES

5) Diseña un circuito sumador-restador de 4 bits en complemento a 2 basado en el circuito "sum4bits". Explica la función de las puertas XOR y cómo actúa la señal de suma resta sobre los elementos a los que se encuentra conectada. Verifica el funcionamiento realizando las sumas que se indican y la validez del resultado en cada caso:

a) $+3 + 4$

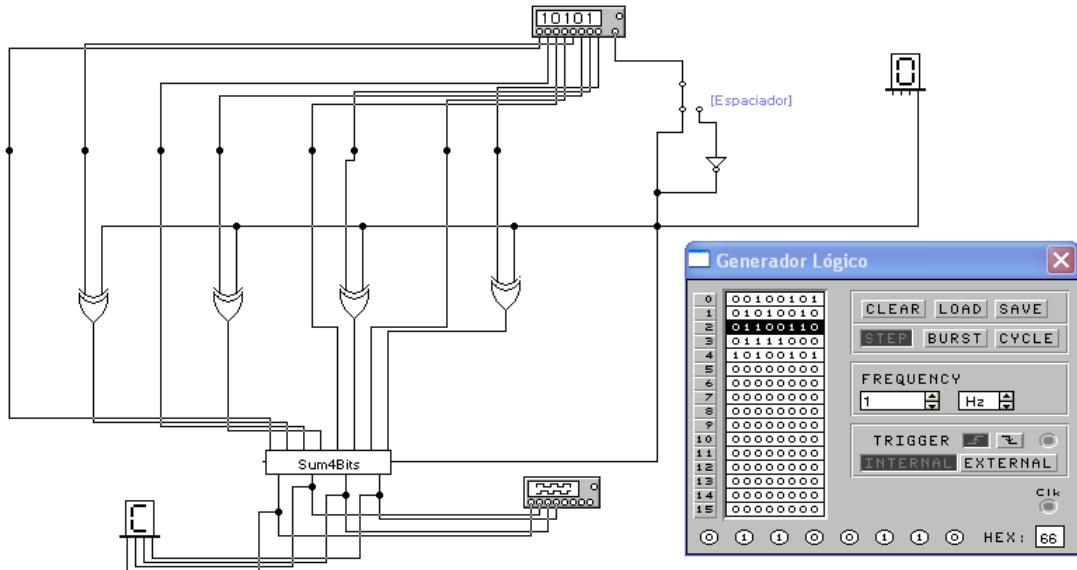


b) $-2 + 5$

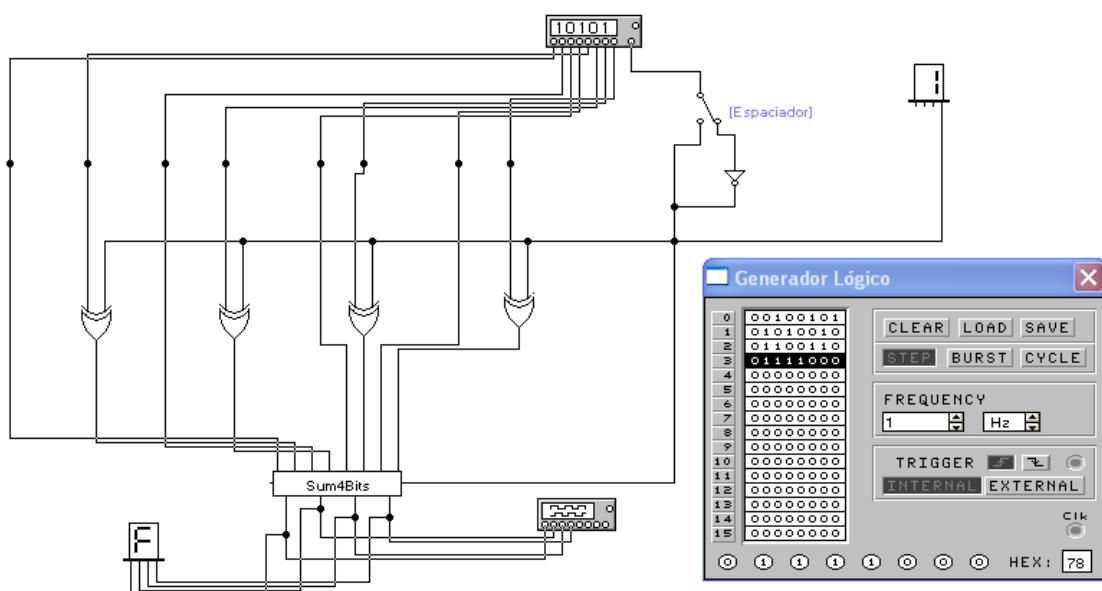


Practica 3: CIRCUITOS COMBINACIONALES

c) 6 – (-6)



d) - 7 – 8



El funcionamiento del circuito es que cuando se realiza una resta, el minuendo lo pasamos a C2 y una vez pasado a C2 ya le sumamos el sustraendo, el cual nos da la suma, así por último a la suma le sumamos +1.

Por tanto el bit de entrada cuando está a 1, lo pasamos por el circuito mediante las puertas XOR, es decir el 1 lógico pasa por cada compuerta de las XOR, cambiando así el valor a C2 para que después se le sume +1.

Practica 3: CIRCUITOS COMBINACIONALES

6) Haciendo uso de un decodificador de 4 a 16 líneas tipo 74154 y las puertas lógicas necesarias, implementa la función:

$$f = A'C + ABCD' + B'D + ABD$$

Para poder implementar el decodificador de 4 a 16, primeramente vamos a sacar la tabla de la verdad de la función:

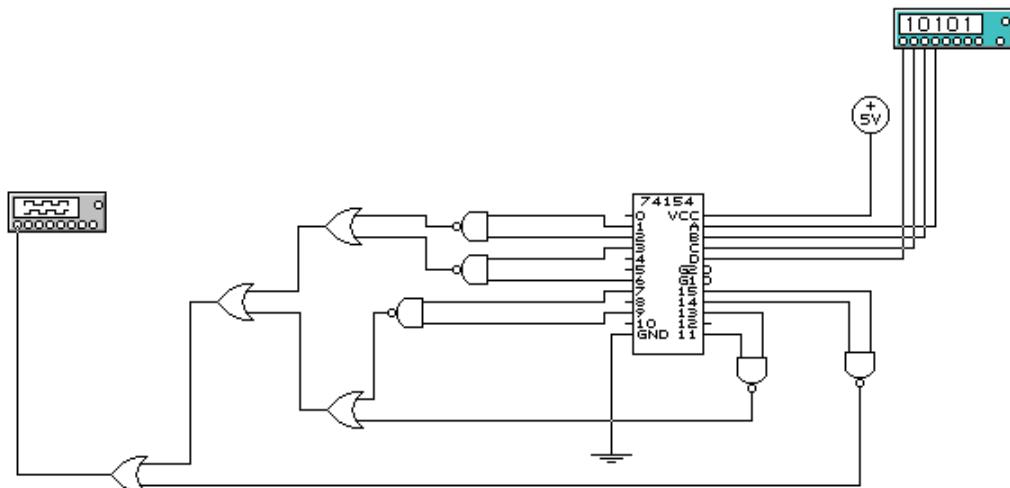
A	B	C	D	F
0	0	0	0	0
0	0	0	1	1
0	0	1	0	1
0	0	1	1	1
0	1	0	0	0
0	1	0	1	0
0	1	1	0	1
0	1	1	1	1
1	0	0	0	0
1	0	0	1	1
1	0	1	0	0
1	0	1	1	1
1	1	0	0	0
1	1	0	1	1
1	1	1	0	1
1	1	1	1	1

Una vez que tengamos la tabla de la verdad de la función, procedemos a sacar la función canonica, quedando de la siguiente manera:

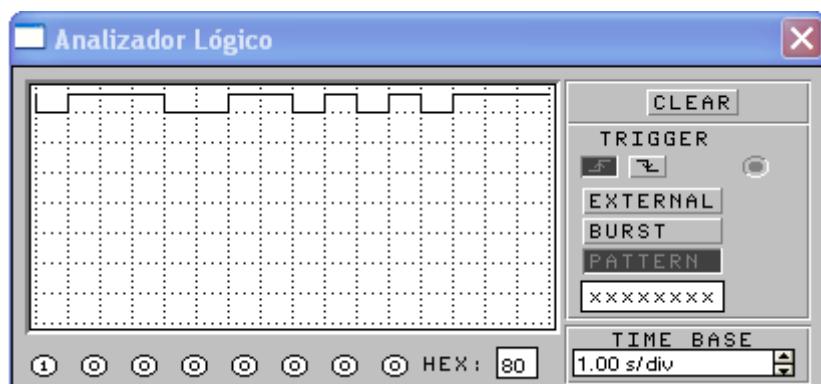
$$A'B'C'D + A'B'CD' + A'B'CD + A'BCD' + A'BCD + AB'C'D + AB'CD + ABC'D + ABCD' + ABCD$$

A partir la función canonica ya lo implementamos en el circuito, en el cual utilizamos un decodificador 74154, 5 puertas NAND y 4 puertas OR.

Practica 3: CIRCUITOS COMBINACIONALES



Para comprobar el funcionamiento del circuito, lo comprobamos mediante el analizador lógico, el cual observamos que nos da el resultado de nuestra tabla de la verdad.



- 7) Diseña un circuito codificador prioritario de 4 a 2 líneas dotado de indicador de salida de “No activación”. Para ello:**
- Realiza la tabla de verdad.**

El codificador consta de 4 Entradas, 2 Salidas y el interruptor de No Activación.

D	C	B	A	S ₁	S ₂	NA
0	0	0	0	0	0	0
0	0	0	1	0	0	1
0	0	1	X	0	1	1
0	1	X	X	1	0	1
1	X	X	X	1	1	1

Practica 3: CIRCUITOS COMBINACIONALES

b) Utiliza tablas de Karnaugh para obtener y simplificar las ecuaciones de las salidas.

AB\CD	00	01	11	10
00	0	1	1	1
01	0	1	1	1
11	0	1	1	1
10	0	1	1	1

$S_1 = C + D$

AB\CD	00	01	11	10
00	0	1	1	1
01	0	1	1	1
11	0	1	1	1
10	0	1	1	1

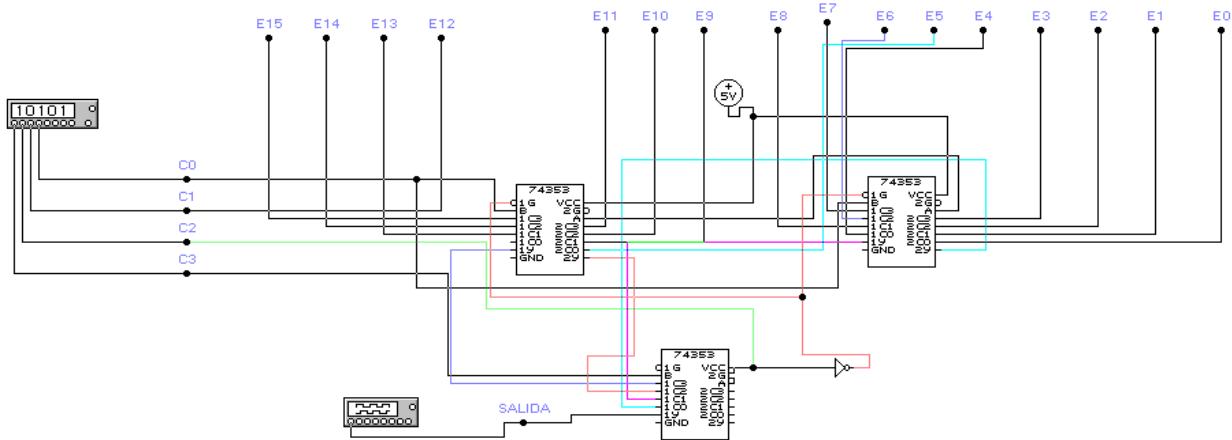
$S_2 = B + C + D$

$$H = A + B + C + D$$

c) Monta y verifica el funcionamiento del codificador.

Practica 3: CIRCUITOS COMBINACIONALES

8) Diseña y construye un multiplexor de 12 entradas mediante tres multiplexores 74353. Implementa el circuito y comprueba y verifica su funcionamiento con Electronics Worbench.



9) Haciendo uso del circuito multiplexor de 8 canales 74151, implementa la función:

$$f = AB' + AC'D + ABD + C'D + B'D'$$

Sacamos la tabla de la verdad, para después ya sacar la función canonica.

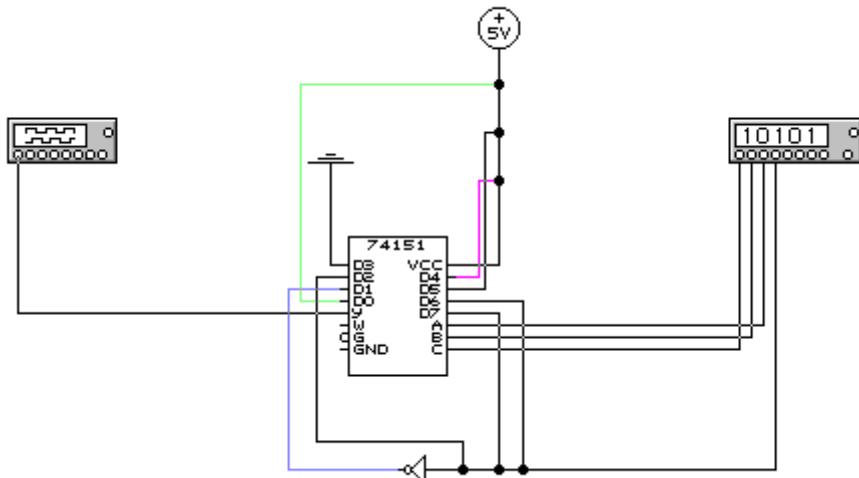
A	B	C	D	F
0	0	0	0	1
0	0	0	1	1
0	0	1	0	1
0	0	1	1	0
0	1	0	0	0
0	1	0	1	1
0	1	1	0	0
0	1	1	1	0
1	0	0	0	1
1	0	0	1	1
1	0	1	0	1
1	0	1	1	1
1	1	0	0	0
1	1	1	0	0
1	1	1	1	1

Quedando la función canonica de la siguiente manera:

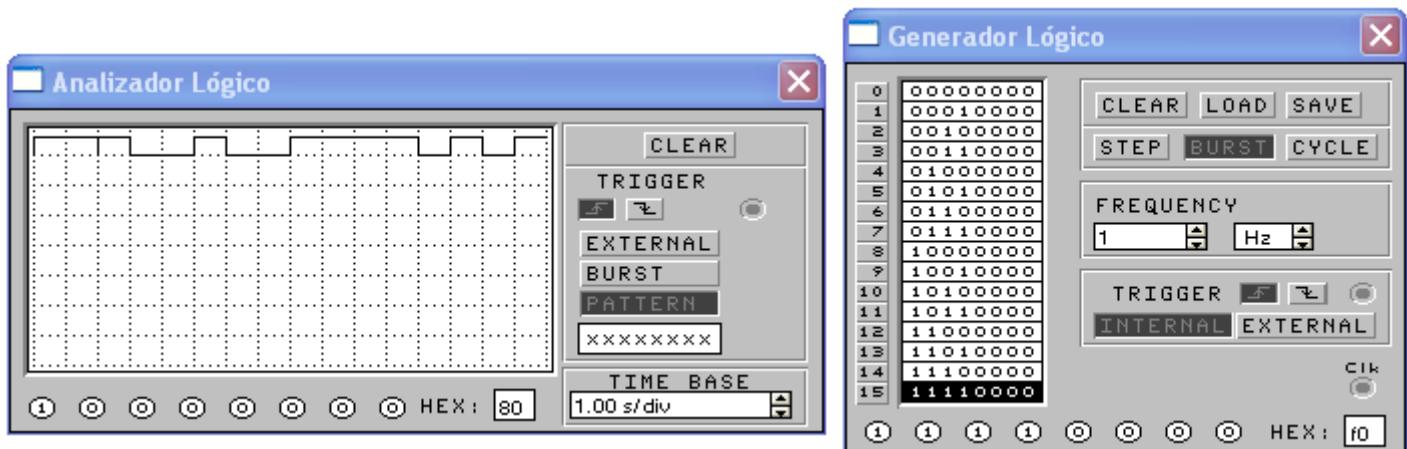
$$A'B'C'D' + A'B'C'D + A'B'CD' + A'BC'D + AB'C'D' + AB'C'D + AB'CD' + AB'CD + ABC'D + ABCD$$

Practica 3: CIRCUITOS COMBINACIONALES

Implementamos la función.



Una vez ya implementada, lo vamos a comparar mediante el analizador lógico, para ello previamente en el Generador lógico le asignamos los valores, para que así nos devuelva la salida.



10) Diseña un circuito convertidor de código que transforme el código BCD natural en código BCD exceso 3. Para ello

a) Realiza la tabla de verdad.

La numeración en BCD y el exceso 3 se muestra en la siguiente tabla. Dicha tabla cuenta con cuatro variables de entrada y cuatro variables de salida.

La tabla de verdad que relaciona las variables de entrada y salida se muestran en la siguiente tabla de verdad.

Practica 3: CIRCUITOS COMBINACIONALES

ENTRADA BCD				SALIDA EXCESO 3			
A	B	C	D	S ₀	S ₁	S ₂	S ₃
0	0	0	0	0	0	1	1
0	0	0	1	0	1	0	0
0	0	1	0	0	1	0	1
0	0	1	1	0	1	1	0
0	1	0	0	0	1	1	1
0	1	0	1	1	0	0	0
0	1	1	0	1	0	0	1
0	1	1	1	1	0	1	0
1	0	0	0	1	0	1	1
1	0	0	1	1	1	0	0

b) Simplifica las funciones de salida mediante tablas de Karnaugh.

Ahora simplificamos mediante mapas de Karnaugh, el cual se utiliza para encontrar cada una de las ecuaciones lógicas que corresponde a cada una de las salidas.

En este caso se obtienen cuatro mapas de Karnaugh correspondientes a las cuatro salidas de este circuito como función de las cuatro variables de entrada.

AB\CD	00	01	11	10
00				
01	1	1	1	
11	X	X	X	X
10	1	1	X	X

$S_0 = A + BC + BD$

AB\CD	00	01	11	10
00				
01	1	1	1	1
11	X		X	X
10	1		X	X

$S_1 = B'C + B'D + BC'D'$

AB\CD	00	01	11	10
00	1		1	
01	1		1	
11	X	X	X	X
10	1		X	X

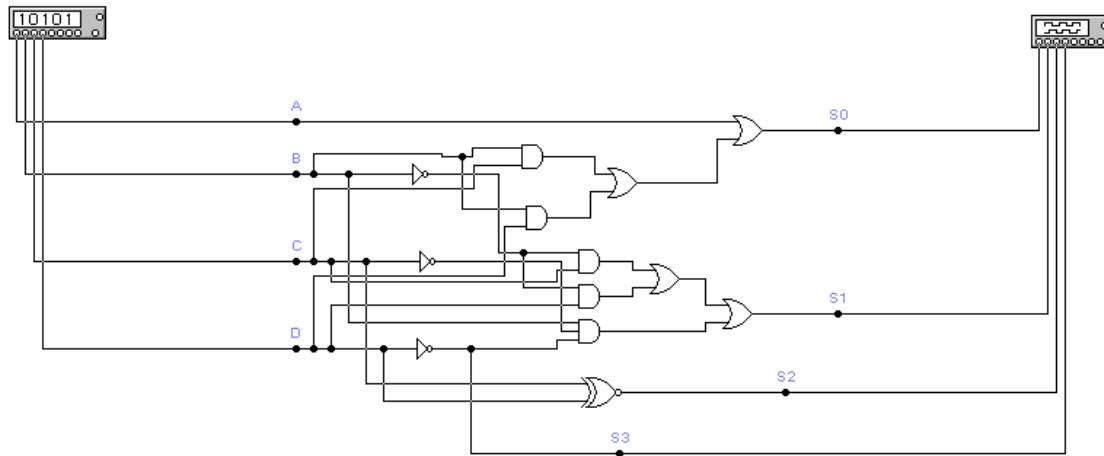
$S_2 = CD + C'D' \rightarrow C \oplus D$

AB\CD	00	01	11	10
00	1			1
01	1			1
11	X		X	X
10	1		X	X

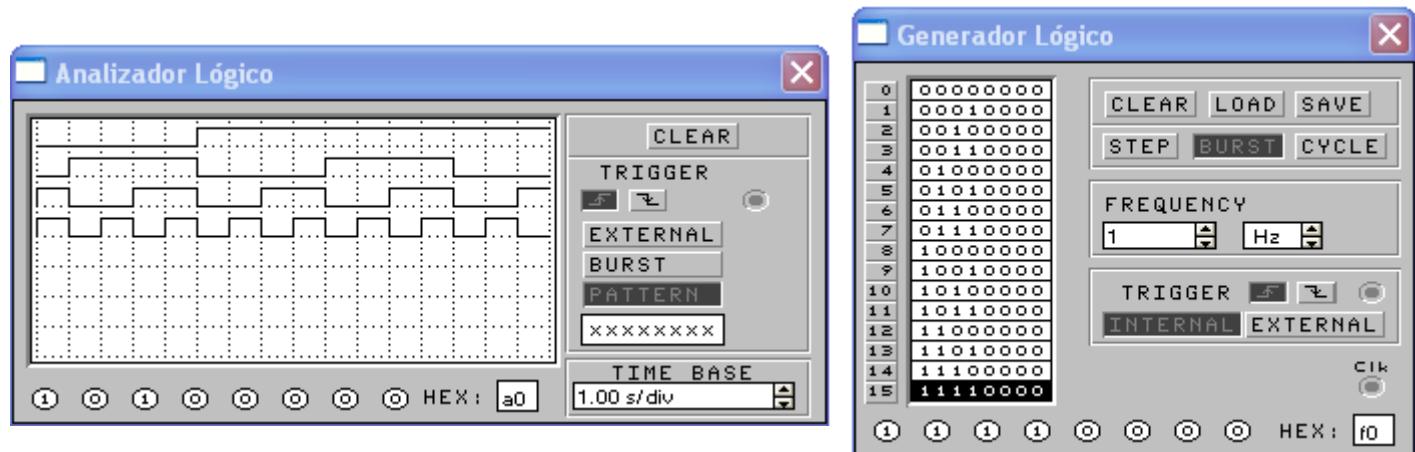
$S_3 = D'$

Practica 3: CIRCUITOS COMBINACIONALES

c) Implementa el circuito mediante puertas lógicas y comprueba y verifica su funcionamiento con Electronics Worbench.



Verificamos el funcionamiento, mediante el generador lógico y analizador lógico.



d) Implementa ahora el circuito mediante un solo decodificador BCD/decimal tipo 7442.

