

REPORT

IEEE Code of Ethics

(출처: <http://www.ieee.org>)

We, the members of the IEEE, in recognition of the importance of our technologies in affecting the quality of life throughout the world, and in accepting a personal obligation to our profession, its members and the communities we serve, do hereby commit ourselves to the highest ethical and professional conduct and agree:

1. to accept responsibility in making decisions consistent with the safety, health and welfare of the public, and to disclose promptly factors that might endanger the public or the environment;
2. to avoid real or perceived conflicts of interest whenever possible, and to disclose them to affected parties when they do exist;
3. to be honest and realistic in stating claims or estimates based on available data;
4. to reject bribery in all its forms;
5. to improve the understanding of technology, its appropriate application, and potential consequences;
6. to maintain and improve our technical competence and to undertake technological tasks for others only if qualified by training or experience, or after full disclosure of pertinent limitations;
7. to seek, accept, and offer honest criticism of technical work, to acknowledge and correct errors, and to credit properly the contributions of others;
8. to treat fairly all persons regardless of such factors as race, religion, gender, disability, age, or national origin;
9. to avoid injuring others, their property, reputation, or employment by false or malicious action;
10. to assist colleagues and co-workers in their professional development and to support them in following this code of ethics.

위 IEEE 윤리헌장 정신에 입각하여 report를 작성하였음을 서약합니다.

<실험 4 예비보고서>

학 부: 전자공학부

제출일: 2021.09.25

과목명: 논리회로실험

교수명: 박성진

분 반: 금 F

학 번: 201820814, 202021025

성 명: 윤상원, 안준영

실험 4 예비보고서

1. 실험 목적

멀티플렉서와 디멀티플렉서의 원리를 이해하고 실험을 통해 동작을 확인한다.

2. 이론

-1) 멀티플렉서(MUX)

여러 아날로그 또는 디지털 입력 신호 중 하나를 선택하여 선택된 입력을 하나의 라인에 전달하는 장치.

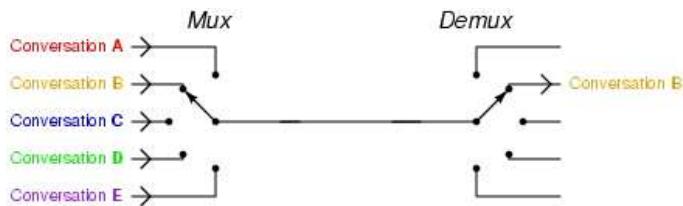
일반적으로 2^n 개의 입력선과 n 개의 선택신호선 그리고 1개의 출력선을 가지며, 선택신호의 값에 따라 선택된 입력이 출력선으로 내보내진다.

-2) 디멀티플렉서(DEMUX)

하나의 입력 신호를 받아서 많은 데이터 출력선 중 하나를 선택하는 장치. 단일 입력으로 연결된다.

일반적으로 1개의 입력선과 n 개의 선택신호선 그리고 2^n 개의 출력선을 가지며, 선택신호의 값에 따라 선택된 입력이 출력선으로 내보내진다.

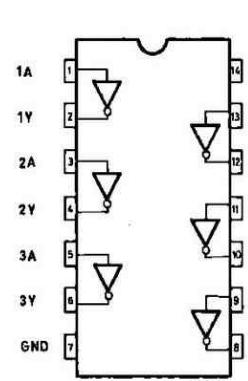
멀티플렉서의 신호 출력을 디멀티플렉서의 신호 입력에 연결함으로써 여러 연결을 하나의 신호 채널로 담는데 이용할 수도 있다.



3. 실험 장비

-1) 74HC04

74HC04는 NOT 연산을 동작한다. 6개의 NOT gate로 구성되어있다. 7, 14번 핀은 작동을 위해 전언을 연결하는 핀이다. 1번 핀은 input이고 2번 핀은 그에 대한 output이다. 마찬가지로 3번은 4번, 5번은 6번, 9번은 8번, 11번은 10번, 13번은 12번으로 각각 input과 output이 할당된다.



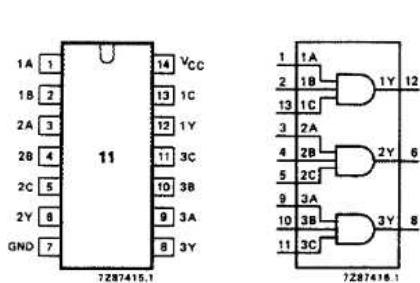
SYMBOL	PARAMETER	TEST CONDITIONS		MIN.	TYP.	MAX.	UNIT
		OTHER	V _{cc} (V)				
$T_{amb} = 25^{\circ}\text{C}$							
V _{iH}	HIGH-level input voltage			2.0	1.5	1.2	—
				4.5	3.15	2.4	—
				6.0	4.2	3.2	—
V _{iL}	LOW-level input voltage			2.0	—	0.8	0.5
				4.5	—	2.1	1.35
				6.0	—	2.8	1.8
V _{OH}	HIGH-level output voltage	$V_i = V_{iH}$ or V_{iL}					
		$I_o = -20 \mu\text{A}$		2.0	1.9	2.0	—
		$I_o = -20 \mu\text{A}$		4.5	4.4	4.5	—
		$I_o = -4.0 \text{ mA}$		4.5	3.98	4.32	—
		$I_o = -20 \mu\text{A}$		6.0	5.9	6.0	—
		$I_o = -5.2 \text{ mA}$		6.0	5.48	5.81	—
V _{OL}	LOW-level output voltage	$V_i = V_{iH}$ or V_{iL}					
		$I_o = 20 \mu\text{A}$		2.0	—	0	0.1
		$I_o = 20 \mu\text{A}$		4.5	—	0	0.1
		$I_o = 4.0 \text{ mA}$		4.5	—	0.15	0.26
		$I_o = 20 \mu\text{A}$		6.0	—	0	0.1
		$I_o = 5.2 \text{ mA}$		6.0	—	0.16	0.26

SYMBOL	PARAMETER	TEST CONDITIONS		MIN.	TYP.	MAX.	UNIT
		WAVEFORMS	V _{cc} (V)				
$T_{amb} = 25^{\circ}\text{C}$							
t _{PHL/t_{PLH}}	propagation delay nA to nY	see Figs 6 and 7		2.0	—	25	85
				4.5	—	9	17
				6.0	—	7	14
t _{THL/t_{TLH}}	output transition time	see Figs 6 and 7		2.0	—	19	75
				4.5	—	7	15
				6.0	—	6	13

INPUT	OUTPUT
nA	nY
L	H
H	L

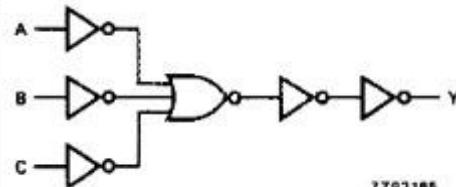
-2) 74HC11

14개의 편이 존재하고 3개의 3×1 멀티플렉서 3개로 구성되어있다. 7번 편과 14번 편은 전원을 위한 편이다. Truth table은 아래와 같다.



FUNCTION TABLE

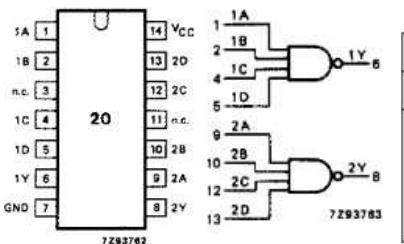
INPUTS			OUTPUT
nA	nB	nC	nY
L	L	L	L
L	L	H	L
L	H	L	L
L	H	H	L
H	L	L	L
H	L	H	L
H	H	L	L
H	H	H	H



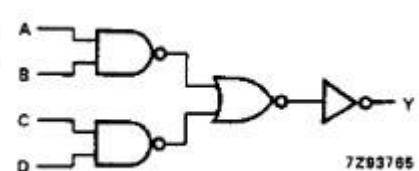
7293165

-3) 74HC20

14개의 핀이 존재하고 2개의 4x1 멀티플렉서 2개로 구성되어있다. 7번 핀과 14번 핀은 전원을 위한 핀이다. 아래의 Truth table에서 X는 don't care 조건으로, H나 L 어떤 것이 와도 상관없다는 것을 의미한다.



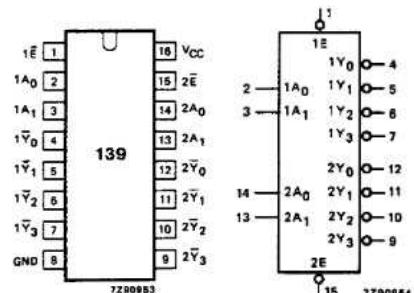
INPUTS				OUTPUT
nA	nB	nC	nD	nY
L	X	X	X	H
X	L	X	X	H
X	X	L	X	H
X	X	X	L	H
H	H	H	H	L



7203785

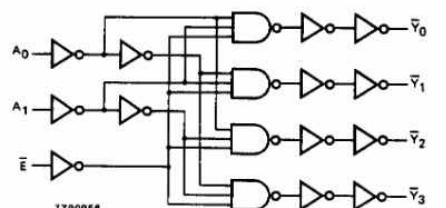
-4) 74HC139

16개의 핀이 존재하고 2개의 2x4 디멀티플렉서 2개로 구성되어 있다. 1번과 15번 핀은 enable 신호를 연결하는 핀으로, active Low이다. 따라서 Low가 enable 신호로 들어가야만 정상 작동이 가능하다. 8번과 16번 핀은 전원을 연결하는 핀이다. Truth table은 아래와 같다.



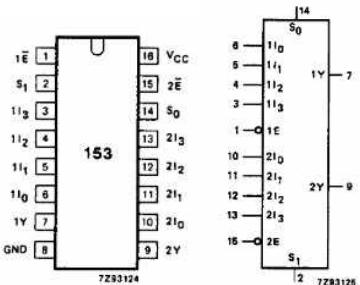
FUNCTION TABLE

INPUTS			OUTPUTS			
$n\bar{E}$	nA_0	nA_1	$n\bar{Y}_0$	$n\bar{Y}_1$	$n\bar{Y}_2$	$n\bar{Y}_3$
H	X	X	H	H	H	H
L	L	L	L	H	H	H
L	H	L	H	L	H	H
L	L	H	H	H	L	H
L	H	H	H	H	H	L



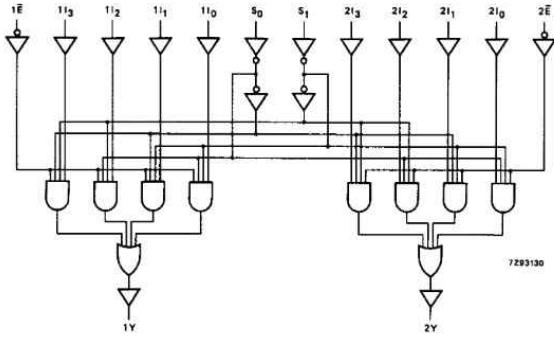
-5) 74HC153

16개의 핀이 존재하고 2개의 Dual 4x1 멀티플렉서로 구성되어있다. 1번과 15번 핀은 enable 신호를 연결하는 핀으로, active Low이다. 2번과 14번 핀은 select input 신호를 연결하는 핀이다. Truth table은 아래와 같다.



FUNCTION TABLE

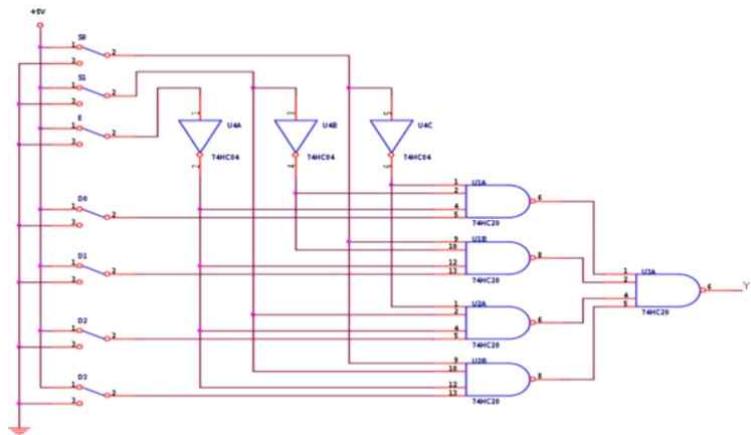
SELECT INPUTS		DATA INPUTS				OUTPUT ENABLE	OUTPUT
S ₀	S ₁	nI ₀	nI ₁	nI ₂	nI ₃	nE	nY
X	X	X	X	X	X	H	L
L	L	L	X	X	X	L	L
L	L	H	X	X	X	L	H
H	L	X	L	X	X	L	L
H	L	X	H	X	X	L	H
L	H	X	X	L	X	L	L
L	H	X	X	H	X	L	H
H	H	X	X	X	L	L	L
H	H	X	X	X	H	L	H



4. 실험 과정 및 예상 결과

- 실험 방법 1

74HC04와 74HC20을 이용하여 아래와 같은 회로를 구성한다. E는 enable, S0, S1은 선택입력이다. D0~D3는 데이터 입력이다.



- 실험 방법 2

아래와 같이 각 입력신호들을 조정하고 출력을 확인하여 멀티플렉싱 기능이 이루어지는지 확인한다.

입력							출력
E	S1	S0	D3	D2	D1	D0	Y
1	X	X	X	X	X	X	
0	0	0	1	1	1	0	0
0	0	0	0	0	0	1	1
0	0	1	1	1	0	1	0
0	0	1	0	0	1	0	1
0	1	0	1	0	1	1	0
0	1	0	0	1	0	0	1
0	1	1	0	1	1	1	0
0	1	1	1	0	0	0	1

예상결과)

74HC20 U1A는 S0', S1', E', D0를 입력으로 받고, U1B는 S0, S1', E', D1을 입력으로 받는다. U2A는 S0', S1, E', D2를 입력으로 받고, U2B는 S0, S1, E', D3를 입력으로 받는다. U3A는 U1A, U1B, U2A, U2B의 출력값을 입력으로 받는다. 각 핀의 번호를 고려하여 1-2의 표 맨 위의 경우에 E가 1로 들어가게 되면 U1A, U1B, U2A, U2B는 0을 입력 받는다. 따라서 E가 0인 경우에만 본 회로가 정상작동한다.

74HC20의 Truth table에 따르면 74HC20은 3번째 신호가 L이면 반드시 H만을 출력하므로 E가 0인 경우만을 고려 한다. S1, S0이 각각 0, 0인 경우, U1A는 1, 1, 1, D0를 입력받고 truth table에 따르면 D0가 1이면 0, D0가 0이면 1이 출력된다. U1B는 0, 1, 1, D1을 입력받고 don't care 조건에 따라 H만 출력된다. U2A는 1, 0, 1, D2를 입력받고 H만 출력한다. U2B는 0, 0, 1, D3를 입력받고 H만 출력한다. 따라서 결과적으로 U3A는 D0에 따라 D0가 0이면 1, 1, 1, 1을 입력받아 0을 출력하고, D0가 1이면 0, 1, 1, 1을 입력받아 1을 출력한다.

S1, S0이 각각 0, 1인 경우, U1A는 1, 0, 1, D0를 입력받고 H를 출력한다. U1B는 1, 1, 1, D1을 입력받고 D1이 0이면 1, 1이면 0을(=D1'을) 출력한다. U2A는 0, 0, 1, D2를 입력받고 H를 출력한다. U2B는 1, 0, 1, D3를 입력받고 H를 출력한다. 결과적으로 U3A는 1, D1', 1, 1을 입력받아 D1이 0이면 0, 1이면 1을 출력한다.

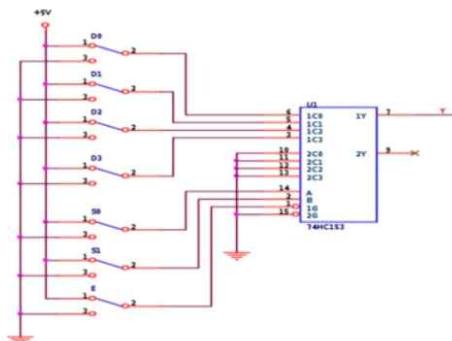
S1, S0이 각각 1, 0인 경우, U1A는 1, 0, 1, D0를 입력받고 반드시 H를 출력한다. U1B는 0, 0, 1, D1을 받고 H를 출력한다. U2A는 1, 1, 1, D2를 입력받고 D2가 0이면 1, 1이면 0을(=D2'을) 출력한다. U2B는 0, 1, 1, D3를 입력받고 H를 출력한다. 결과적으로, U3A는 1, 1, D2', 1을 입력받아 D2가 0이면 0, 1이면 1을 출력한다.

S1, S0이 각각 1, 1인 경우, 위와 같은 방법으로 U1A, U1B, U2A는 H를 출력하고 U2B는 D3'를 출력한다. 따라서 U3A는 1, 1, 1, D3'을 입력받아 D3가 0이면 0, 1이면 1을 출력한다.

따라서 실험을 정상적으로 진행하게 되면 1-2)의 표와 같은 결과를 얻을 수 있을 것으로 예상할 수 있다. S1, S0이 0, 0이면 D0를, S1, S0이 0, 1이면 D1을, S1, S0이 1, 0이면 D2를, S1, S0이 1, 1이면 D3를 출력할 것으로 예상할 수 있다.

- 실험 방법 3

74HC153을 이용하여 아래와 같은 회로를 구성한다. 선택입력 값에 따라 멀티플렉싱 기능이 이루어지는지 확인한다. 실험 방법 2에서의 실험과 결과가 같은지 확인한다.



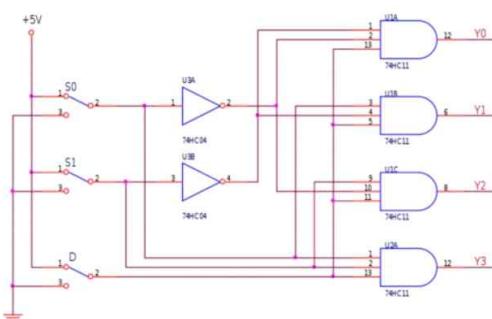
예상결과

74HC153의 truth table에 따르면, S0, S1이 각각 0, 0일 때 D0~D3가 {0, X, X, X}일 때 0을 출력하고 {1, X, X, X}일 때 1을 출력한다. S0, S1이 0, 1일 때 D0~D3가 {X, 0, X, X}일 때 0을, {X, 1, X, X}일 때 1을 출력한다. S0, S1이 1, 0일 때, D0~D3가 {X, X, 0, X}일 때 0을, {X, X, 1, X}일 때 1을 출력한다. S0, S1이 1, 1일 때 D0~D3가 {X, X, X, 0}이면 0을, {X, X, X, 1}이면 1을 출력한다.

따라서, 1-2)의 표의 입력값을 대입하면 1-2)의 결과와 마찬가지로 {S1, S0}이 {0, 0}이면 D0를, {S1, S0}이 {0, 1}이면 D1을, {S1, S0}이 {1, 0}이면 D2를, {S1, S0}이 {1, 1}이면 D3를 출력할 것으로 예상할 수 있다.

- 실험 방법 4

74HC11과 74HC04를 이용하여 아래와 같은 회로를 구성한다. 데이터 입력 D는 enable의 역할도 있다.



- 실험 방법 5

아래와 같이 입력을 조정하고 출력을 확인하여 디멀티플렉싱이 제대로 이루어지는지 확인한다.

입력			출력			
D	S1	S0	Y3	Y2	Y1	Y0
0	X	X	X	X	X	X
1	0	0	0	0	0	1
1	0	1	0	0	1	0
1	1	0	0	1	0	0
1	1	1	1	0	0	0

예상결과)

U1A는 S1', S0', D를 입력으로 받고 U1B는 S0, S1', D를 입력으로 받는다. U1C는 S1, S0', D를, U2A는 S0, S1, D를 입력으로 받는다. 74HC11의 truth table에 따라 D가 0인 경우, 출력은 반드시 L가 된다. 따라서 D가 1인 경우만을 고려하여 S1, S0이 0, 0인 경우, U1A는 1, 1, 1를 입력으로 받고 1을 출력하게 된다. U1B는 0, 1, 1을 입력받고 0을 출력한다. U1C는 0, 1, 1을 입력받고 0을, U2A는 0, 0, 1을 입력받아 0을 출력한다.

S1, S0이 0, 1인 경우, U1A는 1, 0, 1을 입력받아 0을, U1B는 1, 1, 1을 입력받아 1을 출력한다. U1C는 0, 1, 1을 입력받아 0을, U2A는 1, 0, 1을 입력받아 0을 출력한다.

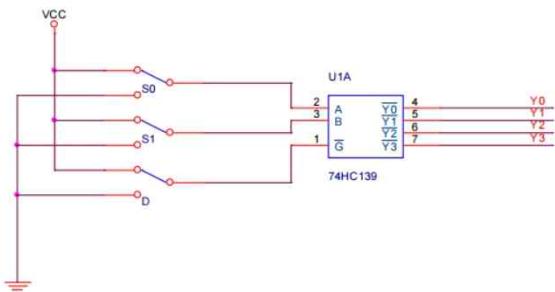
S1, S0이 1, 0인 경우 U1A는 0, 1, 1을 입력받아 0을, U1B는 0, 0, 1을 입력받아 0을 출력한다. U1C는 1, 1, 1을 입력받아 1을 출력하고 U2A는 0, 1, 1을 입력받아 0을 출력한다.

S1, S0이 1, 1인 경우, U1A는 0, 0, 1을 입력받아 0을, U2B는 1, 0, 1을 입력받아 0을 출력한다. U1C는 1, 0, 1을 입력받아 0을 출력하고 U2A는 1, 1, 1을 입력받아 1을 출력한다.

따라서 Y3~Y0는 {S1, S0}가 {0, 0}이면 {0, 0, 0, 1}, {0, 1}이면 {0, 0, 1, 0}을 출력한다. {1, 0}이면 {0, 1, 0, 0}을, {1, 1}이면 {1, 0, 0, 0}을 출력한다.

- 실험 방법 6

74HC139를 이용하여 아래와 같은 회로를 구성한다.



- 실험 방법 7

아래와 같이 입력을 조정하고 출력을 확인하여 디멀티플렉싱 기능이 제대로 이루어지는지 확인하고, 실험 방법 5의 결과와 비교한다.

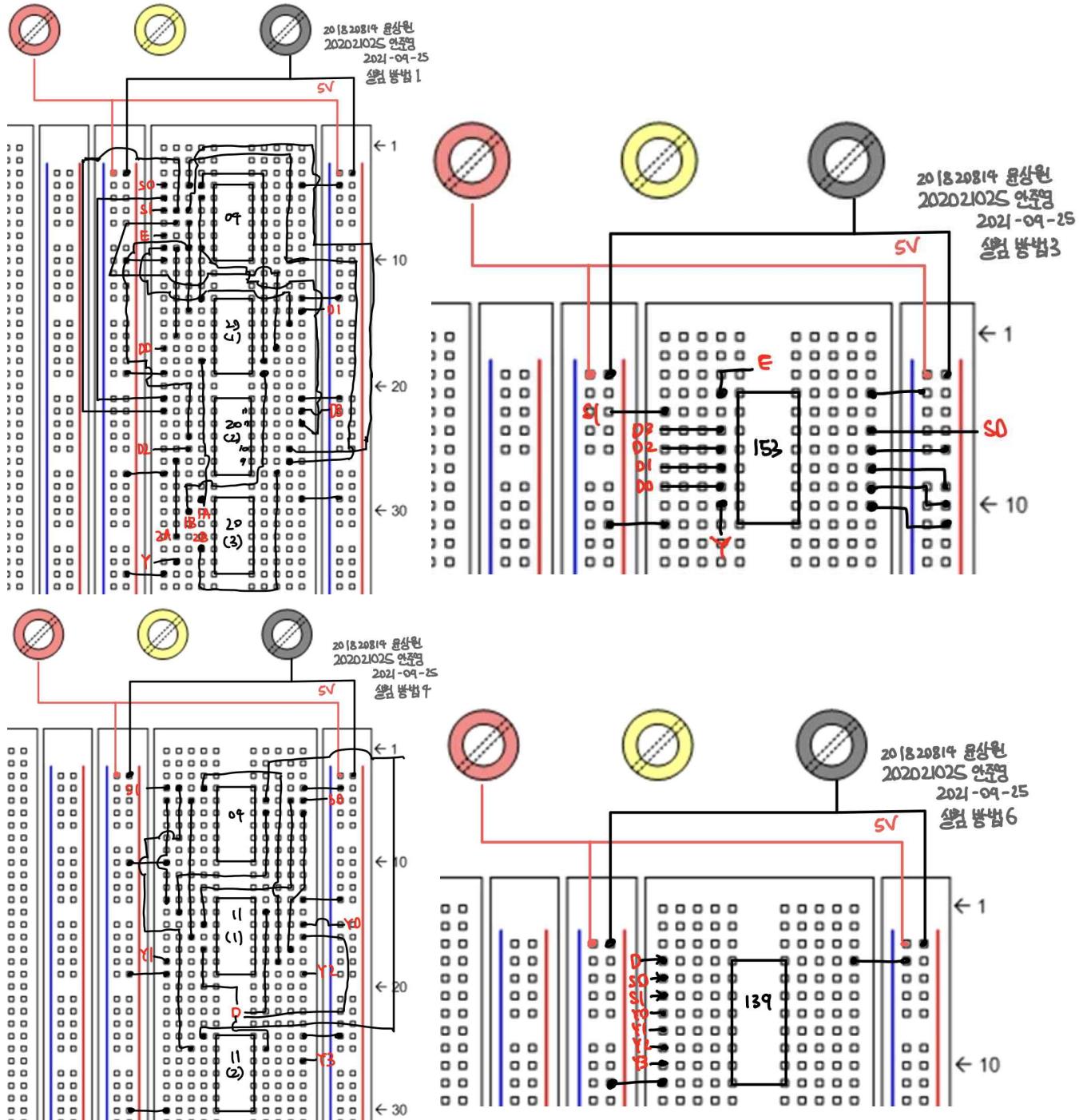
입력			출력			
D	S1	S0	Y3	Y2	Y1	Y0
1	X	X	X	X	X	X
0	0	0	1	1	1	0
0	0	1	1	1	0	1
0	1	0	1	0	1	1
0	1	1	0	1	1	1

예상결과)

74HC139의 truth table에 따르면 enable이 active low이므로, D가 1인 경우는 고려하지 않는다.

Y3~Y0는 S1, S0이 0, 0이면 {1, 1, 1, 0}, 0, 1이면 {1, 1, 0, 1}, 1, 0이면 {1, 0, 1, 1}, 1, 1이면 {0, 1, 1, 1}를 출력 함을 truth table로부터 알 수 있다. 이는 3-2)의 결과의 보수를 취한 것과 같다. 따라서, 멀티플렉서를 여러 개 사용하여 마치 디멀티플렉서처럼 이용할 수도 있을 것으로 보인다.

5. 회로결선도



6. 참고문헌

위키백과 : <https://ko.wikipedia.org/wiki/멀티플렉서>

74HC11 데이터시트 : https://www.alldatasheet.co.kr/datasheet-pdf/pdf_kor/15528/PHILIPS/74HC11.html

74HC20 데이터시트 : https://www.alldatasheet.co.kr/datasheet-pdf/pdf_kor/15562/PHILIPS/74HC20.html

74HC139 데이터시트 : https://www.alldatasheet.co.kr/datasheet-pdf/pdf_kor/15536/PHILIPS/74HC139.html

74HC153 데이터시트 : https://www.alldatasheet.co.kr/datasheet-pdf/pdf_kor/15540/PHILIPS/74HC153.html

실험 4 강의노트

