

REPORT

IEEE Code of Ethics

(출처: <http://www.ieee.org>)

We, the members of the IEEE, in recognition of the importance of our technologies in affecting the quality of life throughout the world, and in accepting a personal obligation to our profession, its members and the communities we serve, do hereby commit ourselves to the highest ethical and professional conduct and agree:

1. to accept responsibility in making decisions consistent with the safety, health and welfare of the public, and to disclose promptly factors that might endanger the public or the environment;
2. to avoid real or perceived conflicts of interest whenever possible, and to disclose them to affected parties when they do exist;
3. to be honest and realistic in stating claims or estimates based on available data;
4. to reject bribery in all its forms;
5. to improve the understanding of technology, its appropriate application, and potential consequences;
6. to maintain and improve our technical competence and to undertake technological tasks for others only if qualified by training or experience, or after full disclosure of pertinent limitations;
7. to seek, accept, and offer honest criticism of technical work, to acknowledge and correct errors, and to credit properly the contributions of others;
8. to treat fairly all persons regardless of such factors as race, religion, gender, disability, age, or national origin;
9. to avoid injuring others, their property, reputation, or employment by false or malicious action;
10. to assist colleagues and co-workers in their professional development and to support them in following this code of ethics.

위 IEEE 윤리헌장 정신에 입각하여 report를 작성하였음을 서약합니다.

<실험14, 15 예비 보고서>

학 부: 전자공학과

제출일: 2020.04.05

과목명: 기초전기실험

교수명: 구형일 교수님

분 반: 7

학 번: 202021025

성 명: 안준영

[1] 실험이론

1. Methods of Analysis

-Branch-Current Analysis

Branch-Current Analysis는 다음 5가지 과정으로 이루어져 있다.

- 1) 회로의 각 branch에 임의의 방향의 전류를 가정한다.
- 2) 가정된 전류의 방향에 따라서 각 저항의 극성을 표시한다.
- 3) KVL을 각각의 독립된 폐쇄 루프에 적용한다.
- 4) 모든 branch에 흐르는 전류를 포함하도록 최소의 노드를 대상으로 KCL을 적용한다.
- 5) 가정한 전류를 구할 수 있도록 위 과정들에서 구한 연립 방정식을 푼다.

- Mesh Analysis

Mesh Analysis는 다음 4가지 과정으로 이루어져 있다.

- 1) 회로의 각각의 독립 폐쇄 루프에 시계 방향이나 반 시계 방향으로 전류를 할당한다. 일반적으로, 오류를 줄이기 위하여 시계 방향을 사용한다.
- 2) 각각의 루프의 저항들에 가정된 전류 방향에 따라 극성을 표시한다. 만약 두 고리에 모두 포함되는 저항이라면, 두 가지의 극성을 함께 표시한다.
- 3) 각 루프에 KVL을 적용한다. 두 고리에 동시에 포함된 저항에 흐르는 전류는 두 임의 전류가 저항을 같은 방향으로 통과한다면 더한 값이고, 반대 방향이면 뺀 값이다. 이때 전압원의 극성은 가정한 전류의 방향에 영향 받지 않는다.
- 4) 연립 방정식을 푼다.

- Nodal Analysis

Nodal Analysis는 다음 4가지 과정으로 이루어져 있다.

- 1) 회로 속 노드들을 표시한다.
- 2) 하나의 reference node를 고르고, 나머지 노드들에 임의의 전압을 할당한다.
- 3) reference node 이외의 노드에 KCL을 적용한다. 이때, 모든 미지의 전류는 노드를 나가는 것으로 가정한다.
- 4) 연립 방정식을 푼다.

[2] 실험부품

1. 저항($1\text{ k}\Omega$, $1.2\text{ k}\Omega$, $2.2\text{ k}\Omega$ (2), $3.3\text{ k}\Omega$ (2))

2. DMM

3. dc Power Supplies

[3] 실험방법 및 예상결과

[실험방법]

<Part1>

(a) Fig. 14.1과 같이 회로를 구성하고, 각 저항의 측정값을 기록한다.

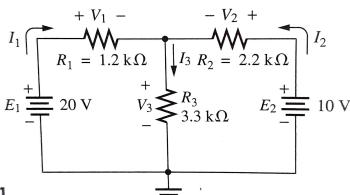


FIG. 14.1

(b) branch-current analysis로 각 branch를 통과하는 전류를 계산하여 Table 14.1에 기록한다.

(c) V_1 , V_2 , V_3 를 측정하여 Table 14.2에 기록한다. 부호에 주의한다. 측정 저항값, 전압값으로 I_1 , I_2 , I_3 를 계산한다. 부호에 주의한다. 측정값과 계산값의 상대오차를 계산한다.

<Part 2>

(a) Fig. 14.2와 같이 회로를 구성하고 각 저항의 측정값을 기록한다.

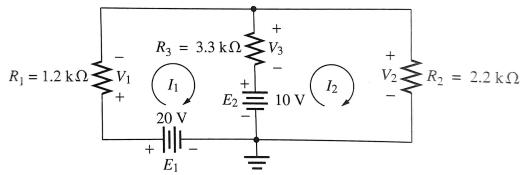


FIG. 14.2

(b) mesh analysis를 이용하여 I_1, I_2 를 계산한다. Table 14.3에 기록한다.

(c) V_1, V_2, V_3 를 측정하여 Table 14.4에 기록한다. 부호에 주의한다. 측정 저항값, 전압값으로 I_{R1}, I_{R2}, I_{R3} 를 계산한여 Table 14.3에 기록한다. 부호에 주의한다. 측정값과 계산값의 상대오차를 계산한다.

<Part 3>

(a) Fig. 14.3과 같이 회로를 구성하고 각 저항의 측정값을 기록한다.

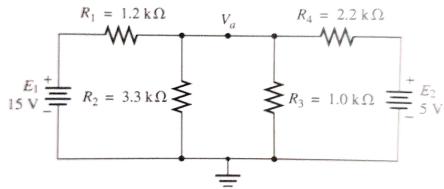


FIG. 14.3

(b) nodal analysis로 V_a 를 구한다. Table 14.5에 기록한다.

(c) V_a 로 I_{R1}, I_{R3} 를 구한다. Table 14.6에 기록한다.

(d) V_a 를 측정하고, 계산값(b)와 비교한다.

(e) 측정한 V_a 를 사용하여 I_{R1}, I_{R3} 를 계산한다. Table 14.6에 기록한다.

(f) I_{R1}, I_{R3} 의 계산값과 측정값의 상대오차를 구한다.

<Part 4>

(a) Fig. 14.4와 같이 회로를 구성하고 각 저항의 측정값을 기록한다.

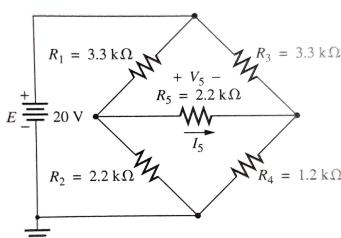


FIG. 14.4

(b) 위의 세 가지 분석법 중 하나를 이용하여 V_5, I_5 를 계산한다. Table 14.7에 기록한다.

(c) V_5 를 측정하여 Table 14.7에 기록한다. (Fig. 14.4에서의 극성과 다르다면 -부호를 붙힌다.)

(d) V_5 의 계산값과 측정값의 상대오차를 구해서 Table 14.7에 기록한다.

(e) V_5 의 측정값으로 I_5 를 계산한다. Table 14.7에 기록한다.

(f) I_5 의 계산값과 측정값의 상대오차를 구해서 Table 14.7에 기록한다.

[회로분석]

<Part 1>

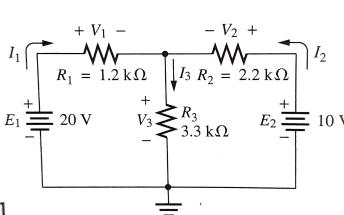


FIG. 14.1

Branch-Current Analysis를 사용하면, 좌측 고리에서 KVL을 적용하면,
 $1200I_1 + 3300I_3 - 20 = 0$ 이고, 우측에서 $2200I_2 + 3300I_3 - 10 = 0$ 이다.
 위쪽 노드에서 KCL을 적용하면 $I_3 - I_1 - I_2 = 0$ 이다. 3개의 방정식을 연립
 해서 풀면, $I_1 = 5.56 mA, I_2 = -1.52 mA, I_3 = 4.04 mA$ 이다.

<Part 2>

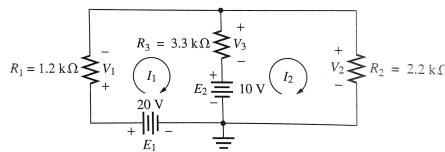


FIG. 14.2

Mesh Analysis를 사용하면, 좌측 고리에서
 $1200I_1 + 3300(I_1 - I_2) + 10 - 20 = 0$ 이고, 우측에서
 $2200I_2 - 10 - 3300(I_2 - I_1) = 0$ 이다. 연립방정식을 해결하면
 $I_1 = 6.35 \text{ mA}$, $I_2 = 5.63 \text{ mA}$ 이다.
 R_3 를 통해 흐르는 전류는 $I_1 - I_2 = 6.35 - 5.63 = 0.72 \text{ mA}$ 이다.

<Part 3>

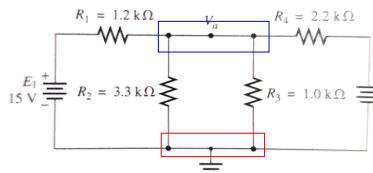


FIG. 14.3

Nodal Analysis를 사용하면, 위쪽 노드에서,
 $\frac{V_a - 15}{1200} + \frac{V_a}{3300} + \frac{V_a - 5}{1000} + \frac{V_a - 5}{2200} = 0$ 이다.
따라서 $V_a = 5.70 \text{ V}$ 이다.

<Part 4>

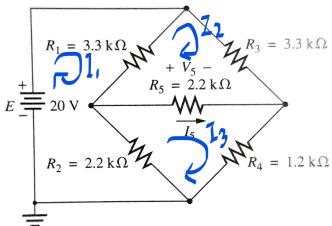


FIG. 14.4

Mesh Analysis를 사용하여 좌측 그림과 같이 임의로 전류를 설정하고, 3개의 폐루프에 대하여 $-20 + 3300(I_1 - I_2) + 2200(I_1 - I_2) = 0$,
 $3300I_2 + 2200(I_2 - I_3) + 3300(I_2 - I_1) = 0$, $2200(I_3 - I_2) + 1200I_3 + 2200(I_3 - I_1) = 0$
이다. 따라서 $I_1 = 8.16 \text{ mA}$, $I_2 = 4.28 \text{ mA}$, $I_3 = 4.89 \text{ mA}$ 므로,
 $I_5 = I_3 - I_2 = 4.89 - 4.28 = 0.71 \text{ mA}$ 이다.

[예상결과]

<Part 1>

Table 14.1

Current	Calculated
I_1	5.56 mA
I_2	-1.52 mA
I_3	4.04 mA

전류는 회로분석에서 계산한 값이다. 측정값은 이 계산값과 유사하게 측정될 것이다.

Table 14.2

	Calculated
V_1	6.67 V
V_2	3.34 V
V_3	13.3 V

$$V_1 = I_1 R_1 = 1.2 \text{ k}\Omega \times 5.56 \text{ mA} = 6.67 \text{ V}, \quad V_2 = I_2 R_2 = 2.2 \text{ k}\Omega \times 1.52 \text{ mA} = 3.34 \text{ V}$$

$$V_3 = I_3 R_3 = 3.3 \text{ k}\Omega \times 4.04 \text{ mA} = 13.3 \text{ V}. \quad \text{측정값은 이 계산값과 유사하게 측정될 것이다.}$$

<Part 2>

Table 14.3

Current	Calculated
$I_{R_1} = I_1$	6.35 mA
$I_{R_2} = I_2$	5.63 mA
$I_{R_3} = I_1 - I_2$	0.72 mA

전류는 회로분석에서 계산한 값이다. 측정값은 이 계산값과 유사하게 측정될 것이다.

Table 14.4

	Calculated
V_1	7.62 V
V_2	3.34 V
V_3	13.3 V

$$V_1 = I_{R_1} R_1 = 1.2k\Omega \times 6.35mA = 7.62 V, \quad V_2 = I_{R_2} R_2 = 2.2k\Omega \times 5.63mA = 12.4 V$$

$V_3 = I_{R_3} R_3 = 3.3k\Omega \times 0.72mA = 2.38 V$. 측정값은 이 계산값과 유사하게 측정될 것이다.

<Part 3>

Table 14.5

	Calculated
V_a	5.70 V

V_a 는 회로분석에서 계산한 값이다. 측정값은 이 계산값과 유사하게 측정될 것이다.

Table 14.6

Current	Calculated
I_{R_1}	7.74 mA
I_{R_3}	5.70 mA

$$I_{R_1} = \frac{V_a - 15}{1200} = \frac{5.70 - 15}{1200} = 7.74 mA, \quad I_{R_3} = \frac{V_a}{1000} = \frac{5.70}{1000} = 5.70 mA$$

측정값은 이 계산값과 유사하게 측정될 것이다.

<Part 4>

Table 14.7

	Calculated
V_5	1.56 V
I_5	0.71 mA

I_5 는 회로분석에서 계산하였다. $V_5 = I_5 R_5 = 0.71mA \times 2.2k\Omega = 1.56 V$. 측정값은 이 계산값과 유사하게 측정될 것이다.

[4] 참고문헌

INTRODUCTORY CIRCUIT ANALYSIS / 12판 / Robert L. Boylestad, Gabriel

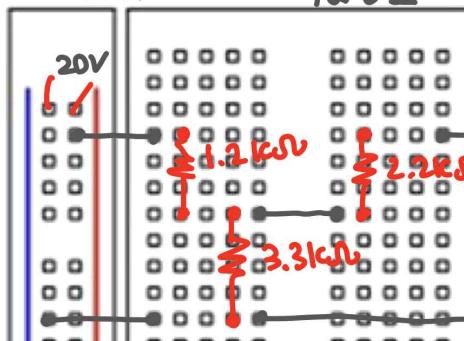
Kousourou / 2015 / Pearson / 168~176p

Introductory Circuit Analysis / 13판 / Robert L. Boylestad / 2016 / Pearson/ 318~347p

[5] 회로결손도

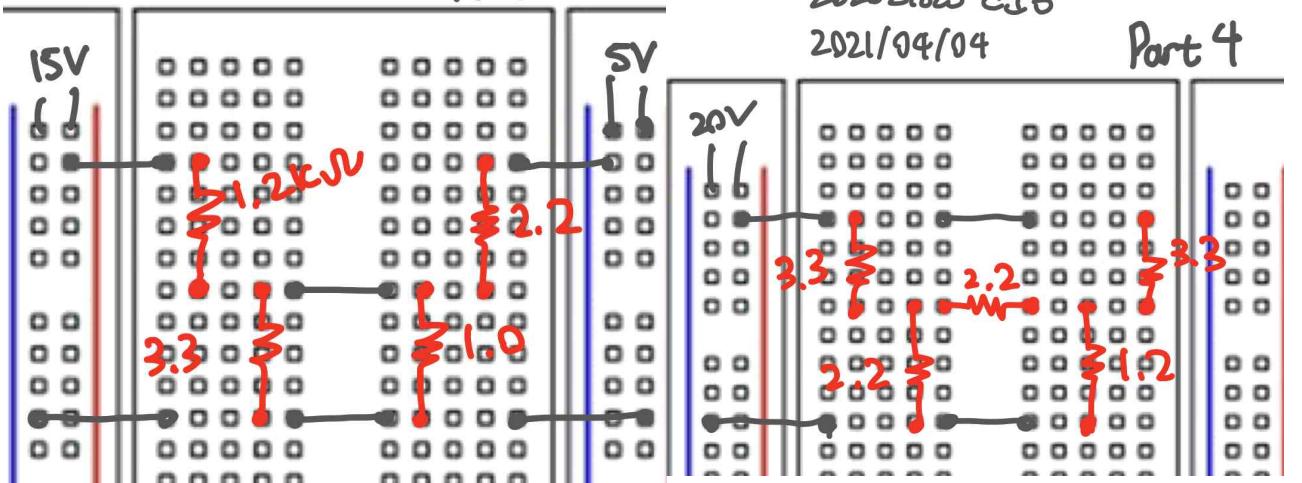
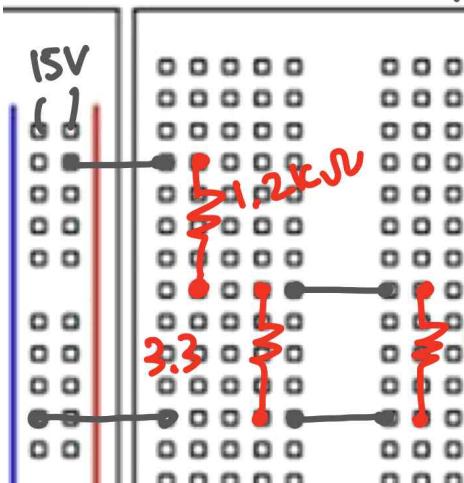
202021025 안준영
2021/04/04

Part 1



202021025 안준영
2021/04/04

Part 2



Ch. 15 Capacitors

<Part 1>

[1] 실험이론

1. 축전기

평행판 축전기의 커패시턴스는 $C = \epsilon \frac{A}{d} (F)$ (ϵ :유전율, A:판의 면적, d:두 판 사이의 거리)이다.

축전기에 가해진 전압과 축전기 판에 존재하는 전하, 그리고 커패시턴스와의 관계는 $Q = CV$ 이다. 이때, 축전기에 저장된 에너지는 $W = \frac{1}{2} CV^2$ 이다.

축전기를 충전하는 상태에서, $i_c = \frac{E}{R} e^{-t/\tau}$, $v_c = E(1 - e^{-t/\tau})$ 이다. (τ 는 시간상수, $\tau = RC$)

[2] 실험장비

1. 저항($1.2 k\Omega$)
2. 축전기($100 \mu F$)
3. DMM
4. dc Power Supply

[3] 실험방법 및 예상결과

[실험방법]

(a) Fig. 15.1과 같이 회로를 구성하고 저항의 저항값을 측정하여 기록한다.

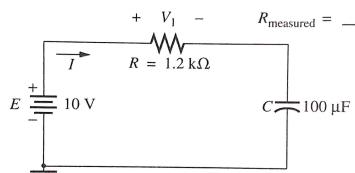


FIG. 15.1

(b) I 와, V_1 (저항), 그리고 V_2 (축전기)를 계산하여 Table 15.1에 기록한다.

(c) V_1 와 V_2 를 측정하고 음의 법칙으로 I 를 계산하여 Table 15.1에 기록한다. (b)의 값들과 비교한다.

(d) 축전기에 저장된 에너지를 계산한다.

(e) 전원을 해제하고, 축전기 양단의 전압을 측정한다.

(f) 축전기의 양단을 쇼트 시킨 후 다시 전압을 측정한다.

[회로분석]

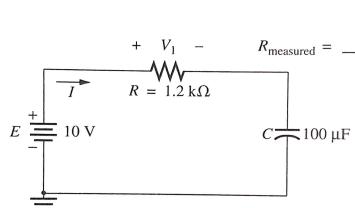


FIG. 15.1

100 μF 축전기가 $1.2 k\Omega$ 에 직렬로 연결되어 있고, 10V가 전원으로 공급되고 있다.
시간 상수는 $1200 \times 100 \times 10^{-6} = 0.12 s$ 이다. 이론에 따라, steady-state에 있는 축전기의 양단의 전압은 공급전압과 같은 10V이다. 저항의 양단에서는 전압차가 0가 된다.

[예상결과]

Table 14.1

	Calculated
I	0 A
V_1	0 V
V_2	10 V

충분한 시간(시간상수의 5배) 후에, 충전 중인 축전기의 전압은 $v_c = E(1 - e^{-t/\tau})$ 에 따라 공급전압 10V가 된다. 따라서 저항의 양단에서는 전압차가 0V이다. 그러므로 저항으로는 전류가 흐르지 않는다.

$$\text{충분한 시간이 지난 후 축전기에 저장된 에너지는 } W = \frac{1}{2} CV^2 = \frac{1}{2} \times (100\mu F) \times (10 V)^2 = 5 mJ \text{이다.}$$

(e)에서 전원을 제거하고 축전기의 양단의 전압을 측정하면 그대로 10V일 것이다. 왜냐하면 전원을 제거하더라도 축전기판에 전하가 그대로 있기 때문이다.

(f)에서 축전기의 양단을 쇼트 시키면 전압이 0V가 될 것으로 예상한다. 왜냐하면 전류가 흘러서 두 판의 전위차가 없어지게 될 것이기 때문이다.

[4] 참고문헌

INTRODUCTORY CIRCUIT ANALYSIS / 12판 / Robert L. Boylestad, Gabriel

Kousourou / 2015 / Pearson / 180~182p

Introductory Circuit Analysis / 13판 / Robert L. Boylestad / 2016 / Pearson/ 430~434p, 445~448p

[5] 회로결손도

2020.02.25 안준영

2021/04/04

Part 1

