

REPORT

IEEE Code of Ethics

(출처: <http://www.ieee.org>)

We, the members of the IEEE, in recognition of the importance of our technologies in affecting the quality of life throughout the world, and in accepting a personal obligation to our profession, its members and the communities we serve, do hereby commit ourselves to the highest ethical and professional conduct and agree:

1. to accept responsibility in making decisions consistent with the safety, health and welfare of the public, and to disclose promptly factors that might endanger the public or the environment;
2. to avoid real or perceived conflicts of interest whenever possible, and to disclose them to affected parties when they do exist;
3. to be honest and realistic in stating claims or estimates based on available data;
4. to reject bribery in all its forms;
5. to improve the understanding of technology, its appropriate application, and potential consequences;
6. to maintain and improve our technical competence and to undertake technological tasks for others only if qualified by training or experience, or after full disclosure of pertinent limitations;
7. to seek, accept, and offer honest criticism of technical work, to acknowledge and correct errors, and to credit properly the contributions of others;
8. to treat fairly all persons regardless of such factors as race, religion, gender, disability, age, or national origin;
9. to avoid injuring others, their property, reputation, or employment by false or malicious action;
10. to assist colleagues and co-workers in their professional development and to support them in following this code of ethics.

위 IEEE 윤리헌장 정신에 입각하여 report를 작성하였음을 서약합니다.

<실험 1 예비보고서>

학 부: 전자공학부

제출일: 2021.09.04

과목명: 논리회로실험

교수명: 박성진

분 반: 3

학 번: 202021025

성 명: 안준영

실험 1 예비보고서

1. 실험목적

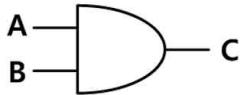
Logic gate를 이해하고, 다양한 logic gate들로 회로를 구성하여 Boolean equation과 De Morgan 법칙을 이해한다.

2. 실험이론

- Logic gate

1) AND gate

AND gate는 아래와 같이 표현한다.



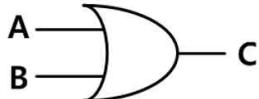
AND gate는 input이 모두 1인 경우에 output으로 1을 출력하는 gate이다. 이때 논리값 1을 가지는 경우를 H(High)라 하고 3~5 Volt인 경우이다. 0의 논리값을 가지는 경우를 L(Low)이라고 하고 0 Volt인 경우이다.

Input이 A, B, output이 C인 AND gate의 진리표는 아래와 같다.

Input		Output
A	B	C
L	L	L
L	H	L
H	L	L
H	H	H

2) OR gate

OR gate는 아래와 같이 표현한다.

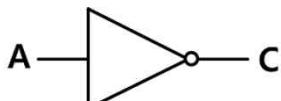


OR gate는 input 중 High인 신호가 있는 경우에 1을 출력하는 gate이다. Input이 A, B, output이 C인 OR gate의 진리표는 아래와 같다.

Input		Output
A	B	C
L	L	L
L	H	H
H	L	H
H	H	H

3) NOT gate

NOT gate는 아래와 같이 표현한다.

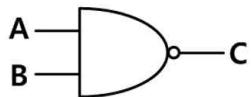


NOT gate는 입력값을 반대로 출력한다. Input이 A, output이 C인 NOT gate의 진리표는 아래와 같다.

Input	Output
A	C
L	H
H	L

4) NAND gate

NAND gate는 아래와 같이 표현한다.

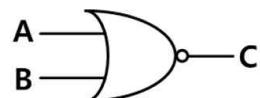


NAND gate는 동일 Input을 가지는 AND gate output의 반대 값을 출력하는 gate이다. 즉, 모든 Input이 High인 경우에만 Low를 출력한다. Input이 A, B, output이 C인 NAND gate의 진리표는 아래와 같다.

Input		Output
A	B	C
L	L	H
L	H	H
H	L	H
H	H	L

5) NOR gate

NOR gate는 아래와 같이 표현한다.



NOR gate는 OR gate 출력값의 반대 값을 출력한다. 즉, 모든 Input이 Low인 경우에만 High를 출력한다. Input이 A, B, output이 C인 NOR gate의 진리표는 아래와 같다.

Input		Output
A	B	C
L	L	H
L	H	L
H	L	L
H	H	L

6) XOR gate

XOR gate는 아래와 같이 표현한다.



XOR gate는 Input과 output 중 High의 개수가 짝수가 되도록 output을 결정하는 gate이다. 따라서, input의 High 개수가 홀수면 output이 High가 된다. Input이 2개인 경우에는 두 input이 같으면 0, 다르면 1을 출력한다고 보아도 된다. Input이 A, B, output이 C인 XOR gate의 진리표는 아래와 같다.

Input		Output
A	B	C
L	L	L
L	H	H
H	L	H
H	H	L

- Boolean Equation

Boolean equation은 수학적 연산으로 논리 연산을 가능케 한다. AND의 경우 \cdot , OR의 경우 $+$, NOT의 경우 \bar{A} , XOR의 경우 \oplus 로 표시한다. 이때 $A \oplus B = (\bar{A} \cdot B) + (A \cdot \bar{B})$ 이다.

Boolean equation과 관련하여 다음과 같은 규칙들이 성립한다.

$X \cdot 0 = 0$	$X \cdot 1 = X$
$X \cdot X = X$	$X \cdot \bar{X} = 0$
$X + 0 = X$	$X + 1 = 1$
$X + \bar{X} = 1$	$\overline{\overline{X}} = X$
$X + Y = Y + X$	$X \cdot Y = Y \cdot X$
$X + X \cdot Y = X$	$X \cdot (X + Y) = X$
$X \cdot Y + X \cdot \bar{Y} = X$	$(X + Y) \cdot (X + \bar{Y}) = X$
$X \cdot (Y + Z) = X \cdot Y + X \cdot Z$	$X + Y \cdot Z = (X + Y) \cdot (X + Z)$

- De Morgan의 법칙

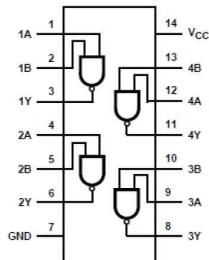
OR 연산 결과의 보수는 각 input의 보수를 AND로 연산한 것과 같고, AND 연산 결과의 보수는 각 input의 보수를 OR로 연산한 것과 같다. 즉, $\overline{A + B} = \bar{A} \cdot \bar{B}$, $\overline{A \cdot B} = \bar{A} + \bar{B}$ 이 성립한다.

3. 실험부품

- IC

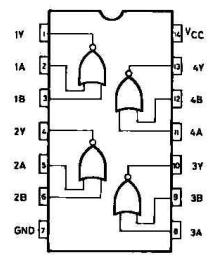
1) 74HC00

74HC00 IC는 NAND 연산을 동작한다. 74HC00은 14개의 핀, 4개의 NAND gate로 구성되어있다. 7번과 14번 핀은 74HC00 작동을 위해 전원을 연결하는 핀이다. 1, 2번 핀을 input으로 3번 핀으로 출력된다. 마찬가지로 4, 5번 핀은 6번 핀, 10, 9번 핀은 8번, 13, 12번 핀은 11번 핀으로 각각 input과 output이 할당된다.



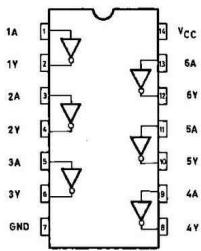
2) 74HC02

74HC02는 NOR 연산을 동작한다. 마찬가지로 14개의 핀, 4개의 NOR gate로 구성되어있다. 7번과 14핀은 전원을 연결하는 핀이다. 2, 3번 핀을 input으로 1번 핀으로 output이 출력된다. 마찬가지로 5, 6번은 4번, 8, 9번은 10번, 11, 12번은 13번으로 각각 input과 output이 할당된다.



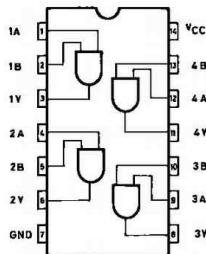
3) 74HC04

74HC04는 NOT 연산을 동작한다. 6개의 NOT gate로 구성되어 있다. 7, 14번 핀은 작동을 위해 전언을 연결하는 핀이다. 1번 핀은 input이고 2번 핀은 그에 대한 output이다. 마찬가지로 3번은 4번, 5번은 6번, 9번은 8번, 11번은 10번, 13번은 12번으로 각각 input과 output이 할당된다.



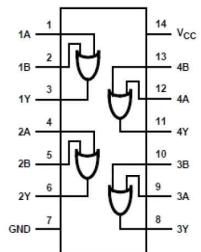
4) 74HC08

74HC08은 AND 연산을 동작한다. 4개의 AND gate로 구성되어 있다. 7, 14번은 작동을 위해 전원을 연결하는 핀이다. 각 핀에 대한 input과 output의 할당은 74HC00(NAND)와 같다.



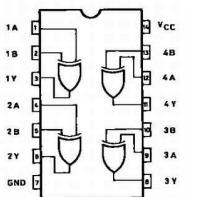
5) 74HC32

74HC32는 OR 연산을 동작한다. 4개의 OR gate로 구성되어 있다. 7, 14번은 작동을 위해 전원을 연결하는 핀이다. 각 핀에 대한 input과 output의 할당은 74HC00와 같다.



6) 74HC86

74HC86은 XOR 연산을 동작한다. 4개의 XOR gate로 구성되어 있다. 7, 14번은 작동을 위해 전원을 연결하는 핀이다. 각 핀에 대한 input과 output의 할당은 74HC00와 같다.



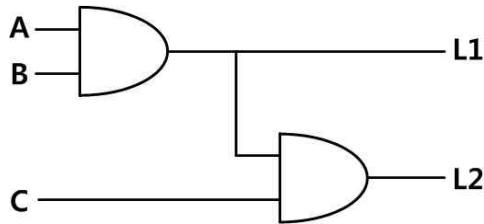
4. 실험과정 및 예상 결과

-실험과정

1) 실험 1-1

브래드보드에 74HC08 IC를 이용하여 아래와 같은 회로(3-input AND gate)를 구성한다. 다이오드(L1, L2)는 저항에 직렬로 연결하여야 고장이 나지 않는다. A, B, C의 값을 각각 바꿔가면서 3-input AND gate의 동작을 확인한다. A, B, C, L1, L2에 대한 진리표를 작성한다.

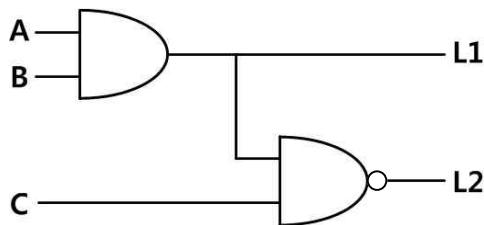
다음으로, 3-input OR gate를 실험하기 위해 74HC08 대신 74HC32로 변경하여 마찬가지로 A, B, C의 값을 바꿔가면서 결과를 확인한다.



2) 실험 1-2

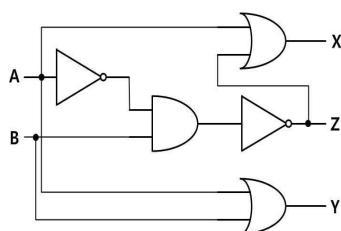
브래드보드에 74HC08, 74HC00를 이용하여 아래와 같은 회로(3-input NAND gate)를 구성한다. A, B, C의 값을 바꿔가면서 3-input NAND gate의 동작을 확인한다. A, B, C, L1, L2에 대한 진리표를 작성한다.

다음으로, 3-input NOR gate를 실험하기 위해 74HC08은 74HC32로, 74HC00은 74HC02로 변경하여 마찬가지로 A, B, C의 값을 바꿔가면서 결과를 확인한다.



3) 실험 2

브래드보드에 74HC04, 74HC08, 74HC32를 이용하여 아래와 같은 회로를 구성한다. A, B의 값을 바꾸어가면서 회로의 동작을 확인한다. A, B, X, Y, Z에 대한 진리표를 작성한다.



-예상결과

1) 실험 1-1

3-input AND gate : A, B, C의 값에 따른 L1, L2의 진리표는 아래와 같다.

Input			Output	
A	B	C	$L1 = A \cdot B$	$L2 = L1 \cdot C$
L	L	L	L	L
L	L	H	L	L
L	H	L	L	L
L	H	H	L	L
H	L	L	L	L
H	L	H	L	L
H	H	L	H	L
H	H	H	H	H

즉, A, B, C가 모두 H인 경우에만 최종 output L2가 H가 된다. 따라서 위의 회로가 3-input AND gate로 동작하는 것을 확인할 수 있다.

3-input OR gate : A, B, C의 값에 따른 L1, L2의 진리표는 아래와 같다.

Input			Output	
A	B	C	$L1 = A + B$	$L2 = L1 + C$
L	L	L	L	L
L	L	H	L	H
L	H	L	H	H
L	H	H	H	H
H	L	L	H	H
H	L	H	H	H
H	H	L	H	H
H	H	H	H	H

즉, A, B, C 신호 중 H인 것이 하나만 있더라도 최종 output L2는 H가 되는 것을 확인할 수 있으므로 3-input OR gate로 동작하는 것을 확인할 수 있다.

2) 실험 1-2

3-input NAND gate : A, B, C, L1, L2에 대한 진리표는 아래와 같다.

Input			Output	
A	B	C	$L1 = A \cdot B$	$L2 = \overline{L1 \cdot C} (= \overline{L1} + \overline{C})$
L	L	L	L	H
L	L	H	L	H
L	H	L	L	H
L	H	H	L	H
H	L	L	L	H
H	L	H	L	H
H	H	L	H	H
H	H	H	H	L

즉, L2가 AND gate의 결과와 반대이므로 3-input NAND gate로 동작하는 것을 확인할 수 있다.

3-input NOR gate : A, B, C, L1, L2에 대한 진리표는 아래와 같다.

Input			Output	
A	B	C	L1 = A + B	L2 = $\overline{L1} + \overline{C}$ ($= \overline{L1} \cdot \overline{C}$)
L	L	L	L	H
L	L	H	L	L
L	H	L	H	L
L	H	H	H	L
H	L	L	H	L
H	L	H	H	L
H	H	L	H	L
H	H	H	H	L

즉, L2가 3-input OR gate 결과의 반대이므로 3-input NOR gate로 동작하는 것을 확인할 수 있다.

3) 실험 2

부울 대수의 규칙과 드 모르간의 법칙을 이용하여 output X, Y, Z를 input A, B에 대한 논리식으로 나타내면 아래와 같다.

$$X = A + Z = A + \overline{\overline{A} \cdot B} = A + A + \overline{B} = A + \overline{B}$$

$$Y = A + B$$

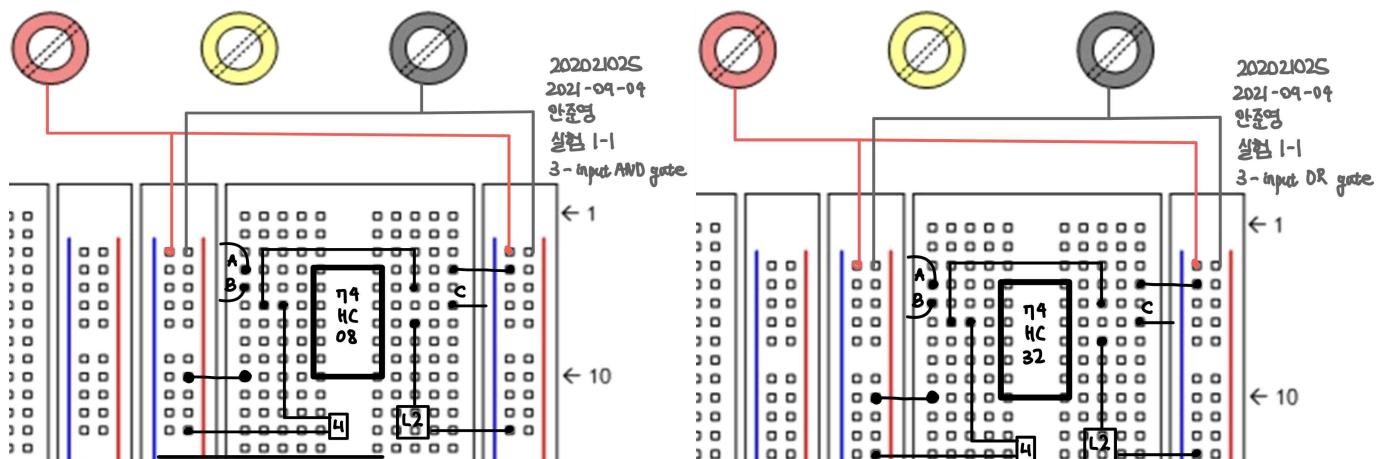
$$Z = \overline{\overline{A} \cdot B} = A + \overline{B}$$

따라서, A, B, X, Y, Z에 대한 진리표는 아래와 같다.

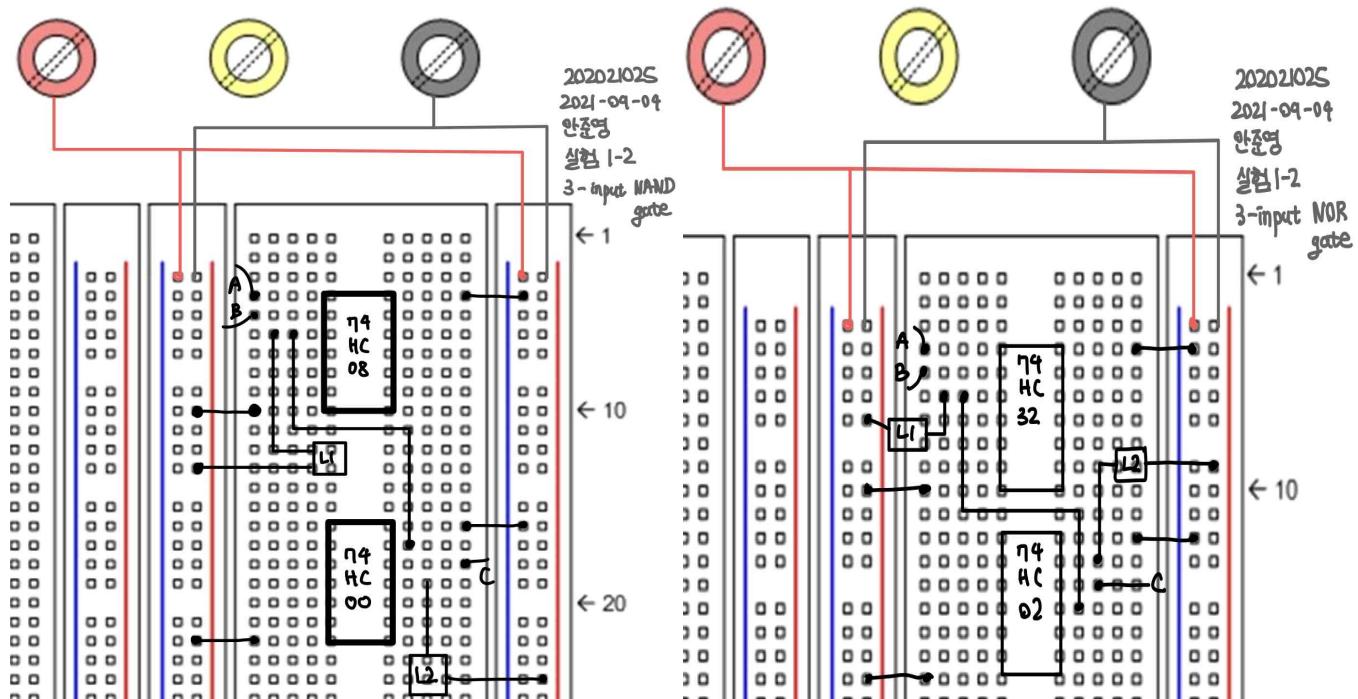
Input		Output		
A	B	X	Y	Z
L	L	H	L	H
L	H	L	H	L
H	L	H	H	H
H	H	H	H	H

5. 회로 결선도

-실험 1-1



- 실험 1-2



- 실험 2

