

REPORT

IEEE Code of Ethics

(출처: <http://www.ieee.org>)

We, the members of the IEEE, in recognition of the importance of our technologies in affecting the quality of life throughout the world, and in accepting a personal obligation to our profession, its members and the communities we serve, do hereby commit ourselves to the highest ethical and professional conduct and agree:

1. to accept responsibility in making decisions consistent with the safety, health and welfare of the public, and to disclose promptly factors that might endanger the public or the environment;
2. to avoid real or perceived conflicts of interest whenever possible, and to disclose them to affected parties when they do exist;
3. to be honest and realistic in stating claims or estimates based on available data;
4. to reject bribery in all its forms;
5. to improve the understanding of technology, its appropriate application, and potential consequences;
6. to maintain and improve our technical competence and to undertake technological tasks for others only if qualified by training or experience, or after full disclosure of pertinent limitations;
7. to seek, accept, and offer honest criticism of technical work, to acknowledge and correct errors, and to credit properly the contributions of others;
8. to treat fairly all persons regardless of such factors as race, religion, gender, disability, age, or national origin;
9. to avoid injuring others, their property, reputation, or employment by false or malicious action;
10. to assist colleagues and co-workers in their professional development and to support them in following this code of ethics.

위 IEEE 윤리헌장 정신에 입각하여 report를 작성하였음을 서약합니다.

<실험 1 결과보고서>

학 부: 전자공학부

제출일: 2021.09.04

과목명: 논리회로실험

교수명: 박성진

문 반: 3

학 번: 202021025

성 명: 안준영

실험 1 결과보고서

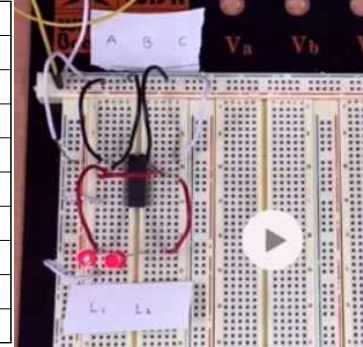
1. 실험 과정 및 결과

- 실험 1

1) 3-input AND gate

1개의 74HC08을 이용하여 A, B, C 3개의 input으로 output L2를 가지는 3-input AND gate를 구성하였다. 이에 따른 실험 결과 진리표는 아래와 같다. 실험 동영상에서, 예비보고서의 이론값과 동일함을 확인할 수 있었다. A, B, C가 모두 H인 경우에만 L2가 H가 되는 것을 실험으로 확인하여 3-input AND gate임을 확인할 수 있었다.

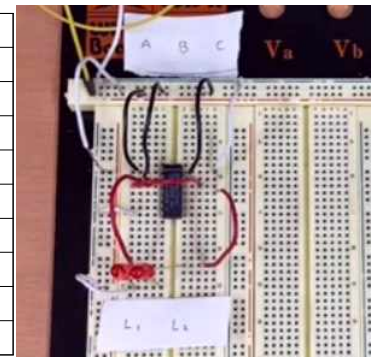
Input			Output	
A	B	C	L1	L2
L	L	L	L	L
L	L	H	L	L
L	H	L	L	L
L	H	H	L	L
H	L	L	L	L
H	L	H	L	L
H	H	L	H	L
H	H	H	H	H



2) 3-input OR gate

1개의 74HC32을 이용하여 A, B, C 3개의 input으로 output L2를 가지는 3-input OR gate를 구성하였다. 이에 따른 실험 결과 진리표는 아래와 같다. 실험 동영상에서, 예비보고서의 이론값과 동일함을 확인할 수 있었다. A, B, C가 모두 L인 경우에만 L2가 L가 되는 것을 실험으로 확인하여 3-input OR gate임을 확인할 수 있었다.

Input			Output	
A	B	C	L1	L2
L	L	L	L	L
L	L	H	L	H
L	H	L	H	H
L	H	H	H	H
H	L	L	H	H
H	L	H	H	H
H	H	L	H	H
H	H	H	H	H

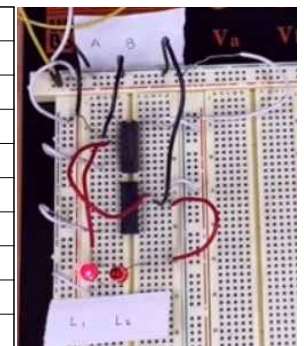


- 실험 2

1) 3-input NAND gate

1개의 74HC08, 1개의 74HC00을 이용하여 A, B, C 3개의 input으로 output L2를 가지는 3-input NAND gate를 구성하였다. 이에 따른 실험 결과 진리표는 아래와 같다. 실험 동영상에서, 예비보고서의 이론값과 동일함을 확인할 수 있었다. A, B, C 모두 H인 경우에만 L2가 L가 되는 것을 확인하여 3-input NAND gate임을 확인할 수 있었다.

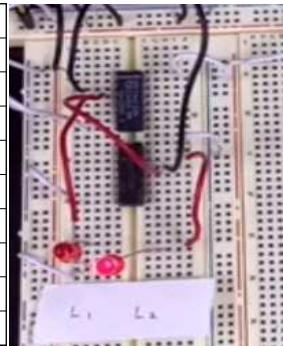
Input			Output	
A	B	C	L1	L2
L	L	L	L	H
L	L	H	L	H
L	H	L	L	H
L	H	H	L	H
H	L	L	L	H
H	L	H	L	H
H	H	L	H	H
H	H	H	H	L



2) 3-input NOR gate

1개의 74HC32, 1개의 74HC02을 이용하여 A, B, C 3개의 input으로 output L2를 가지는 3-input NAND gate를 구성하였다. 이에 따른 실험 결과 진리표는 아래와 같다. 실험 동영상에서, 예비보고서의 이론값과 동일함을 확인할 수 있었다. A, B, C가 모두 L인 경우에만 L2가 H가 되는 것을 확인하여 3-input NOR gate임을 확인할 수 있었다. 동영상에서는 74HC00를 74HC02로 바꾸면서, 칩만 바꾸면 된다고 강의하였지만 실제로는 74HC02는 74HC00와 단자 순서가 다르기에 도선을 실험1-2-1의 구성과는 다르게 연결해야 한다.

Input			Output	
A	B	C	L1	L2
L	L	L	L	H
L	L	H	L	L
L	H	L	H	L
L	H	H	H	L
H	L	L	H	L
H	L	H	H	L
H	H	L	H	L
H	H	H	H	L

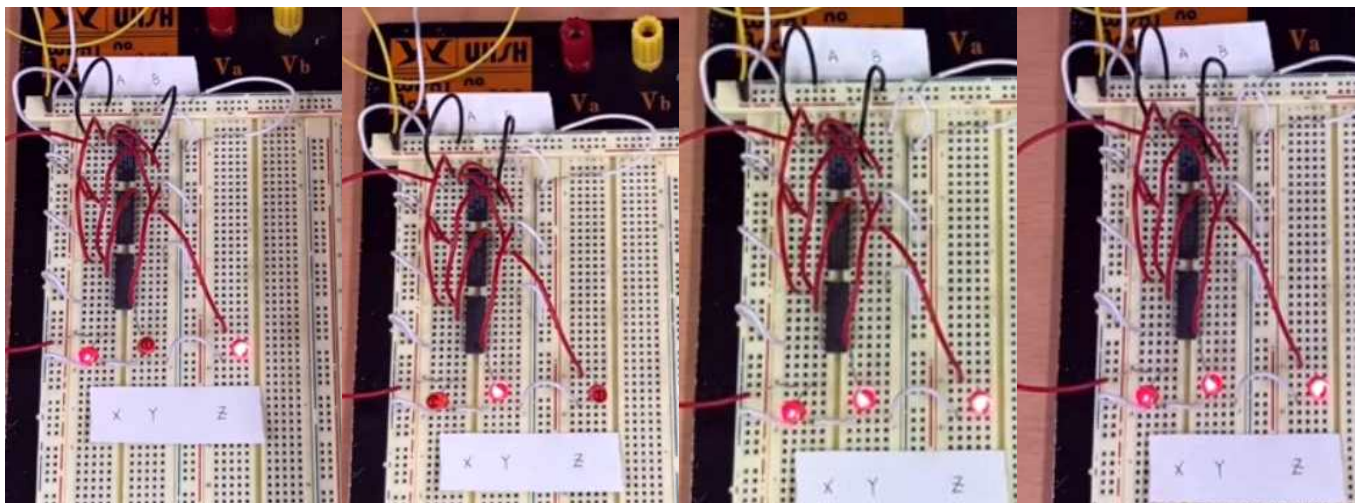


- 실험 2

74HC04, 74HC08, 74HC32 각 1개를 이용하여 A, B 2개의 input으로 output X, Y, Z를 가지는 회로를 구성하였다. 이에 따른 실험 결과 진리표는 아래와 같다. 실험 동영상에서, 예비보고서의 이론값과 동일함을 확인할 수 있었다.

A, B의 값에 따른 결과는 아래와 같다.(순서대로 LL, LH, HL, HH)

Input		Output		
A	B	X	Y	Z
L	L	H	L	H
L	H	L	H	L
H	L	H	H	H
H	H	H	H	H



2. 고찰

실험 동영상에서, 모든 실험에서 예비보고서의 이론과 일치하는 실험 결과를 확인할 수 있었다.

실험 1-1을 통하여 2-input AND gate를 2개 활용하여 3-input AND gate를 만들고, 2-input OR gate 2개를 이용하여 3-input OR gate를 만들 수 있다는 것을 확인할 수 있었다.

실험 1-2를 통하여 2-input AND gate와 2-input NAND gate를 이용하여 3-input NAND gate를 만들 수 있고, 2-input OR gate와 2-input NOR gate를 이용하여 3-input NOR gate를 만들 수 있다는 것을 확인하였다. 3-input NAND gate의 output L2를 $L2 = \overline{L1} \cdot \overline{C} = \overline{L1 + C}$, 3-input NOR gate의 output L2를 $L2 = \overline{L1 + C} = \overline{L1} \cdot \overline{C}$ 로 나타내고, 이에 따른 계산 값이 실험과 일치하는 것을 확인하여 De Morgan의 법칙이 성립함을 확인할 수 있었다.

실험 2를 통하여 여러 가지 IC를 활용하여 특정한 회로를 구성할 수 있다는 것을 확인할 수 있었다. 또한, $X = A +$

$Z = A + \overline{\overline{A} \cdot B} = A + A + \overline{B} = A + \overline{B}$, $Y = A + B$, $Z = \overline{\overline{A} \cdot B} = A + \overline{B}$ 에서 A, B에 따른 output 계산 값이 실험과 일치함을 확인하여, 부울 대수의 규칙과 De Morgan의 법칙을 이용하여 논리식을 표현할 수 있음을 실험을 통하여 확인할 수 있었다. 사용한 부울 대수의 규칙은 $A + A = A$ 이다.

이와 같은 실험들을 통하여, IC의 종류와 기능에 대하여 알 수 있었고, Boolean equation과 De Morgan의 법칙이 성립함을 확인할 수 있었다. 또한, 2-input gate들을 활용하여 더 많은 input을 가지는 특정한 gate를 구성할 수 있음을 확인할 수 있었다. 이와 같은 이론과 방법을 이용하여 더 많은 gate와 여러 가지 회로를 구성할 수 있을 것으로 보인다.