

# REPORT

## 전자공학도의 윤리 강령 (IEEE Code of Ethics)

(출처: <http://www.ieee.org>)

나는 전자공학도로서, 전자공학이 전 세계 인류의 삶에 끼치는 심대한 영향을 인식하여 우리의 직업, 동료와 사회에 대한 나의 의무를 짐에 있어 최고의 윤리적, 전문적 행위를 수행할 것을 다짐하면서, 다음에 동의한다.

1. **공중의 안전, 건강 복리에 대한 책임:** 공중의 안전, 건강, 복리에 부합하는 결정을 할 책임을 질 것이며, 공중 또는 환경을 위협할 수 있는 요인을 신속히 공개한다.
2. **지위 남용 배제:** 실존하거나 예기되는 이해 상충을 가능한 한 피하며, 실제로 이해가 상충할 때에는 이를 이해 관련 당사자에게 알린다. (이해 상충: conflicts of interest, 공적인 지위를 사적 이익에 남용할 가능성)
3. **정직성:** 청구 또는 견적을 함에 있어 입수 가능한 자료에 근거하여 정직하고 현실적으로 한다.
4. **뇌물 수수 금지:** 어떠한 형태의 뇌물도 거절한다.
5. **기술의 영향력 이해:** 기술과 기술의 적절한 응용 및 잠재적 영향에 대한 이해를 높인다.
6. **자기계발 및 책무성:** 기술적 능력을 유지, 증진하며, 훈련 또는 경험을 통하여 자격이 있는 경우이거나 관련 한계를 전부 밟힌 뒤에만 타인을 위한 기술 업무를 수행한다.
7. **엔지니어로서의 자세:** 기술상의 업무에 대한 솔직한 비평을 구하고, 수용하고, 제공하며, 오류를 인정하고 수정하며, 타인의 기여를 적절히 인정한다.
8. **차별 안하기:** 인종, 종교, 성별, 장애, 연령, 출신국 등의 요인에 관계없이 모든 사람을 공평하게 대한다.
9. **도덕성:** 허위 또는 악의적인 행위로 타인, 타인의 재산, 명예, 또는 취업에 해를 끼치지 않는다.
10. **동료애:** 동료와 협력자가 전문분야에서 발전하도록 도우며, 이 윤리 현장을 준수하도록 지원한다.

위 IEEE 윤리현장 정신에 일각하여 report■ 작성하였음을 서약합니다.

학 부: 전자공학부

제출일: 2021-10-22

과목명: 논리회로실험

교수명: 박 성 진 교수님

분 반: 금 F

학 번: 201820814, 202021025

성 명: 윤 상 원, 안 준 영

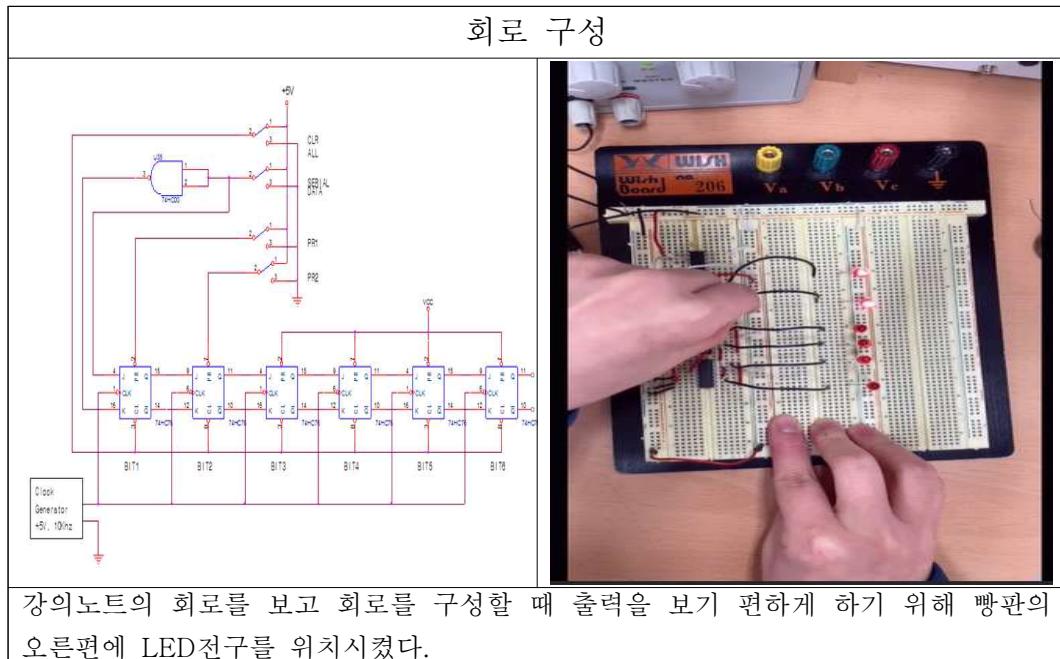
## 1. 실험목적

- 1) 실험에 사용하는 7476, 7496 IC의 특성을 파악한다.
- 2) 시프트 레지스터의 동작 원리와 특성을 이해한다.

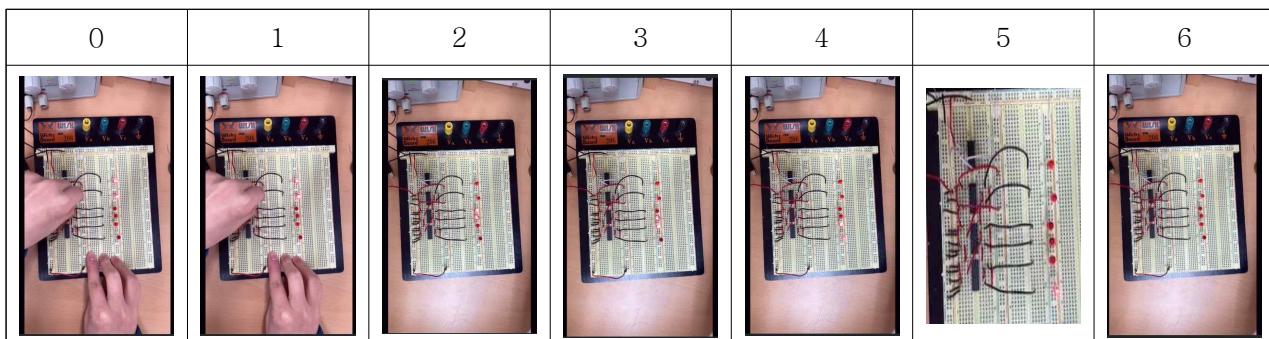
## 2. 실험 과정 및 결과

### 실험 결과 기록 및 정리

#### 실험1) 6-Bit Shift Right Register



#### [실험결과]



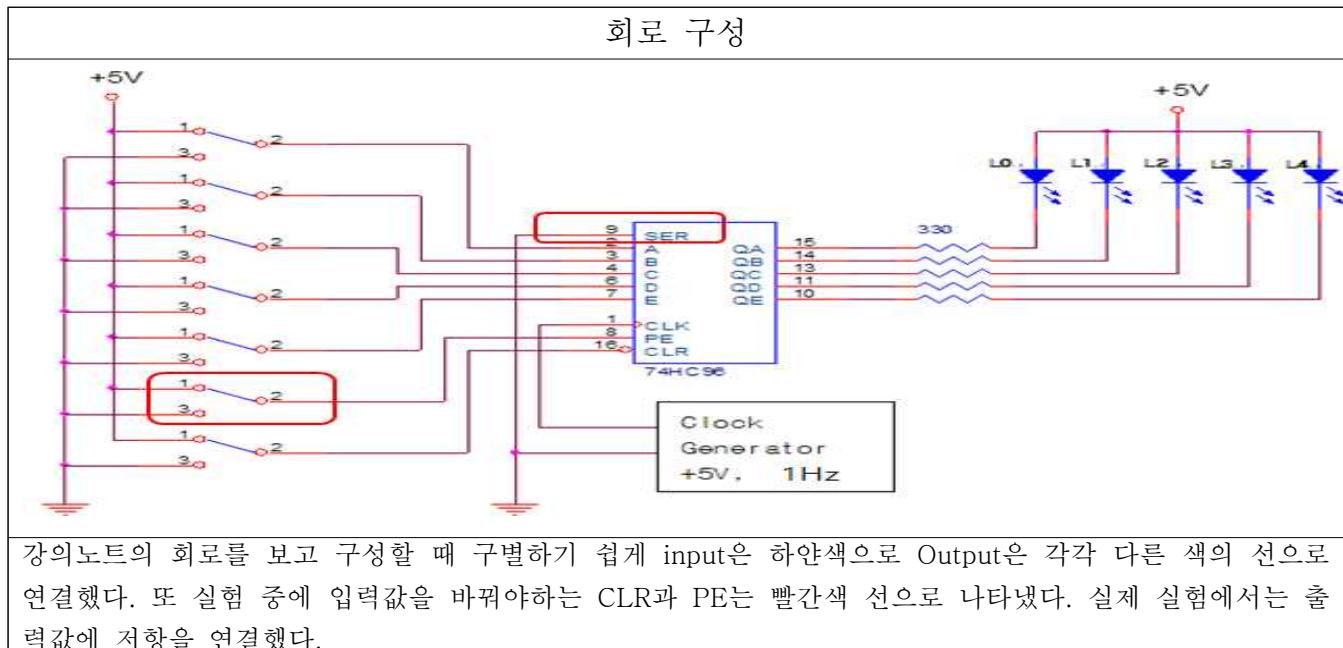
#### [예상결과]

PR1	PR2	Clock 펄스	bit1	bit2	bit3	bit4	bit5	bit6
1	1	0	1	1	0	0	0	0
1	1	1	0	1	1	0	0	0
1	1	2	0	0	1	1	0	0
1	1	3	0	0	0	1	1	0
1	1	4	0	0	0	0	1	1
1	1	5	0	0	0	0	0	1
1	1	6	0	0	0	0	0	0

## [결과분석]

회로 그림에서 사용된 레지스터의 수는 6개이고 2개의 레지스터가 하나의 트랜지스터를 이루므로 이 실험에 서 사용된 74HC76 IC는 3개이다. 즉, 74HC00 NAND gate 1개와 3개의 74HC76와 오실로스코프를 이용하여 CLK 신호를 주어 주어진 회로를 구성하였다. 주어진 회로를 모두 구성한 후 강의노트에 주어진 대로 실험을 진행하였고 CLK의 주기는 눈으로 보기 편하게 10초로 설정하여 출력을 확인하였다. 실제 회로를 구성한 사진을 보면 Clock 펄스가 0일 때는 bit1과 bit2에 1의 값이 저장되어 있는데, Clock 펄스가 1씩 증가할 때마다 bit1과 bit2에 저장된 값들이 오른쪽으로 한 칸씩 이동하는 것을 확인할 수 있었다. 그리고 Serial data를 0으로 설정하였기 때문에 값들이 순환하지 않고 없어지는 것이다. 이 실험을 통해 Shift register가 bit에 값을 어떻게 저장하고 어떻게 작동하는지를 알 수 있었다.

## 실험2) 5-Bit Shift Right Register



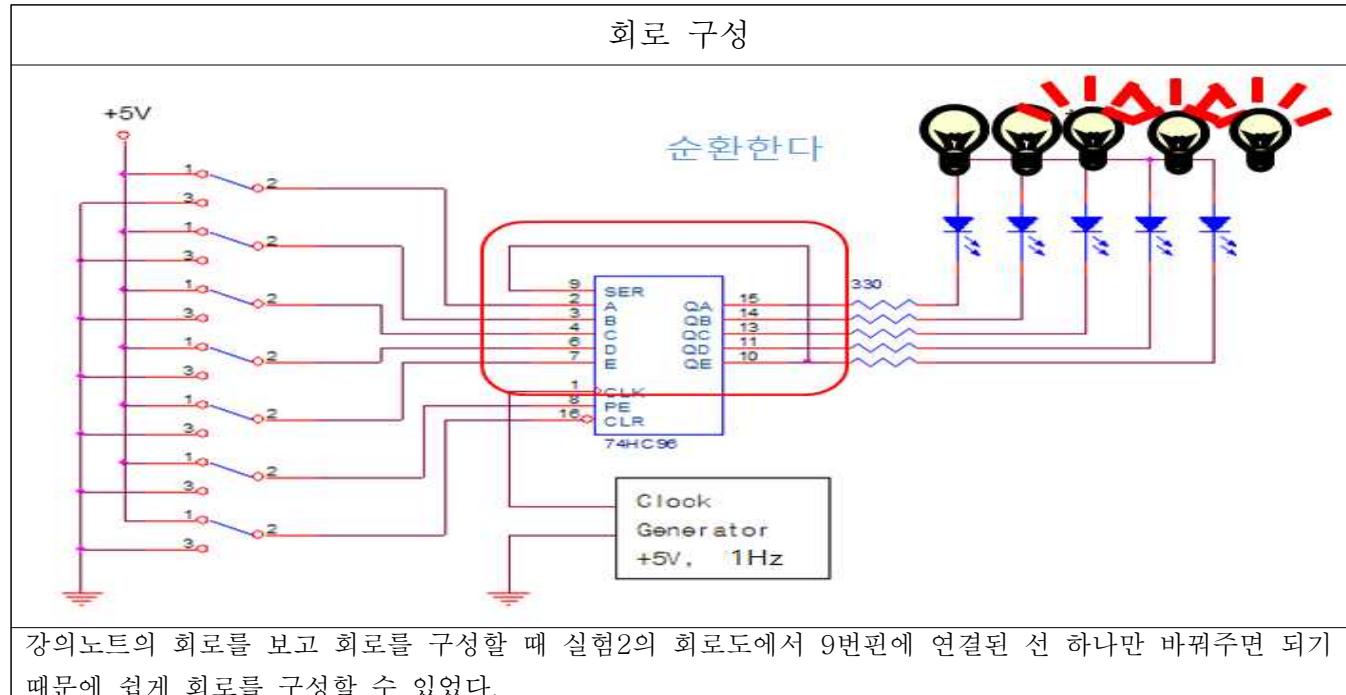
## [예상결과]

Shift Pulse	L0	L1	L2	L3	L4
0	1	1	0	0	0
1	0	1	1	0	0
2	0	0	1	1	0
3	0	0	0	1	1
4	0	0	0	0	1
5	0	0	0	0	0

## [결과분석]

실험2는 7496 IC를 이용하여 5-bit Shift Right Register를 구현해보는 실험이었다. 7496 IC가 5-bit Shift Right Register의 기능을 갖추었기 때문에 칩 하나로 5개의 플립플롭을 연결한 시프트레지스터를 구성할 수 있었다. 예비보고서에 예상결과를 쓸 때는 불빛이 들어온 상태의 LED가 이동한다고 생각해 예상결과를 작성했는데 실제 실험을 할 때 불이 꺼진 상태의 LED가 이동한다는 것을 확인했다. 실험을 수행한 결과 A, B의 출력에 해당하는 LED를 제외한 모든 LED에 불이 들어와 있는 상태에서 불이 꺼진 LED의 위치가 한 칸씩 옆으로 이동하는 모습을 보여주었다. 마지막 출력에서는 옆으로 이동 할 수 없기 때문에 불이 꺼진 LED가 사라지는 모습을 확인할 수 있다. 이는 LED쪽에서부터 전류가 흐르는 Sinking current 방식이라는 것도 확인할 수 있었다.

## 실험3. Shift Right Calculating Shift Register



## [예상결과]

Shift Pulse	L0	L1	L2	L3	L4
0	1	1	0	0	0
1	0	1	1	0	0
2	0	0	1	1	0
3	0	0	0	1	1
4	1	0	0	0	1
5	1	1	0	0	0
6	0	1	1	0	0
7	0	0	1	1	0

## [결과분석]

실험3은 7496 IC를 이용해 Shift Right Calculating Shift Register를 구현해보는 실험이었다. 실험2의 회로에서 마지막 출력값(Qe)을 입력에 다시 연결해주기만 하면 돼서 회로구성은 간단했다. 실험3은 실험2와 마찬가지로 A, B에 해당하는 LED에만 불이 꺼진 상황으로 실험을 진행했다. 따라서 차이점은 실험3은 마지막 출력값(Qe)이 1이라면 첫 번째 출력값(Qa)도 1이 나오고 마지막 출력값(Qe)이 0이라면 첫 번째 출력값(Qa)도 0이 나와야 한다는 점이다. 따라서 5번, 6번 사진이 실험2에서는 불 꺼진 상태의 LED가 사라졌지만 실험3에서는 순환되고 있는 것을 확인할 수 있다.

## 3. 고찰

- 이번 실험은 클럭이 들어올 때 동작하는 플립플롭을 가지고 입력된 데이터를 이동시키는 시프트 레지스터를 회로로 구성해보는 실험이었다.

실험1에서는 J-K flip-flop의 동작을 수행하는 74HC76 IC칩 3개와 74HC00 IC칩 1개를 사용하여 회로를 구성하였다. 이 실험은 6 bit shift register를 구성하고 클럭 펄스가 들어올 때마다 bit1과 bit2에 저장된 데이터가 오른쪽으로 이동하는지를 확인하는 실험이었다. 우선 클럭 펄스의 변화에 따라 시프팅되는 것을 확인하기 위해 오실로스코프를 통해 사각파를 입력시켜주고 클럭 펄스의 주기는 10초, 즉 주파수를 100mHz정도로 설정해주었다. 모든 값을 초기화하기 위해 소자를 입력이 들어오기 전에 0으로 유지시켜주는 CLR 값을 0으로 연결했다 다시 1로 연결해주어 저장되어있던 값을 없애주었다. 그 후 PR1, PR2에 0을 입력하였다가 1로 입력하여 주었는데, 이런 과정을 통해 D1, D2에 불이 들어오게 할 수 있었다. 이후로 클럭 펄스가 입력될 때의 LED를 보니 처음 불이 들어왔었던 bit1과 bit2의 데이터가 오른쪽으로 한 칸씩 이동하는 것을 확인할 수 있었고 이는 예상결과와 같은 값이었다.

두 번째 실험은 5-bit Shift Right Register의 역할을 하는 74HC96칩을 이용하여 시프트 레지스터의 동작을 확인하는 실험이었다. 이 실험도 위의 실험1과 마찬가지로 CLR 값을 통해 원래 저장되어있던 정보를 초기화해주었다. 초기화해주니 실험1과는 다르게 LED에 모두 1이 들어왔는데 이는 다이오드에 5V의 전압을 가해줌으로써 sinking current이기 때문이다. 첫 번째 입력과 두 번째 입력을 의미있는 값으로 표현하게 만들어준 뒤 클럭 펄스를 인가하니 클럭이 들어올 때마다 오른쪽으로 시프트 되는 것을 확인할 수 있었다.

세 번째 실험은 Shift Right Circulating shift Register로 위의 실험2와 거의 유사하기 때문에 간단하게 회로를 구성할 수 있었다. 한 가지 차이점이 있는데 이는 SER과 QE를 연결해주는 것이다. 즉 마지막 출력 QE를 다시 Serial Data의 입력에 연결해줌으로써 시프팅 된 후에 출력이 계속 순환할 수 있게 설계하는 것이다. 00111, 10011, 11001, 11100 이렇게 시프팅 되다가 위의 실험과는 다르게 11110이 아닌 01110로 클럭이 들어올 때마다 계속 순환하는 것을 알 수 있었다.

이번 실험을 통해 clock 펄스로 인해 출력 값이 변하는 것을 눈으로 확인할 수 있었다. 또한 두 번째 실험과 세 번째 실험에서 clock 펄스가 변할 때 한 비트씩 이동하는 것은 같지만 SER과 QE를 연결해준 것으로 순환이 되었다는 차이점을 확인할 수 있었다.

## 4. 참고문헌

[https://ko.wikipedia.org/wiki/%EC%8B%9C%ED%94%84%ED%8A%B8\\_%EB%A0%88%EC%A7%80%EC%8A%A4%ED%84%BD](https://ko.wikipedia.org/wiki/%EC%8B%9C%ED%94%84%ED%8A%B8_%EB%A0%88%EC%A7%80%EC%8A%A4%ED%84%BD)

- [http://www.electronics-tutorials.ws/sequential/seq\\_5.html](http://www.electronics-tutorials.ws/sequential/seq_5.html)
- <http://www.hardcopyworld.com/ngine/aduino/index.php/archives/2826>
- <http://blog.naver.com/PostView.nhn?blogId=lagrange0115&logNo=220729360287>