

REPORT

IEEE Code of Ethics

(출처: <http://www.ieee.org>)

We, the members of the IEEE, in recognition of the importance of our technologies in affecting the quality of life throughout the world, and in accepting a personal obligation to our profession, its members and the communities we serve, do hereby commit ourselves to the highest ethical and professional conduct and agree:

1. to accept responsibility in making decisions consistent with the safety, health and welfare of the public, and to disclose promptly factors that might endanger the public or the environment;
2. to avoid real or perceived conflicts of interest whenever possible, and to disclose them to affected parties when they do exist;
3. to be honest and realistic in stating claims or estimates based on available data;
4. to reject bribery in all its forms;
5. to improve the understanding of technology, its appropriate application, and potential consequences;
6. to maintain and improve our technical competence and to undertake technological tasks for others only if qualified by training or experience, or after full disclosure of pertinent limitations;
7. to seek, accept, and offer honest criticism of technical work, to acknowledge and correct errors, and to credit properly the contributions of others;
8. to treat fairly all persons regardless of such factors as race, religion, gender, disability, age, or national origin;
9. to avoid injuring others, their property, reputation, or employment by false or malicious action;
10. to assist colleagues and co-workers in their professional development and to support them in following this code of ethics.

위 IEEE 윤리헌장 정신에 입각하여 report를 작성하였음을 서약합니다.

<실험11. 예비 보고서>

학 부: 전자공학과

제출일: 2020.03.22

과목명: 기초전기실험

교수명: 구형일 교수님

분 반: 7

학 번: 202021025

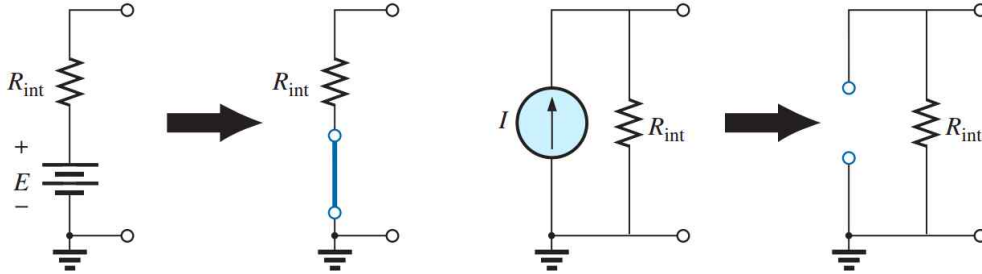
성 명: 안준영

[1] 실험이론

1. Superposition Theorem

Superposition Theorem(중첩 원리)는 직렬이나 병렬로 연결되지 않은 둘 이상의 전원을 가진 회로를 분석할 때 쓰인다. 각 전원의 영향을 분석한다. 다른 종류의 전원(ac, dc)가 함께 있다면, 각 종류에 맞춰 분리하여 분석하고 결과를 낸다.

Superposition Theorem은 회로의 모든 요소의 전류, 전압은 각 전원에 의해 결정되는 전류, 전압의 합과 같다는 것을 말한다. 즉, 이 이론은 한 번에 하나의 전원만을 사용하여 전류나 전압을 찾도록 할 수 있게 한다. 한 전원의 효과를 찾기 위해서, 다른 전원은 제거해야 한다. 전압원을 제거하는 것은, 그것을 단락(short circuit)으로 대체하는 것이다. 즉, 0Ω 을 연결시키는 것과 같다. 다음으로, 전류원을 제거하는 것은, 전류원을 open circuit(무한대의 저항)으로 대체하는 것이다.



만약 특정 전원에 의한 효과(전류, 전압)이 결정되면, 특정 소자에 흐르는 전류는, 각 전원에 의해 흐르는 전류의 합과 같다. 이때 방향이 같으면 더하고 다르면 뺀다. 전압도 마찬가지로 방법으로 구할 수 있다. 극이 같으면 더하고 다르면 뺀다.

Superposition Theorem은 전력에 관해서는 성립하지 않는다. 왜냐하면, 전류의 값이 2배가 되면 전력은 4배가 되는 제곱 관계에 있기 때문이다.

[2] 실험부품

- 저항 ($1.2k\Omega$, $2.2k\Omega$, $3.3k\Omega$, $4.7k\Omega$)
- DMM
- dc power supplies

[3] 실험과정 및 예상결과

[실험과정]

< Part 1 : Superposition Theorem (Applied to Current Levels) >

(a) Fig. 11.2와 같이 회로를 구성하고, 각 저항의 측정값을 기록한다. I_1 , I_2 와 I_3 를 계산한다. 파워 서플라이를 켜서 E_1 을 공급하고 I_1 , I_2 와 I_3 를 측정한다. 측정값과 계산값을 Table 11.1에 기록한다.

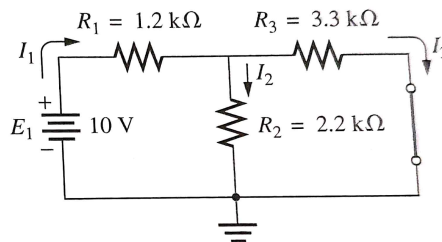


FIG. 11.2

(b) Fig. 11.3과 같이 회로를 구성하고, 각 저항의 측정값을 기록한다. I_1 , I_2 와 I_3 를 계산한다. 파워 서플라이를 켜서 E_2 을 공급하고 I_1 , I_2 와 I_3 를 측정한다. 측정값과 계산값을 Table 11.1에 기록한다.

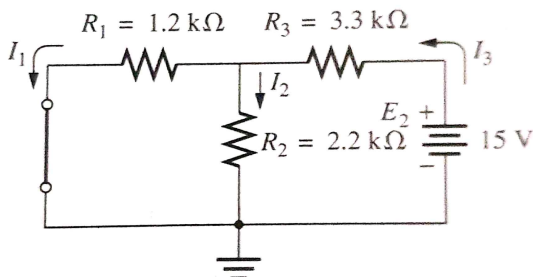


FIG. 11.3

(c) Fig. 11.1과 같이 회로를 구성하고, 각 저항의 측정값을 기록한다. (a), (b)의 계산 결과를 이용하여 I_1 , I_2 와 I_3 를 계산한다. 각 저항에 흐르는 전류의 방향을 나타낸다. 파워 서플라이를 켜서 E_1 과 E_2 를 공급하고 I_1 , I_2 와 I_3 를 측정한다. 측정값과 계산값을 Table 11.1에 기록한다.

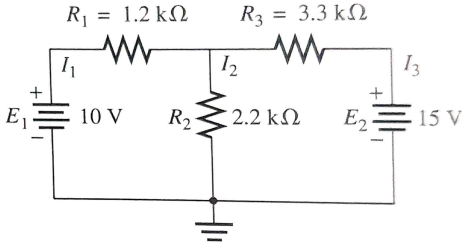


FIG. 11.1

(d) (a)의 측정 전류값을 이용하여 각 저항에 전달되는 전력을 계산한다. (b)의 측정 전류값을 이용하여 각 저항에 전달되는 전력을 계산한다. (c)의 측정 전류값을 이용하여 각 저항에 전달되는 전력을 계산한다. Table 11.2에 기록한다. Table 11.2의 마지막 열에는 처음 두 열을 더한 값을 기록한다.

< Part 2 : Superposition Theorem (Applied to Voltage Levels) >

(a) Fig. 11.5와 같이 회로를 구성한다. 각 저항의 저항을 측정한다. 측정 저항값으로 V_1 , V_2 와 V_3 를 계산한다. 서플라이를 키고 E_1 을 공급시킨 상태에서 V_1 , V_2 와 V_3 를 측정한다. 측정값과 계산값을 Table 11.3에 기록한다.

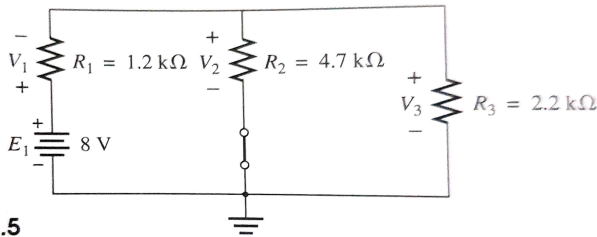


FIG. 11.5

(b) Fig. 11.6와 같이 회로를 구성한다. 측정 저항값으로 V_1 , V_2 와 V_3 를 계산한다. 서플라이를 키고 E_2 을 공급시킨 상태에서 V_1 , V_2 와 V_3 를 측정한다. 측정값과 계산값을 Table 11.3에 기록한다.

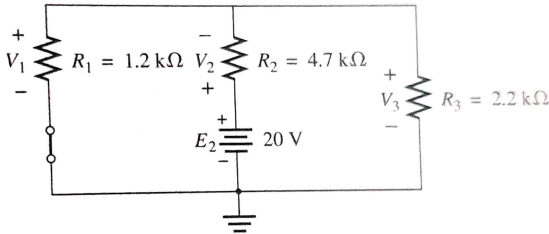


FIG. 11.6

(c) (a),(b)의 계산값을 이용하여 V_1 , V_2 와 V_3 를 계산한다. Fig. 11.4와 같이 회로를 구성한다. 서플라이를 켜 상태에서 V_1 , V_2 와 V_3 를 측정한다. 측정값과 계산값을 Table 11.3에 기록한다.

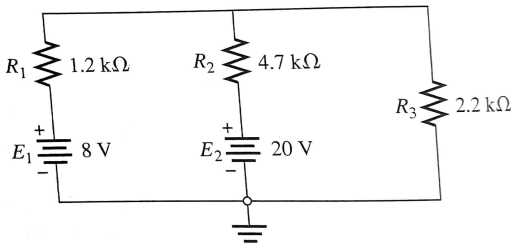


FIG. 11.4

< Part 3 : A Third Configuration >

(a) Fig. 11.7과 같이 회로를 구성한다. 측정 저항값을 이용하여 각 전원에 대한 V_1 , V_2 와 V_3 를 계산한다. Superposition을 적용하여 두 전원이 공급되는 상황에서의 V_1 , V_2 와 V_3 를 계산한다. 전원을 공급 시킨 상태에서 V_1 , V_2 와 V_3 를 측정한다. Table 11.4에 기록한다.

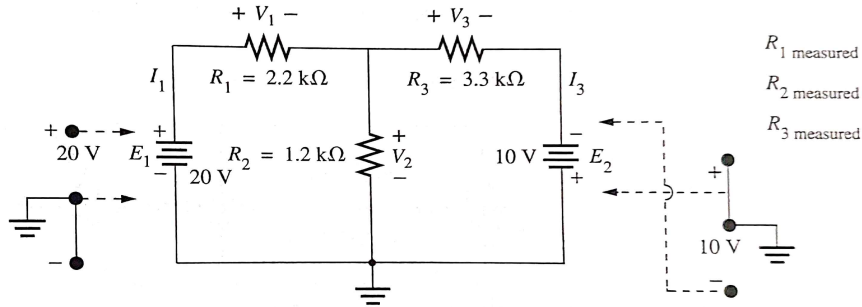


FIG. 11.7

[회로분석]

< Part 1 >

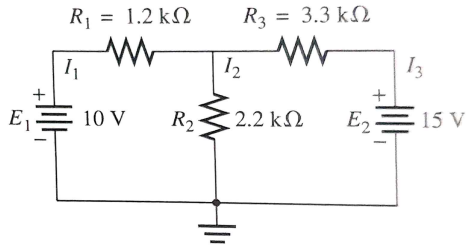


FIG. 11.1

10V와 15V의 두 전원이 있는 회로이다. 먼저 15V의 전력을 단락시키면 병렬로 연결된 $3.3k\Omega$ 과 $2.2k\Omega$ 이 $1.2k\Omega$ 과 직렬로 연결된 형태이다. 따라서 합성저항은 $R_{eq} = 1.2 + \frac{2.2 \times 3.3}{2.2 + 3.3} = 2.52k\Omega$ 이다. 옴의 법칙에 의하여

$$I_1 = \frac{E}{R_{eq}} = \frac{10}{2520} = 3.968mA \text{이다. CDR에 의해, 병렬로 연결된 저항의 비가 } 3:2 \text{이므로, } I_2 = 3.968 \frac{3}{2+3} = 2.381mA$$

이고 $I_3 = 3.968 \frac{2}{2+3} = 1.587mA$ 이다. 이때 R_1 을 통과하는 방향은 그림 기준으로 좌에서 우이며 R_2 를 통과하는 방향은 위에서 아래이다. R_3 는 좌에서 우이다.

다음으로 10V 전압원을 제거하면, 병렬로 연결된 $1.2k\Omega$ 과 $2.2k\Omega$ 이 $3.3k\Omega$ 과 직렬로 연결된 형태이다. 따라서

$$\text{합성저항은 } R_{eq} = 3.3 + \frac{1.2 \times 2.2}{1.2 + 2.2} = 4.076k\Omega \text{이다. 옴의 법칙에 의하여 } I_3 = \frac{E}{R_{eq}} = \frac{15}{4076} = 3.680mA \text{이다. CDR에}$$

$$\text{의하여 } I_2 = 3.680 \frac{1.2}{1.2 + 2.2} = 1.299mA \text{이고 } I_1 = 3.680 \frac{2.2}{1.2 + 2.2} = 2.381mA \text{이다. 이때 } R_1 \text{을 통과하는 방향은 그림}$$

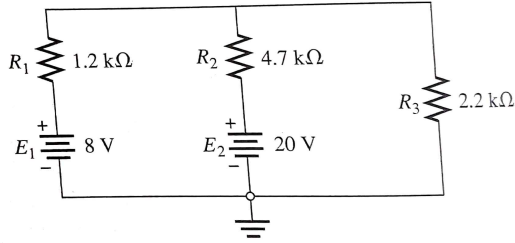
기준으로 우에서 좌이며 R_2 를 통과하는 방향은 위에서 아래이다. R_3 는 우에서 좌이다. 따라서

$$I_1 = 3.968 - 2.381 = 1.587mA \text{ (좌에서 우), } I_2 = 2.381 + 1.299 = 3.680mA \text{ (위에서 아래),}$$

$$I_3 = 3.680 - 1.587 = 2.093mA \text{ (우에서 좌, 혹은 } -2.093mA \text{)이다.}$$

R_1 이 소비하는 전력은 $I_1^2 R_1 = (1.587 \times 10^{-3})^2 \times 1200 = 3.022 \times 10^{-3} W$ 이다. 같은 방식으로 R_2 가 소비하는 전력은 0.0280 W, R_3 가 소비하는 전력은 0.01446 W이다.

< Part 2>



0.776

FIG. 11.4

8V와 20V가 있는 전원이다. 먼저 20V의 전압원을 제거(단락)하면 병렬로 연결된 $4.7k\Omega$ 과 $2.2k\Omega$ 이 $1.2k\Omega$ 과 직렬로 연결되어있는 형태이다. 따라서 합성저항은 $R_{eq} = 1.2 + \frac{4.7 \times 2.2}{4.7 + 2.2} = 2.699k\Omega$ 이다. VDR에 의해 $1.2k\Omega$ 에

걸리는 전압은 $V_1 = 8 \frac{1.2}{2.699} = 3.557 V$ 이다. R_2 와 R_3 는 병렬이므로 걸리는 전압이 같다. 그러므로

$V_{2,3} = 8 \frac{1.499}{2.699} = 4.943 V$ 이다. 이때 그림을 기준으로 양의 전압인 곳이 V_1 은 아래, V_2 는 위, V_3 는 위이다.

다음으로 8V의 전압원을 제거하면 $2.2k\Omega$ 과 $1.2k\Omega$ 이 병렬로 연결되고 $4.7k\Omega$ 이 직렬로 연결된 형태이다. 따라서 합성저항은 $R_{eq} = 4.7 + \frac{1.2 \times 2.2}{1.2 + 2.2} = 5.476k\Omega$ 이다. VDR에 의하여 $4.7k\Omega$ 에 걸리는 전압 $V_2 = 20 \frac{4.7}{5.476} = 17.166 V$ 이다. R_1

과 R_3 는 병렬이므로 걸리는 전압이 같다. 따라서, $V_{1,3} = 20 \frac{0.776}{5.476} = 2.834 V$ 이다. 이때 그림을 기준으로 양의 전압인 곳이 V_1 은 위, V_2 는 아래, V_3 는 위이다.

그러므로 합치면 $V_1 = 3.557 - 2.834 = 0.723V$, $V_2 = 4.943 - 17.166 = -12.223V$, $V_3 = 4.943 + 2.834 = 7.777V$ 이다.

< Part 3>

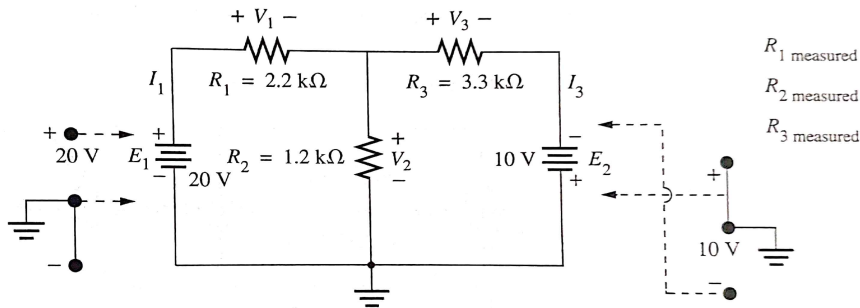


FIG. 11.7

20V와 10V의 전압원과 접지 단자가 연결된 회로이다. 먼저 10V를 제거하면 병렬로 연결된 $3.3k\Omega$ 과 $1.2k\Omega$ 에 $2.2k\Omega$ 가 직렬로 연결된 형태이다. 그러므로 합성저항은 $R_{eq} = 2.2 + \frac{3.3 \times 1.2}{3.3 + 1.2} = 3.08k\Omega$ 이다. VDR에 의해

$V_1 = 20 \frac{2.2}{3.08} = 14.286 V$, $V_2 = V_3 = 20 \frac{0.88}{3.08} = 5.714 V$ 이다. ($3.3k\Omega$ 과 $1.2k\Omega$ 은 병렬연결이므로 걸리는 전압이 같다.)

다음으로 20V를 제거하면 병렬로 연결된 $2.2k\Omega$ 과 $1.2k\Omega$ 에 $3.3k\Omega$ 이 직렬로 연결된 형태이다. 따라서 합성저항은 $R_{eq} = 3.3 + \frac{2.2 \times 1.2}{2.2 + 1.2} = 4.076k\Omega$ 이다. VDR에 의해 $V_3 = 10 \frac{3.3}{4.076} = 8.096 V$, $V_1 = V_2 = 10 \frac{0.776}{4.076} = 1.904 V$ 이다. ($2.2k\Omega$

과 $1.2k\Omega$ 은 병렬이므로 전압이 같다)

Part 1의 회로분석에 전압의 경우로 바뀌서 생각하면 위의 두 경우에 $1.2k\Omega$ 에 걸리는 전압만 방향이 같고 나머지 두 저항에 걸리는 전압은 서로 반대일 것이다. 따라서 $V_1 = 14.286 - 1.904 = 12.382 V$,

$V_2 = 5.714 + 1.904 = 7.618 V$, $V_3 = 5.714 - 8.096 = -2.382 V$ 이다. (Fig. 11.7 그림의 전압 방향을 양수)

[예상결과]

< Part 1>

DMM으로 측정한 I_1 , I_2 와 I_3 는 3가지 경우 모두 KCL을 따르며($I_1 + I_2 = I_3$), 특별한 요소가 없기에 계산값과 동일하게 측정될 것이다. 특히, (a)와 (b)에서의 측정값으로 Superposition Theorem을 적용하여 계산한 계산값과 측정값이 동일하여 Superposition Theorem이 전류에 대해서 작용한다는 것을 알 수 있을 것이다. 또한, 전력값에 대해서는 Superposition Theorem이 작용하지 않을 것이다. 왜냐하면 전력 P 는 $I^2 R$ 으로, 단순히 각 전류를 더해서는 안되고 전류를 제곱해야 하기 때문이다.

	$E_1(part(a))$	$E_2(part(b))$	$E_T(part(c))$
	Calculated	Calculated	Calculated
I_1	3.968 mA	2.381 mA	1.587 mA
I_2	2.381 mA	1.299 mA	3.680 mA
I_3	1.587 mA	3.680 mA	-2.093 mA

- $E_1(part(a))$

$$R_{eq} = 1.2 + \frac{2.2 \times 3.3}{2.2 + 3.3} = 2.52 k\Omega, \quad I_1 = \frac{E}{R_{eq}} = \frac{10}{2520} = 3.968 mA,$$

$$I_2 = 3.968 \frac{3}{2+3} = 2.381 mA, \quad I_3 = 3.968 \frac{2}{2+3} = 1.587 mA$$

- $E_2(part(b))$

$$R_{eq} = 3.3 + \frac{1.2 \times 2.2}{1.2 + 2.2} = 4.076 k\Omega, \quad I_3 = \frac{E}{R_{eq}} = \frac{15}{4076} = 3.680 mA,$$

$$I_2 = 3.680 \frac{1.2}{1.2 + 2.2} = 1.299 mA, \quad I_1 = 3.680 \frac{2.2}{1.2 + 2.2} = 2.381 mA$$

- $E_T(part(c))$

$$I_1 = 3.968 - 2.381 = 1.587 mA, \quad I_2 = 2.381 + 1.299 = 3.680 mA, \quad I_3 = 1.587 - 3.680 = -2.093 mA$$

	E_1	E_2	E_T	$P_T(E_1 + E_2)$
P_1	0.018894 W	0.0068030 W	0.0030223 W	0.025697 W
P_2	0.012472 W	0.0037123 W	0.029793 W	0.016184 W
P_3	0.0083113 W	0.044690 W	0.014456 W	0.053001 W

- E_1

$$P_1 = 0.003968^2 \times 1200 = 0.018894 W, \quad P_2 = 0.002381^2 \times 2200 = 0.012472 W, \quad P_3 = 0.001587^2 \times 3300 = 0.0083113 W$$

- E_2

$$P_1 = 0.002381^2 \times 1200 = 0.0068030 W, \quad P_2 = 0.001299^2 \times 2200 = 0.0037123 W, \quad P_3 = 0.003680^2 \times 3300 = 0.044690 W$$

- E_T

$$P_1 = 0.001587^2 \times 1200 = 0.0030223 W, \quad P_2 = 0.00368^2 \times 2200 = 0.029793 W, \quad P_3 = 0.002093^2 \times 3300 = 0.014456 W$$

- $P_T(E_1 + E_2)$

더하기

< Part 2 >

DMM으로 측정한 전압값이 3가지 경우 모두 계산값과 동일하게 나올 것이다. 특히, (a)와 (b)의 전압 측정값으로 Superposition Theorem을 적용해 계산한 계산값과 측정값이 동일하여 Superposition Theorem이 전압에 작용함을 알 수 있을 것이다.

	$E_1(part(a))$	$E_2(part(b))$	$E_T(part(c))$
	Calculated	Calculated	Calculated
V_1	3.557 V	2.834 V	0.723 V
V_2	4.943 V	17.166 V	-12.223 V
V_3	4.943 V	2.834 V	7.777 V

- $E_1(part(a))$

$$R_{eq} = 1.2 + \frac{4.7 \times 2.2}{4.7 + 2.2} = 2.699 k\Omega, \quad V_1 = 8 \frac{1.2}{2.699} = 3.557 V, \quad V_{2,3} = 8 \frac{1.499}{2.699} = 4.943 V$$

- $E_2(part(b))$

$$R_{eq} = 4.7 + \frac{1.2 \times 2.2}{1.2 + 2.2} = 5.476 k\Omega, \quad V_2 = 20 \frac{4.7}{5.476} = 17.166 V, \quad V_{1,3} = 20 \frac{0.776}{5.476} = 2.834 V$$

- $E_T(part(c))$

$$V_1 = 3.557 - 2.834 = 0.723 V, \quad V_2 = 4.943 - 17.166 = -12.223 V, \quad V_3 = 4.943 + 2.834 = 7.777 V$$

< Part 3>

DMM으로 측정한 전압값이 3가지 경우 모두 계산값과 동일하게 나올 것이다. E_1 , E_2 를 제거한 각각의 경우에 계산한 전압값에 Superposition Theorem을 적용해 계산해낸 계산값과, 두 전압원을 연결한채로 측정한 전압 측정값이 동일하여 Superposition Theorem이 참이라는 것을 알 수 있을 것이다.

	E_1 (calculated)	E_1 (calculated)	$E_1 + E_2$ (calculated)
V_1	14.286 V	1.904 V	12.382 V
V_2	5.714 V	1.904 V	7.618 V
V_3	5.714 V	8.096 V	-2.382 V

- E_1 (calculated)

$$R_{eq} = 2.2 + \frac{3.3 \times 1.2}{3.3 + 1.2} = 3.08 k\Omega, \quad V_1 = 20 \frac{2.2}{3.08} = 14.286 V, \quad V_2 = V_3 = 20 \frac{0.88}{3.08} = 5.714 V$$

- E_1 (calculated)

$$R_{eq} = 3.3 + \frac{2.2 \times 1.2}{2.2 + 1.2} = 4.076 k\Omega, \quad V_3 = 10 \frac{3.3}{4.076} = 8.096 V, \quad V_1 = V_2 = 10 \frac{0.776}{4.076} = 1.904 V$$

- $E_1 + E_2$ (calculated)

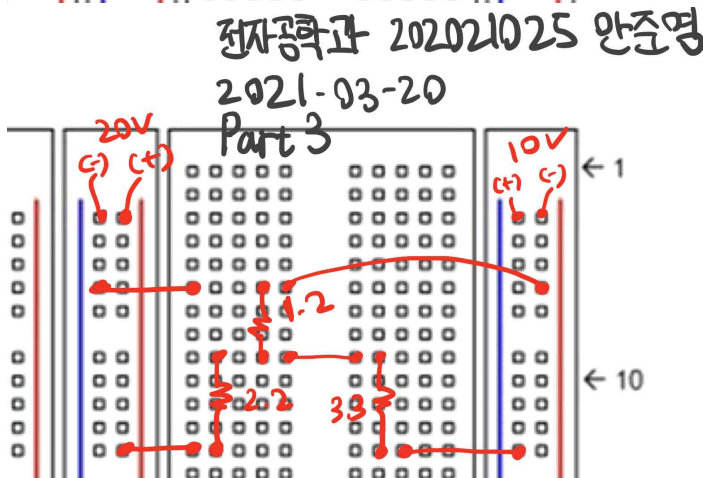
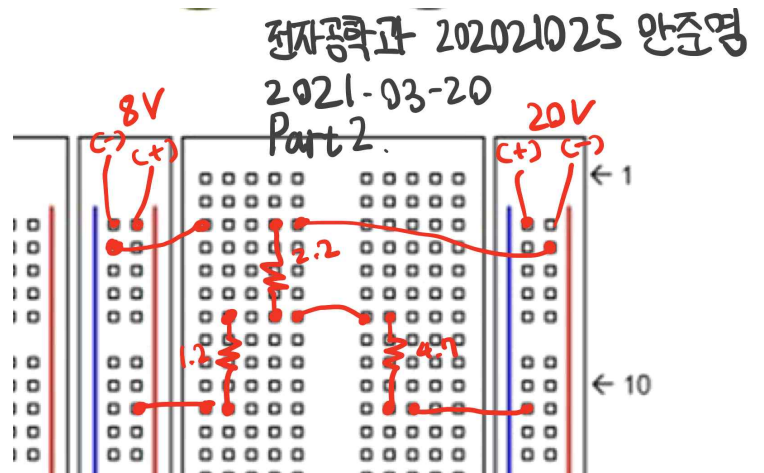
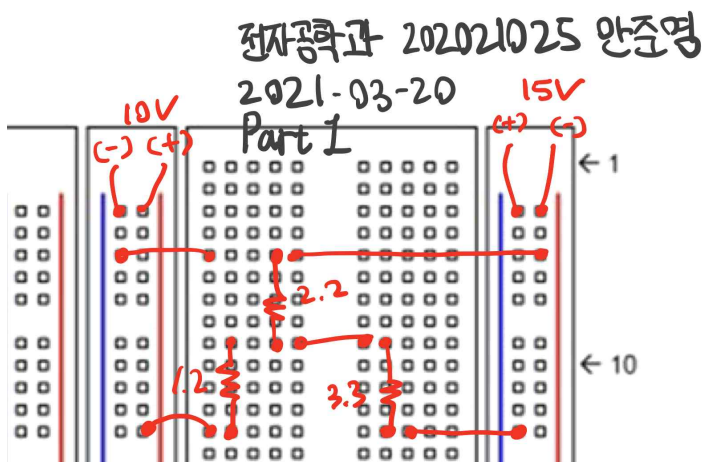
$$V_1 = 14.286 - 1.904 = 12.382 V, \quad V_2 = 5.714 + 1.904 = 7.618 V, \quad V_3 = 5.714 - 8.096 = -2.382 V$$

[4] 참고문헌

INTRODUCTORY CIRCUIT ANALYSIS / 12판 / Robert L. Boylestad, Gabriel Kousourou / 2015 / Pearson / 129~137p

Introductory Circuit Analysis / 13판 / Robert L. Boylestad / 2016 / Pearson/ 373~375p

[5] 회로결손도

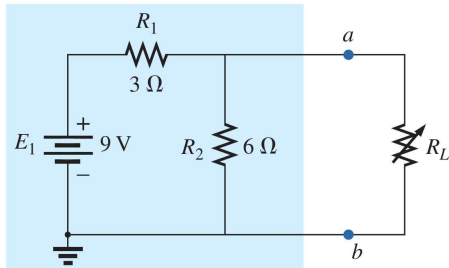


<Part 1>

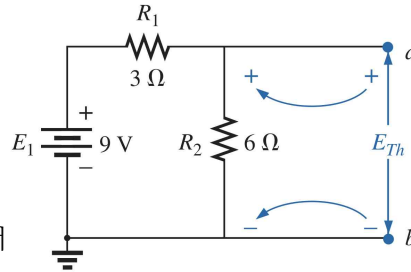
[1] 실험이론

1. Thevenin's Theorem

Thevenin's Theorem은 2개의 terminal을 가진 어떤 회로를 하나의 전압원과 하나의 저항만으로 구성된 회로로 바꾸는 이론이다. 우선 모든 전원을 0로 설정한다 (전압원은 short circuits으로, 전류원은 open circuits으로 바꾸어서). 그리고 나서 저항 R_{Th} 를 구한다(R_L 은 제외시켜야 한다). 다음으로 다시 모든 전원을 원래 위치로 되돌려놓고 open circuits의 전압 E_{Th} 을 구한다. E_{Th} 를 구하는 방법의 예시는 다음과 같다.

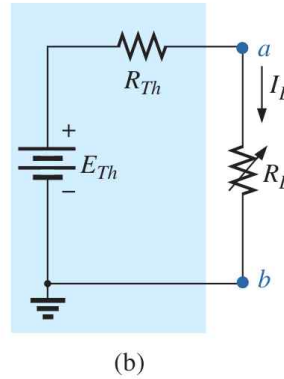
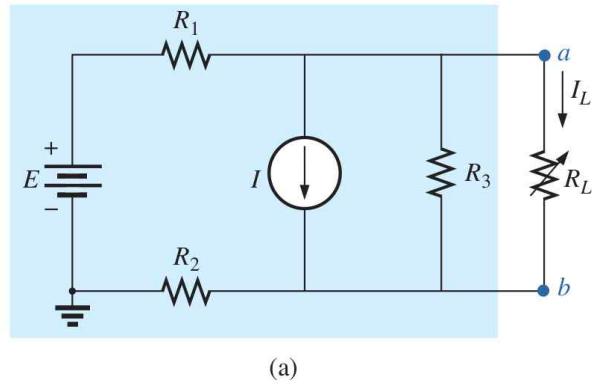


와 같은 회로에서



와 같이 E_{Th} 를 구한다.

R_{Th} 와 E_{Th} 를 구하였으면 아래와 같이 Thevenin equivalent circuit을 구성한다.



[2] 실험부품

- 저항($3.3k\Omega$, $2.2k\Omega$, $1k\Omega$, 470Ω)
- DMM
- dc power supply

[3] 실험과정 및 예상결과

(a) Fig. 12.2와 같이 회로를 구성하고 각 저항을 측정하여 기록한다. 측정 저항값으로 Thevenin voltage(E_{Th})와 resistance(R_{Th})를 계산하고 Table 12.1에 기록한다.

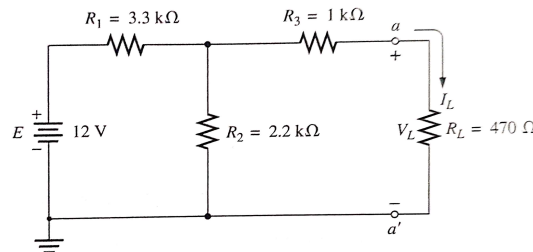


FIG. 12.2

(b) 계산한 E_{Th} 와 R_{Th} 를 Fig. 12.3에 넣고, I_L 을 계산한다. Table 12.2에 기록한다.

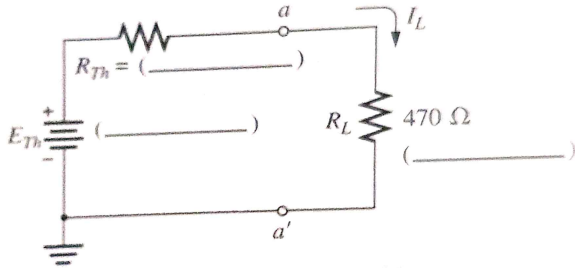


FIG. 12.3

(c) Fig. 12.2에서 측정 저항값을 이용하여 I_L 를 계산하여 Table 12.2에 기록한다.

(d) 12V의 전압을 인가하고 V_L 을 측정한다. 측정한 R_L 으로 I_L 을 계산한다. Table 12.3에 기록한다.

(e) Fig. 12.4와 같이 회로를 구성하고 a와 a' 사이의 저항을 R_{Th} 로 측정한다. Table 12.1에 기록한다.

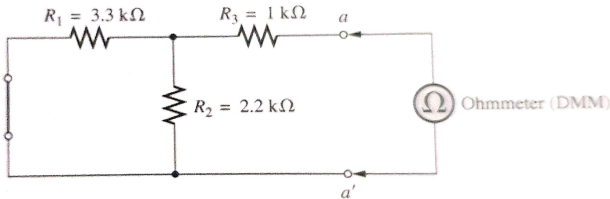


FIG. 12.4

(f) Fig. 12.5와 같이 회로를 구성하고 a와 a' 사이의 열린 구간의 전압을 E_{Th} 로 측정한다. Table 12.1에 기록한다.

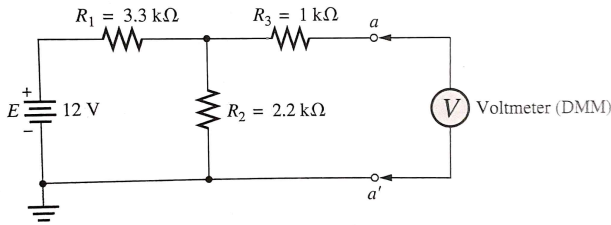


FIG. 12.5

(g) 위의 (e), (f)에서 구한 R_{Th} , E_{Th} 를 Fig. 12.6에 넣어서 회로를 구성한다. V_L 을 측정하고 I_L 을 측정한 R_L 을 이용해 계산한다. Table 12.3에 기록한다.

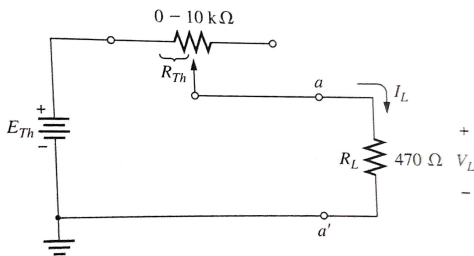


FIG. 12.6

[회로분석]

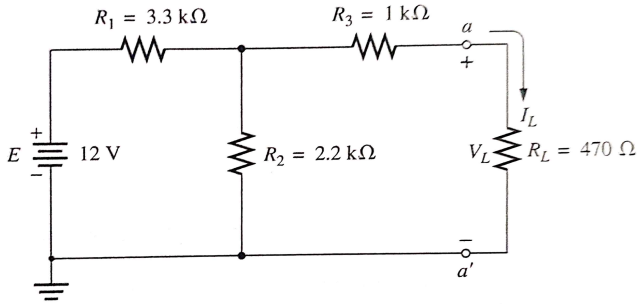


FIG. 12.2

R_L 을 제외하면, 병렬로 연결된 R_1, R_2 와 R_3 가 직렬로 연결된 회로이다. 그러므로

R_{Th} 는 $R_{Th} = R_{eq} = 1 + \frac{3.3 \times 2.2}{3.3 + 2.2} = 2.32 k\Omega$ 이다. R_L 을 떼어내고 지점 a와 b사이의 전압은, R_3 에는 전류가 흐르지 않으므로(open 되어있어서) $E_{Th} = 12 \frac{2.2}{2.2 + 3.3} = 4.8 V$ 이다.

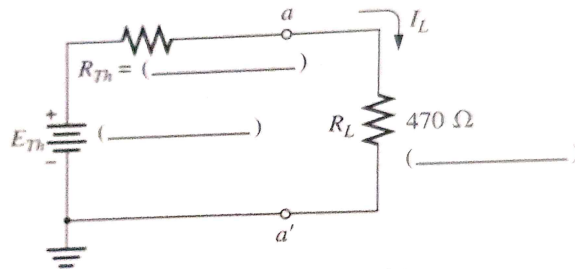


FIG. 12.3

Fig. 12.2를 thevenin equivalent circuit 형태로 변환한 것이다. R_{Th} 는 $2.32 k\Omega$ 이고 E_{Th} 는 $4.8 V$ 이다.

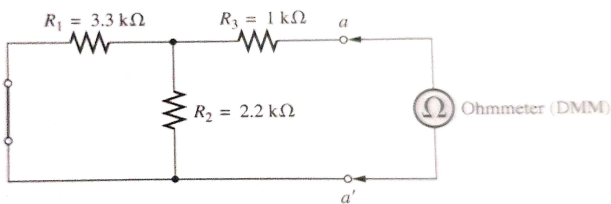


FIG. 12.4

DMM으로 Fig. 12.2의 R_{Th} 를 측정하기 위한 회로이다. 옴미터 대신 볼트미터를 연결하면 E_{Th} 를 측정할 수 있다.

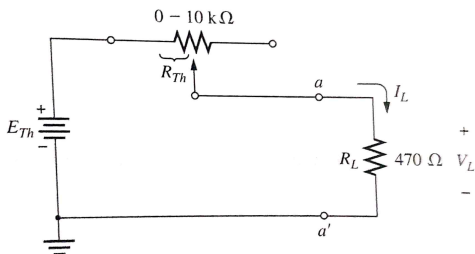


FIG. 12.6

측정한 E_{Th} , R_{Th} 로 회로를 직접 구성하는 것이다.

[예상결과]

	Calculated Values [Part 1(a)]	Measured Values [Parts 1(e) and 1(f)]
E_{Th}	4.8 V	4.8 V
R_{Th}	2.32 kΩ	2.32 kΩ

Fig. 12.2에서, $E_{Th} = 12 \frac{2.2}{2.2 + 3.3} = 4.8 \text{ V}$, $R_{Th} = R_{eq} = 1 + \frac{3.3 \times 2.2}{3.3 + 2.2} = 2.32 \text{ k}\Omega$ 이다. (e)와 (f)에서 측정한 값과 동일 할 것이다.

$I_L(\text{equivalent})$	$I_L(\text{series-parallel})$
1.72 mA	1.72 mA

Fig. 12.3에서, R_{Th} 와 R_L 이 직렬로 연결되어 있으므로, 옴의 법칙에 의하여 $I_L(\text{equivalent}) = \frac{E_{Th}}{R_{Th} + R_L} = \frac{4.8}{2320 + 470} = 1.72 \text{ mA}$ 이다.

Fig. 12.2에서, R_2 에 걸리는 전압은 VDR에 의하여 $12 \times \frac{\frac{2.2 \times (1 + 0.47)}{2.2 + (1 + 0.47)}}{3.3 + \frac{2.2 \times (1 + 0.47)}{2.2 + (1 + 0.47)}} = 2.53 \text{ V}$ 이다. 그리고 R_2 와 R_3, R_L 은 병렬 연결 이므로 전압이 같다. 다시 VDR에 의하여 R_L 에 걸리는 전압은 $2.53 \times \frac{470}{1000 + 470} = 0.809 \text{ V}$ 이다. 옴의 법칙에 의하여 $I_L(\text{series-parallel})$ 은 $\frac{0.809}{470} = 1.72 \text{ mA}$ 이다.

(d)에서 측정한 V_L 과 R_L 로 계산한 I_L 은 Thevenin 이론에 의해 (b)에서의 I_L 과 같을 것이다.

	V_L	$I_L(\text{from } V_L)$
Original network	4.8 V	1.72 mA
Thevenin equivalent	4.8 V	1.72 mA

Thevenin Theorem에 의해서, Thevenin equivalent circuit으로 측정한 V_L 은 Original network에서의 V_L 과 같을 것이다.

[4] 참고문헌

INTRODUCTORY CIRCUIT ANALYSIS / 12판 / Robert L. Boylestad, Gabriel Kousourou / 2015 / Pearson / 141~146p

Introductory Circuit Analysis / 13판 / Robert L. Boylestad / 2016 / Pearson/ 380~382p

[5] 회로결손도

