

REPORT

IEEE Code of Ethics

(출처: <http://www.ieee.org>)

We, the members of the IEEE, in recognition of the importance of our technologies in affecting the quality of life throughout the world, and in accepting a personal obligation to our profession, its members and the communities we serve, do hereby commit ourselves to the highest ethical and professional conduct and agree:

1. to accept responsibility in making decisions consistent with the safety, health and welfare of the public, and to disclose promptly factors that might endanger the public or the environment;
2. to avoid real or perceived conflicts of interest whenever possible, and to disclose them to affected parties when they do exist;
3. to be honest and realistic in stating claims or estimates based on available data;
4. to reject bribery in all its forms;
5. to improve the understanding of technology, its appropriate application, and potential consequences;
6. to maintain and improve our technical competence and to undertake technological tasks for others only if qualified by training or experience, or after full disclosure of pertinent limitations;
7. to seek, accept, and offer honest criticism of technical work, to acknowledge and correct errors, and to credit properly the contributions of others;
8. to treat fairly all persons regardless of such factors as race, religion, gender, disability, age, or national origin;
9. to avoid injuring others, their property, reputation, or employment by false or malicious action;
10. to assist colleagues and co-workers in their professional development and to support them in following this code of ethics.

위 IEEE 윤리헌장 정신에 입각하여 report를 작성하였음을 서약합니다.

<실험3. 예비보고서 - 적분회로>

학 부: 전자공학과

제출일: 2022.03.19

과목명: 전자회로실험

교수명: 이 채 우 교수님

분 반: 목 8.5~11.5

학 번: 202021025 2분반 13조

성 명: 안준영

1. 실험 목적

미분기와 적분기의 동작을 실험을 통해 확인한다.

2. 실험 이론 및 예상 결과

2-1. 실험이론

1) 미분기

아래 그림과 같은 미분기 회로에서, + 단자는 GND로 연결되어 있어 + 단자의 전압은 0V이다. 이상적으로, -단자와 + 단자의 전압은 동일하다. 따라서, -단자의 전압 또한 0V가 된다. 그러므로 커패시터에 흐르는 전류가 곧 저항 R_F 에 흐르는 전류와 동일하게 된다. 따

라서 다음 수식이 성립한다. $i = C \frac{dv_i}{dt} = -\frac{v_o}{R_F}$. 이를 출력전압에 대해서 정리하면 아래와 같

은 공식으로 회로의 입출력 특성을 정의할 수 있다. $v_o = -R_F C \frac{dv_i}{dt}$. 커패시터의 임피던스는

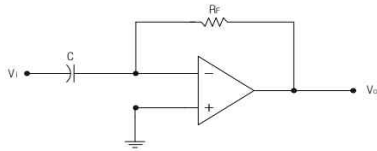


그림 3-1 미분기 회로

커패시터의 임피던스는 $Z_C = \frac{1}{j\omega C}$ 이다. 입력 전압 v_i 의 주파수가 증가하면 커패시터 임피던스가 감소하여, 전압이득이 커지게 된다. 이는 높은 주파수의 잡음이 전압이득을 대부분 차지하게 되는 것을 의미한다. 이를 보완하기 위해서 아래와 같은 회로를 사용한다. 아래의 미분기 회로는 $\frac{1}{2\pi R_s C}$ 보다 낮은 입력 전압 주파수에서만 미분기로 작동하게 된다. 해

당 주파수보다 높은 주파수에서는 전압 이득이 $\frac{V_o}{V_i} = -\frac{R_F}{R_s}$ 로 결정되어 반전 증폭기로 작동한다.

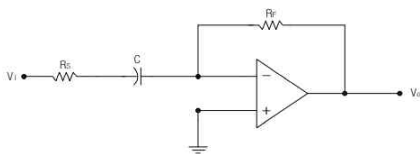


그림 3-2 Lossy 이득을 갖는 미분회로

2) 적분기

아래 그림 3-3의 회로는 적분기 회로이다. 미분기 회로에서 저항과 커패시터의 위치를 바꾼 것과 같다. 미분기 회로와 마찬가지로 + 단자의 전압이 0이기에 -단자 전압 또한 0이 되고, 그에 따라 커패시터와 저항에 흐르는 전류가 같다. 따라서 아래와 같은 공식이 성립

하게 된다. $-C \frac{dv_o}{dt} = \frac{v_i}{R_i} = i$. 이 공식은 $v_o = -\frac{1}{R_i C} \int v_i dt$ 으로 정리될 수 있다. 따라서 적

분기 회로는 위와 같은 적분 식에 따라서 동작하게 된다. 실제로 적분기 회로를 사용할 때에는 저주파 이득을 제한하기 위해 그림 3-4와 같이 R_s 저항을 커패시터와 병렬 연결하여

사용하여 연산증폭기의 포화를 방지한다. 입출력 관계식이 $\frac{1}{2\pi R_s C}$ 보다 큰 주파수에서만 성

립하게 된다. 해당 주파수보다 낮은 주파수에서는 $\frac{v_o}{v_i} = -\frac{R_s}{R_1}$ 의 이득을 갖는 반전 증폭기로

작동한다. 입력 바이어스 전류에 의한 전압은 $R_2 (= R_1/R_2)$ 저항을 연결하여 줄일 수 있다.

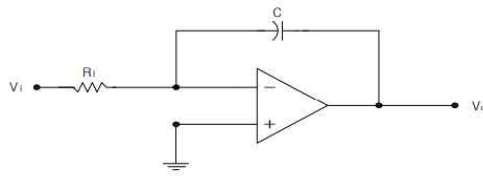


그림 3-3 적분기 회로

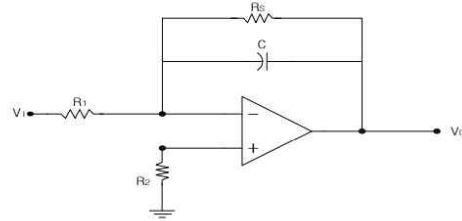


그림 3-4 제한된 저주파 이득을 갖는 적분기 회로

2-2. 예상 결과

1) 미분기

400Hz의 주파수를 갖는 입력 신호의 주기는 2.5ms이다. 1V에서 -1V까지 선형으로 1.25ms 동안 선형 감소하게 된다. $R_F = 22k\Omega$, $C = 3.9nF$ 를 이론의 공식 $v_o = -R_F C \frac{dv_i}{dt}$ 에 대입하게 되면

$v_o(p-p) = -22 \times 10^3 \cdot 3.9 \times 10^{-9} \cdot \frac{2V}{1.25 \times 10^{-3}} = 0.13728V$ 이다. 이때 출력 파형은 평행선 형태이다. 기울기가 있는 직선의 미분은 상수값이기 때문이다. 출력 파형의 주기는 입력 신호와 같다.

2) 적분기

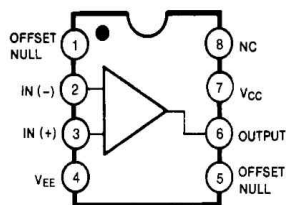
10kHz의 주파수를 갖는 입력 구형파의 주기는 0.1ms이다. $R_1 = 10k\Omega$, $C = 2.2nF$ 을 이론의 공식 $v_o = -\frac{1}{R_i C} \int_0^t v_i dt$ 에 대입하게 되면,

$v_o = -\frac{1}{10 \times 10^3 \cdot 2.2 \times 10^{-9}} \int_0^{0.05ms} 2.5V dt = 5.68V$ 와 진폭이 같고, 입력 신호와 동일한 주기를 가지는 출력 신호가 출력됨을 알 수 있다. 상수의 적분은 기울기가 있는 선 형태이기 때문에, 출력 파형은 삼각파이다.

3. 실험 도구 및 Datasheet

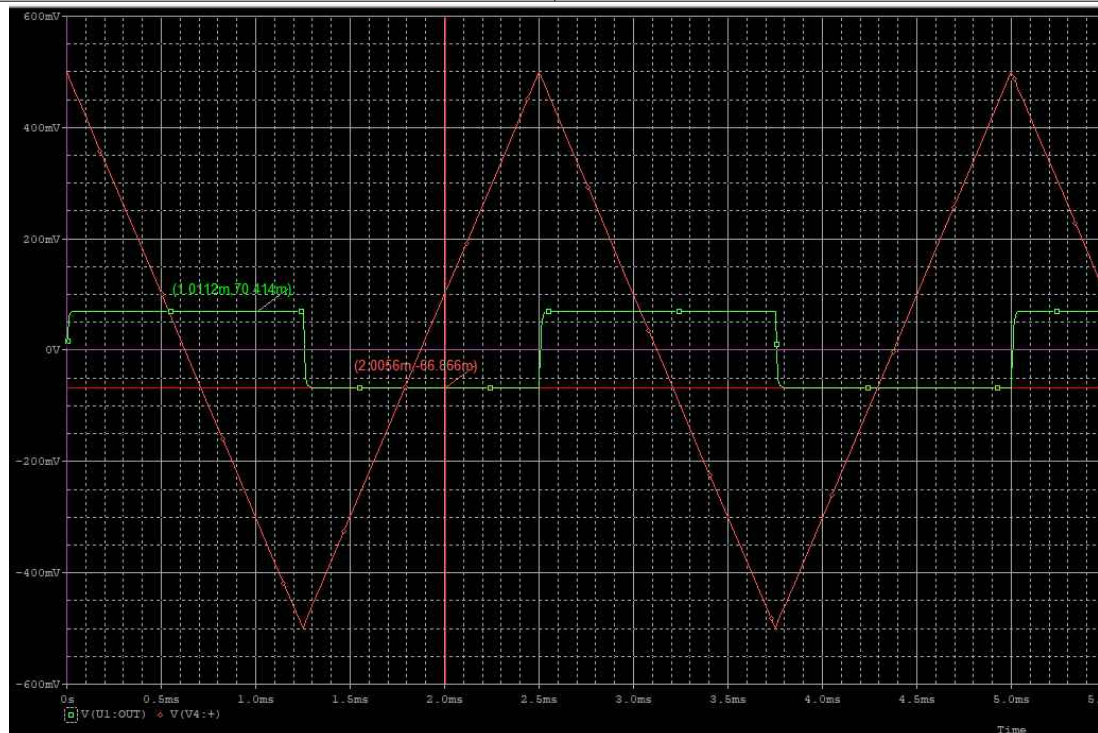
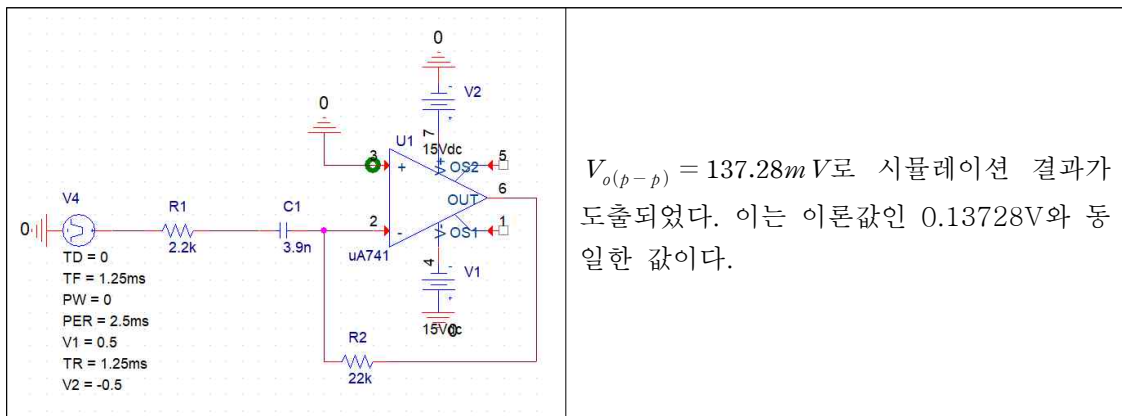
-1) Power Supply, 오실로스코프(+ 파형발생기), 저항($2.2k\Omega$, $10k\Omega$, $22k\Omega$, $100k\Omega$), 커패시터($0.0039\mu F$, $0.0022\mu F$)

-2) 741C



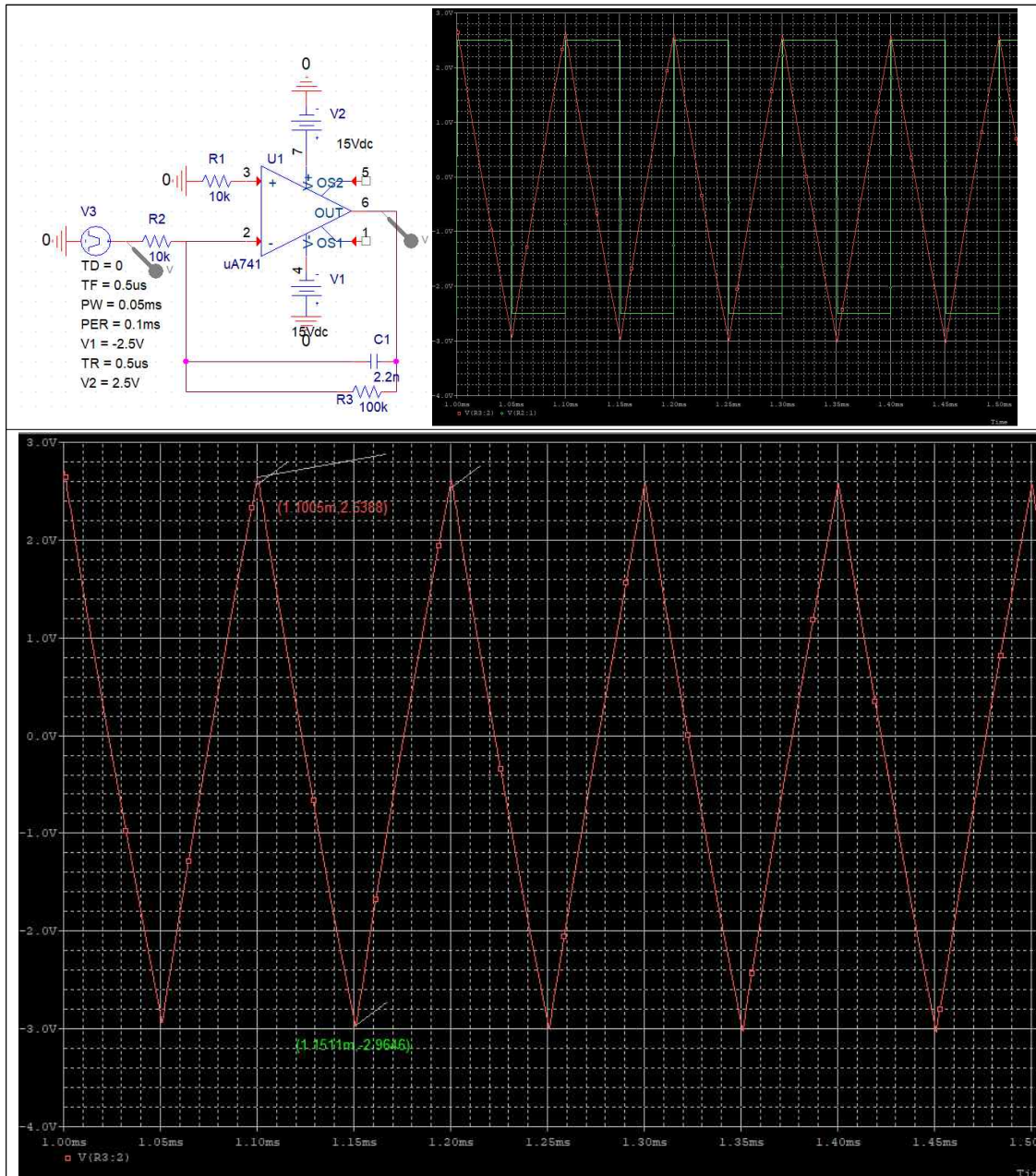
4. Pspice simulation 및 이론과 비교

1)미분기



$$V_{o(p-p)} = 137.28mV \text{ (초록 신호)}$$

2) 적분기



$V_{o(p-p)} = 5.6034 \text{ V}$ 로 시뮬레이션 결과가 도출되었다. 이는 이론값인 5.68V와

$$\frac{5.6034 - 5.68}{5.68} \times 100\% = -1.35\% \text{의 오차를 가진다.}$$

5. 실험 계획 및 과정

1) 미분기

아래와 같은 회로를 구성하고, $V_{p-p} = 1 \text{ V}$, 400 Hz 의 삼각파를 회로에 입력시킨다. 출력 파형의 피크 투 피크 전압과 주기를 측정한다.

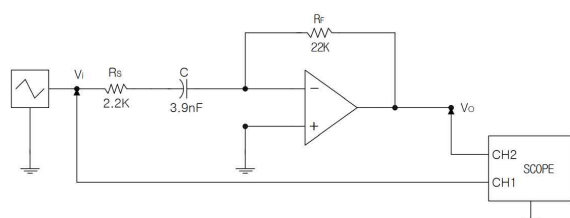


그림 3-5 미분기 회로

2) 적분기

아래와 같은 회로를 구성하고 $V_{p-p} = 5V (-2.5V \sim 2.5V)$, $10kHz$ 의 구형파를 회로에 입력시킨다. 출력 파형의 피크 투 피크 전압과 주기를 측정한다. 입력 신호의 주기 또한 측정한다.

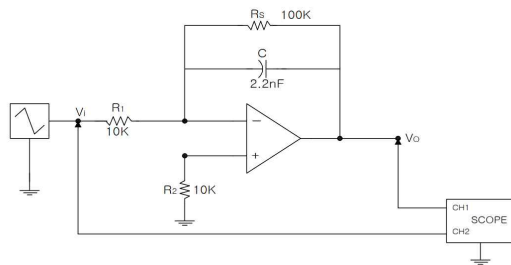
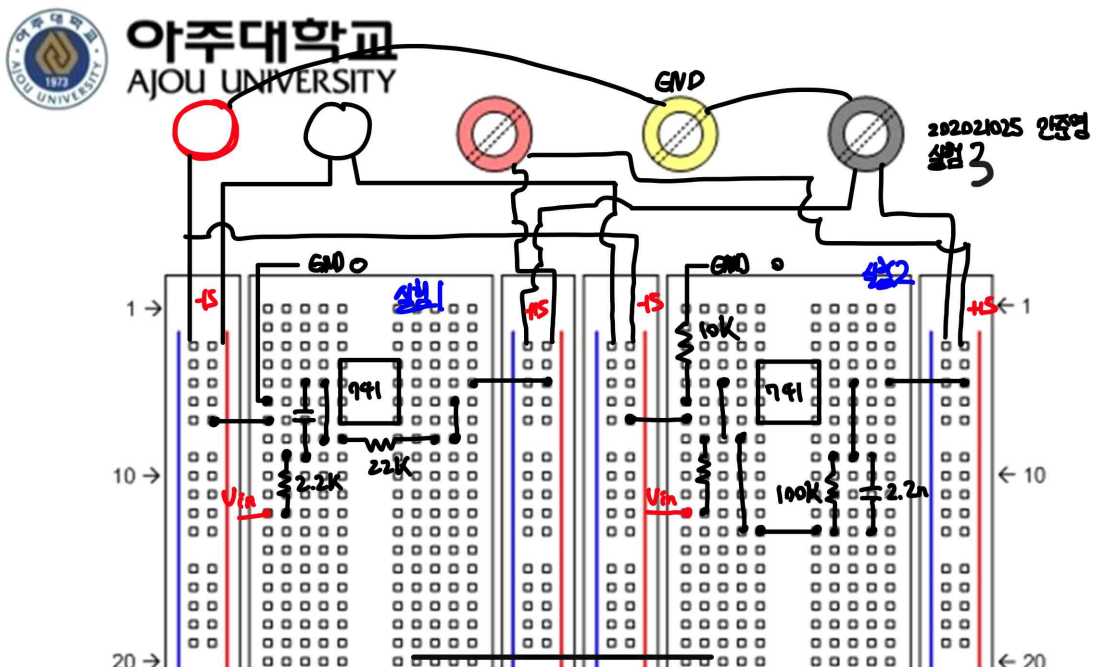


그림 3-6 적분기 회로

6. Bread board 예상 결선도



7. 참고문헌

-실험 3 강의노트

-https://ko.wikipedia.org/wiki/%EC%97%B0%EC%82%B0_%EC%A6%9D%ED%8F%AD%EA%B8%B0

-<http://www.ktword.co.kr/test/view/view.php?nav=2&no=5375&sh=%EC%BB%A4%ED%8C%A8%EC%8B%9C%ED%84%B0>