

**Министерство образования и науки Российской Федерации Московский
физико-технический институт (государственный университет)**

**Физтех-школа радиотехники и компьютерных технологий
Кафедра Микропроцессорных технологий в интеллектуальных
системах управления
Syntacore**

Выпускная квалификационная работа бакалавра

Гибкий подход к подъёму LLVM MIR кода открытой архитектуры RISC-V в SSA форму LLVM IR

Автор:

Студент Б01-110 группы
Романов Александр Викторович

Научный руководитель:

Владимиров Константин Игоревич



Москва 2025

Аннотация

Гибкий подход к подъёму LLVM MIR кода открытой архитектуры RISC-V в SSA форму LLVM IR

Романов Александр Викторович

Проблема бинарной совместимости программ и их переносимости на разные архитектуры без возможности перекомпиляции часто решается при помощи бинарных трансляторов. Существует большое количество статических и динамических бинарных трансляторов. Большинство из них работают либо за счёт прямого сопоставления инструкциям и регистрам исходной архитектуры инструкции и регистры целевой архитектуры, либо за счёт паттерн матчинга. Такие решения делают сложным поддержание новых исходных архитектур ввиду чего поддержка относительно молодой микропроцессорной архитектуры RISC-V в существующих трансляторах либо отсутствует, либо сильно ограничена.

В данной работе рассмотрен новый инструмент для подъёма машинно зависимого представления RISC-V кода LLVM MIR в высокоуровневое машинно-независимое представление LLVM IR и его применение для простой статической трансляции бинарного RISC-V кода на любую поддерживаемую LLVM архитектуру.

Содержание

1 Введение	1
1.1 Бинарная совместимость	1
1.2 RISC-V	3
1.3 Компиляторы	3
2 Постановка Задачи	3
3 Обзор существующих решений	3
4 Requirements	3
4.1 Overview	3
4.2 Existing System	3
4.3 Proposed System	3
4.3.1 Functional Requirements	3
4.3.2 Quality Attributes	3
4.3.3 Constraints	3
4.4 System Models	3
4.4.1 Scenarios	3
4.4.2 Use Case Model	3
4.4.3 Analysis Object Model	3
4.4.4 Dynamic Model	3
4.4.5 User Interface	3
5 Architecture	3
5.1 Overview	3
5.2 Design Goals	3
5.3 Subsystem Decomposition	3
5.4 Hardware Software Mapping	3
5.5 Persistent Data Management	4
5.6 Access Control	4
5.7 Global Software Control	4
5.8 Boundry Conditions	4
6 Case Study / Evaluation	4
6.1 Design	4
6.2 Objectives	4
6.3 Results	4

6.4 Findings	4
6.5 Discussion	4
6.6 Limitations	4
7 Заключение	4
7.1 Status	4
7.1.1 Realized Goals	4
7.1.2 Open Goals	4
7.2 Conclusion	4
7.3 Future Work	4
List of Figures	5
Appendix A: Supplementary Material	6
Bibliography	7

1 Введение

1.1 Бинарная совместимость

Бинарный код состоит из закодированных инструкций для конкретной архитектуры команд. При компиляции программы её код на высокоуровневом языке программирования (Например C/C++/Fortran) переводится в бинарный код целевой архитектуры и операционной системы.

Бинарной совместимостью называется возможность исполнения бинарного кода, скомпилированного под одну архитектуру команд и операционную систему на других устройствах и системах без модификации этой программы. Бинарная совместимость является одной из фундаментальных проблем в сфере компьютерных технологий в связи с постоянным развитием архитектур набора команд и операционных систем.

Основными проблемами для бинарной совместимости являются:

1. Различные архитектуры команд (ISA). Процессорные архитектуры являются главной причиной бинарной несовместимости. Процессоры каждой архитектуры исполняют свой уникальный набор команд и не работают с другими. Кроме различия в наборе инструкций архитектуры могут также отличаться размерос инструкций. Например, X86 и RISC-V поддерживают инструкции разной длины, в то время как ARM фиксирует длину всех инструкций в 4 байта. Архитектуры также отличаются набором регистров, принципами доступа к памяти а также порядком байт (например big-endian или little-endian). В то время как разница в наборе инструкций чаще всего влечёт за собой быструю остановку программы из-за невалидной инструкции, разница в порядке доступов к памяти при прочих равных может вызывать непредсказуемой поведение программы.
2. Операционные системы (ОС) также играют большую роль в бинарной несовместимости. Набор и мезханизм системных вызовов отличается на разных платформах (К примеру, `open` для Linux систем и для FreeBSD работают по разному, несмотря на общее название). Наборы системных вызовов также могут отличаться от версии к версии одной операционной системы. Например Windows не имеет фиксированного набора системных вызовов и они часто изменяются между версиями.
3. Соглашение о вызовах обычных функций (ABI) также значительно отличаются даже внутри одной архитектуры (Например программа, написанная под RISC-V процессор с LP64D не будет работать для RISC-V с LP64F).
4. Наконец, окружение запуска (Набор доступных на момент запуска динамических библиотек) также является критически важным для запуска программы и может

значительно отличаться как от машины к машине, так и на разных версиях операционной системы (Например программа, скомпилированная динамически для операционной системы Ubuntu не сможет найти динамические библиотеки на устройстве с операционной системой Arch, т.к. эти библиотеки будут установлены по другим путям)

1.2 RISC-V

1.3 Компиляторы

2 Постановка Задачи

3 Обзор существующих решений

4 Requirements

4.1 Overview

4.2 Existing System

4.3 Proposed System

4.3.1 Functional Requirements

4.3.2 Quality Attributes

4.3.3 Constraints

4.4 System Models

4.4.1 Scenarios

4.4.2 Use Case Model

4.4.3 Analysis Object Model

4.4.4 Dynamic Model

4.4.5 User Interface

5 Architecture

5.1 Overview

5.2 Design Goals

5.3 Subsystem Decomposition

5.4 Hardware Software Mapping

5.5 Persistent Data Management

5.6 Access Control

5.7 Global Software Control

5.8 Boundry Conditions

6 Case Study / Evaluation

6.1 Design

6.2 Objectives

6.3 Results

6.4 Findings

6.5 Discussion

6.6 Limitations

7 Заключение

7.1 Status

7.1.1 Realized Goals

7.1.2 Open Goals

7.2 Conclusion

7.3 Future Work

List of Figures

Appendix A: Supplementary Material

– Supplementary Material –

Bibliography

- [1] Marcus Aurelius, “Meditations.”