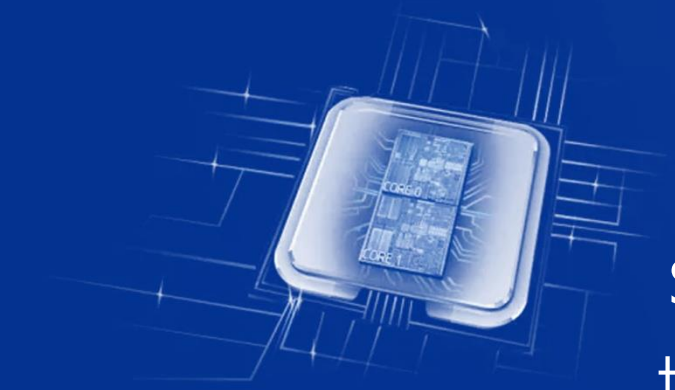
SCMCU



用户手册

SC8F812x

增强型闪存8位CMOS单片机

V1.0

请注意以下有关芯联发公司知识产权政策：

（一）芯联发公司已申请了专利，享有绝对的合法权益。与芯联发公司 MCU 或其他产品有关的专利权并未被同意授权使用，任何经由不当手段侵害芯联发公司专利权的公司、组织或个人，芯联发公司将采取一切可能的法律行动，遏止侵权者不当的侵权行为，并追讨芯联发公司因侵权行为所受的损失、或侵权者所得的不法利益。

（二）芯联发公司的名称和标识都是芯联发公司的注册商标。

（三）芯联发公司保留对规格书中产品在可靠性、功能和设计方面的改进作进一步说明的权利。然而芯联发公司对于规格内容的使用不负责任。文中提到的应用其目的仅仅是用来做说明，芯联发公司不保证和不表示这些应用没有更深入的修改就能适用，也不推荐它的产品使用在会由于故障或其它原因可能会对人身造成危害的地方。芯联发公司的产品不授权适用于救生、维生器件或系统中作为关键器件。芯联发公司拥有不事先通知而修改产品的权利。

目录

1. 产品概述

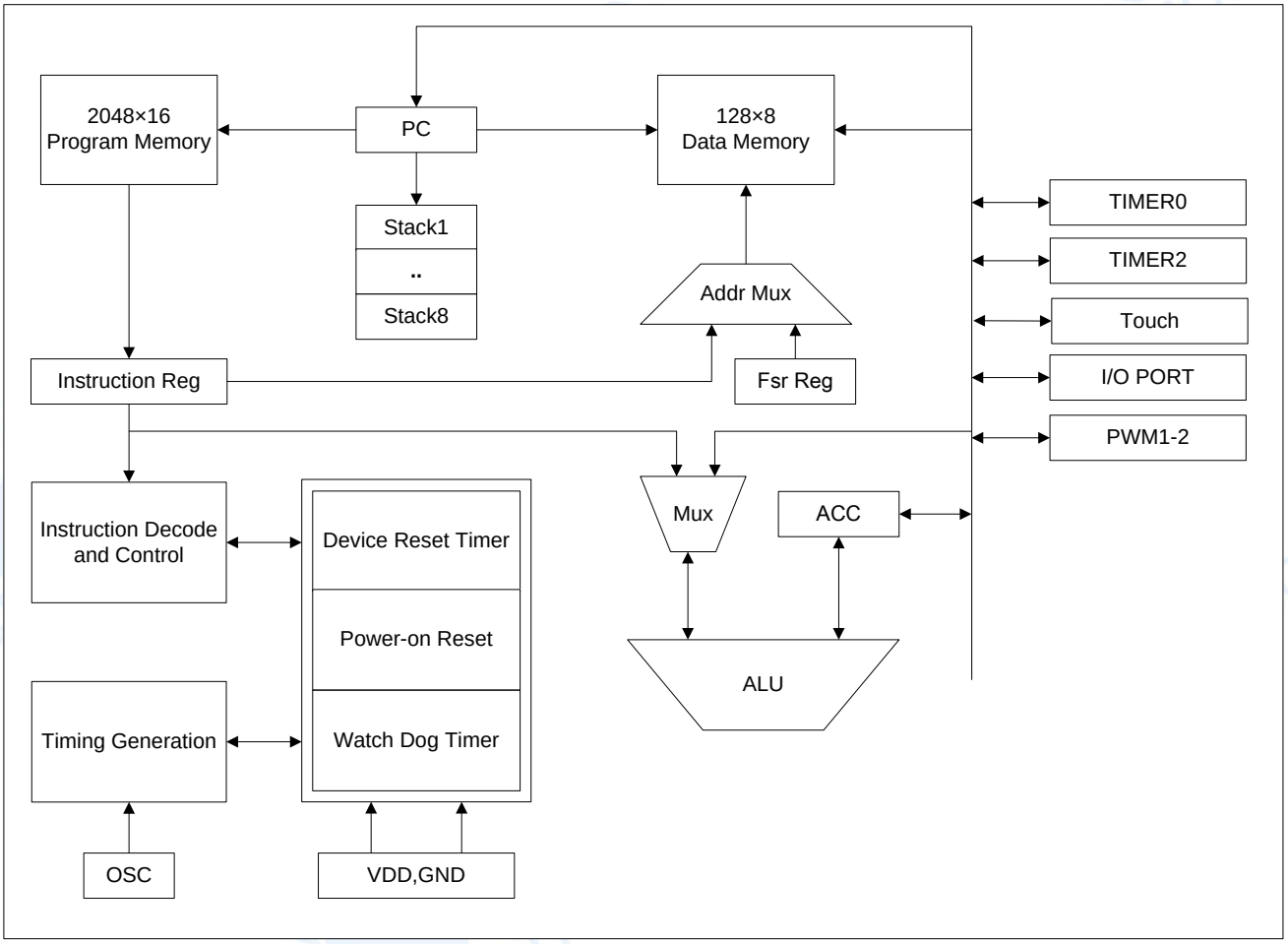
1.1 功能特性

- 内存
  - ROM：2K×16Bit
  - 通用 RAM：128×8Bit
- 8 级堆栈缓存器
- 简洁实用的指令系统（68 条指令）
- 指令周期（单指令或双指令）
- 查表功能
- 内置低压侦测电路
- 内置 WDT 定时器
- 中断源
  - 2 个定时中断
  - RB 口电平变化中断
  - 其它外设中断
- 工作电压范围：3.5V—5.5V@16MHz
  2.0V—5.5V@8MHz
  工作温度范围：-20℃—75℃
- 一种振荡方式
  - 内部 RC 振荡：设计频率 8MHz/16MHz
- 2 路 PWM 模块
  - 可通过系统配置分配在不同位置
- 定时器
  - 8 位定时器 TIMER0，TIMER2
- 内置触摸按键模块
  - 内置 2.4V LDO

型号说明

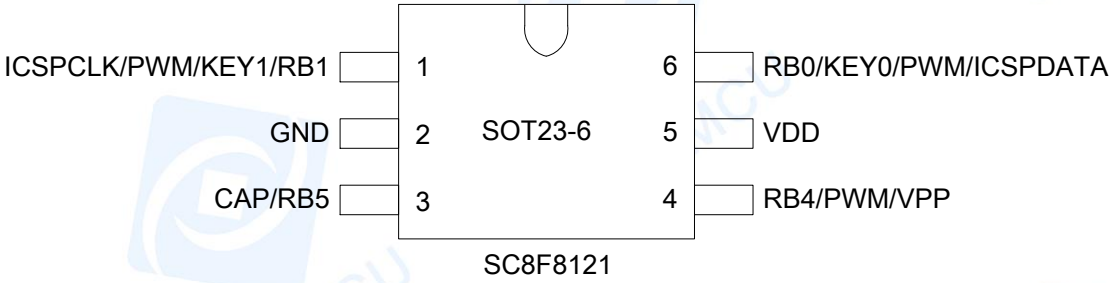
PRODUCT	ROM	RAM	I/O	PWM	Touch	PACKAGE
SC8F8121	2K×16	128×8	3+1	2	2	SOT23-6
SC8F8122	2K×16	128×8	5+1	2	4	SOP8

1.2 系统结构框图


2048×16
Program Memory
PC
128×8
Data Memory
Stack1
..
Stack8
Addr Mux
TIMER0
TIMER2
Touch
I/O PORT
PWM1-2
Instruction Reg
Fsr Reg
Instruction Decode
and Control
Device Reset Timer
Power-on Reset
Watch Dog Timer
Mux
ACC
ALU
Timing Generation
OSC
VDD,GND

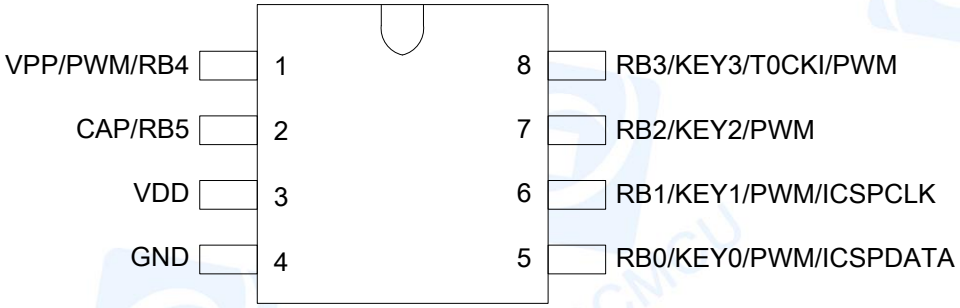
1.3 管脚分布

1.3.1 SC8F8121 引脚图



SC8F8121

1.3.2 SC8F8122 引脚图



SC8F8122

SC8F812x 引脚说明：

管脚名称	IO 类型	管脚说明
VDD,GND	P	电源电压输入脚，接地脚
RB0-RB3,RB5	I/O	可编程为输入脚，推挽输出脚，带上拉电阻功能、带下拉电阻功能、电平变化中断功能
RB4	I/O	可编程为输入脚，开漏输出脚，带上拉电阻功能、带下拉电阻功能、电平变化中断功能
ICSPCLK/ICSPDAT	I/O	编程时钟/数据脚
KEY0-KEY3	I	触摸按键输入脚
PWM	I/O	PWM 输出功能，可通过系统配置寄存器选择在不同 I/O 口
T0CKI	I	TIMER0 外部时钟输入
CAP	I	触摸按键基准电容引脚
VPP	I	高电压烧写输入

1.4 系统配置寄存器

系统配置寄存器（CONFIG）是 MCU 初始条件的 ROM 选项。它只能被 SC 烧写器烧写，用户不能访问及操作。它包含了以下内容：

1. INTRC_SEL（内部振荡频率选择）
   - INTRC8M　　F_{OSC} 选择内部 8MHz RC 振荡
   - INTRC16M　　F_{OSC} 选择内部 16MHz RC 振荡
2. WDT（看门狗选择）
   - ENABLE　　打开看门狗定时器
   - DISABLE　　关闭看门狗定时器
3. PROTECT（加密）
   - DISABLE　　FLASH 代码不加密
   - ENABLE　　FLASH 代码加密，加密后烧写仿真器读出来的值将不确定
4. LVR_SEL（低压侦测电压选择）
   - 2.0V
   - 2.2V
   - 2.5V
5. SLEEP_LVREN（休眠态 LVR 使能控制）
   - DISABLE
   - ENABLE
6. TIMER2_DIV（TIMER2 预分频控制）
   - Fsys_1_4_16　　通过 T2CON 寄存器可选择 TIMER2 的预分频为 Fsys 的 1/4/16 分频
   - Fosc_1_2_4　　通过 T2CON 寄存器可选择 TIMER2 的预分频为 Fosc 的 1/2/4 分频
7. WDT_DIV（WDT 预分频系数控制）
   - DISABLE　　通过 OPTION_REG 寄存器可选择 WDT 预分频从 1:128
   - ENABLE　　通过 OPTION_REG 寄存器可选择 WDT 预分频从 3:384
8. PWM_SEL（PWM1 和 PWM2 输出 IO 选择）
   - RB0&RB1
   - RB0&RB2
   - RB0&RB3
   - RB1&RB2
   - RB1&RB3
   - RB2&RB3
   - RB1&RB4
   - RB2&RB4

1.5 在线串行编程

可在最终应用电路中对单片机进行串行编程。编程可以简单地通过以下 5 根线完成：

- 电源线
- 接地线
- 数据线
- 时钟线
- 高压线

这使用户可使用未编程的器件制造电路板，而仅在产品交付前才对单片机进行编程。从而可以将最新版本的固件或者定制固件烧写到单片机中。

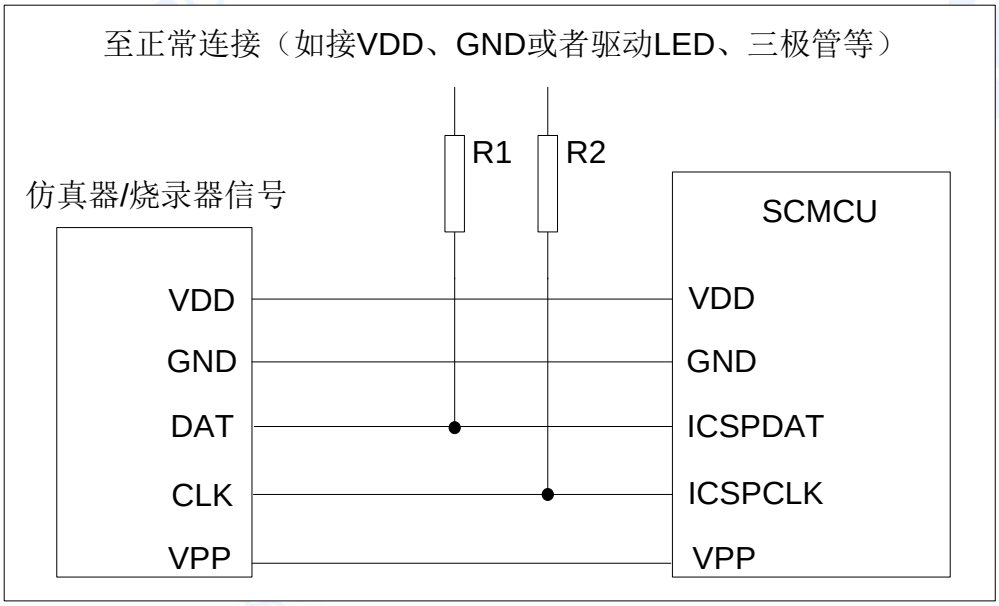


图 1-1：典型的在线串行编程连接方法

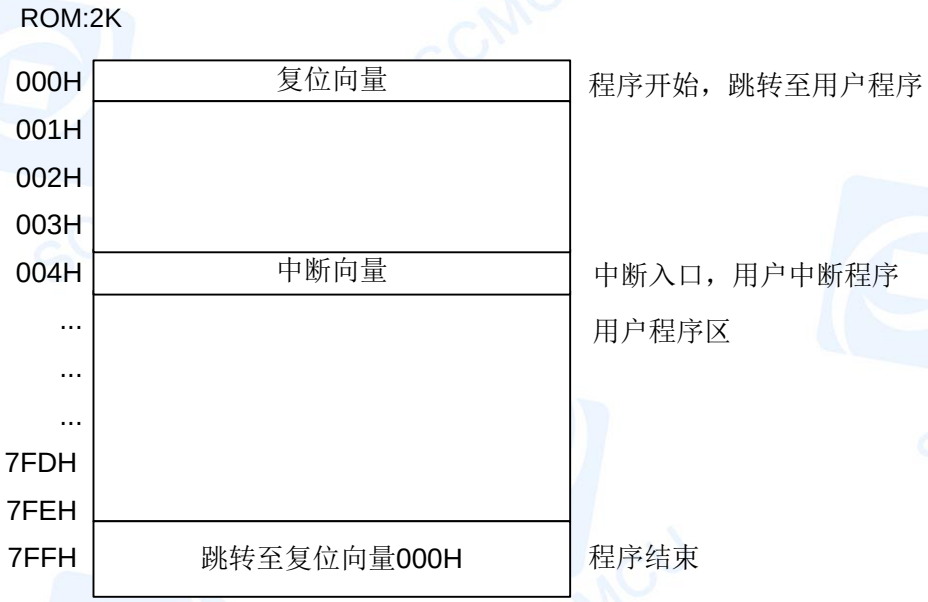
上图中，R1、R2 为电气隔离器件，常以电阻代替，其阻值如下：R1≥4.7K、R2≥4.7K。

2. 中央处理器（CPU）

2.1 内存

2.1.1 程序内存

SC8F812x 程序存储器空间



2.1.1.1 复位向量（0000H）

单片机具有一个字长的系统复位向量（000H）。具有以下 3 种复位方式：

- 上电复位
- 看门狗复位
- 低压复位（LVR）

发生上述任一种复位后，程序将从 0000H 处重新开始执行，系统寄存器也都将恢复为默认值。根据 STATUS 寄存器中的 PD 和 TO 标志位的内容可以判断系统复位方式。下面一段程序演示了如何定义 FLASH 中的复位向量。

例：定义复位向量

```
        ORG     0000H       ;系统复位向量
        JP      START
        ORG     0010H       ;用户程序起始
START:
        …                   ;用户程序
        …
        END                 ;程序结束
```

2.1.1.2 中断向量

中断向量地址为 0004H。一旦有中断响应，程序计数器 PC 的当前值就会存入堆栈缓存器并跳转到 0004H 开始执行中断服务程序。所有中断都会进入 0004H 这个中断向量，具体执行哪个中断将由用户根据中断请求标志位寄存器的位决定。下面的示例程序说明了如何编写中断服务程序。

例：定义中断向量，中断程序放在用户程序之后

```
                ORG     0000H           ;系统复位向量
                JP      START
                ORG     0004H           ;用户程序起始
INT_START:
                CALL    PUSH            ;保存 ACC 跟 STATUS
                …                       ;用户中断程序
                …
INT_BACK:
                CALL    POP             ;返回 ACC 跟 STATUS
                RETI                    ;中断返回
START:
                …                       ;用户程序
                …
                END                     ;程序结束
```

注：由于单片机并未提供专门的出栈、压栈指令，故用户需自己保护中断现场。

例：中断入口保护现场

```
PUSH:
                LD      ACC_BAK,A       ;保存 ACC 至自定义寄存器 ACC_BAK
                SWAPA   STATUS          ;状态寄存器 STATUS 高低半字节互换
                LD      STATUS_BAK,A    ;保存至自定义寄存器 STATUS_BAK
                RET                     ;返回
```

例：中断出口恢复现场

```
POP:
                SWAPA   STATUS_BAK      ;将保存至 STATUS_BAK 的数据高低半字节互换给 ACC
                LD      STATUS,A        ;将 ACC 的值给状态寄存器 STATUS
                SWAPR   ACC_BAK         ;将保存至 ACC_BAK 的数据高低半字节互换
                SWAPA   ACC_BAK         ;将保存至 ACC_BAK 的数据高低半字节互换给 ACC
                RET                     ;返回
```

2.1.1.3 跳转表

跳转表能够实现多地址跳转功能。由于 PCL 和 ACC 的值相加即可得到新的 PCL，因此，可以通过对 PCL 加上不同的 ACC 值来实现多地址跳转。ACC 值若为 n，PCL+ACC 即表示当前地址加 n，执行完当前指令后 PCL 值还会自加 1，可参考以下范例。如果 PCL+ACC 后发生溢出，PC 不会自动进位，故编写程序时应注意。这样，用户就可以通过修改 ACC 的值轻松实现多地址的跳转。

PCLATH 为 PC 高位缓冲寄存器，对 PCL 操作时，必须先对 PCLATH 进行赋值。

例：正确的多地址跳转程序示例

```
FLASH 地址
                LDIA        01H
                LD          PCLATH,A        ;必须对 PCLATH 进行赋值
                …
0110H:          ADDR        PCL             ;ACC+PCL
0111H:          JP          LOOP1           ;ACC=0，跳转至 LOOP1
0112H:          JP          LOOP2           ;ACC=1，跳转至 LOOP2
0113H:          JP          LOOP3           ;ACC=2，跳转至 LOOP3
0114H:          JP          LOOP4           ;ACC=3，跳转至 LOOP4
0115H:          JP          LOOP5           ;ACC=4，跳转至 LOOP5
0116H:          JP          LOOP6           ;ACC=5，跳转至 LOOP6
```

例：错误的多地址跳转程序示例

```
FLASH 地址
                CLR         PCLATH
                …
00FCH:          ADDR        PCL             ;ACC+PCL
00FDH:          JP          LOOP1           ;ACC=0，跳转至 LOOP1
00FEH:          JP          LOOP2           ;ACC=1，跳转至 LOOP2
00FFH:          JP          LOOP3           ;ACC=2，跳转至 LOOP3
0100H:          JP          LOOP4           ;ACC=3，跳转至 0000H 地址
0101H:          JP          LOOP5           ;ACC=4，跳转至 0001H 地址
0102H:          JP          LOOP6           ;ACC=5，跳转至 0002H 地址
```

注：由于 PCL 溢出不会自动向高位进位，故在利用 PCL 作多地址跳转时，需要注意该段程序一定不能放在 FLASH 空间的分页处。

2.1.2 数据存储器

SC8F812x 数据存储器列表

	地址		地址		地址		地址
INDF	00H	INDF	80H		100H		180H
TMR0	01H	TMR0	81H		101H		181H
PCL	02H	PCL	82H		102H		182H
STATUS	03H	STATUS	83H		103H		183H
FSR	04H	FSR	84H		104H		184H
OPTION_REG	05H	OPTION_REG	85H		105H		185H
PORTB	06H	PORTB	86H		106H		186H
TRISB	07H	TRISB	87H		107H		187H
WPUB	08H	WPUB	88H		108H		188H
IOCB	09H	IOCB	89H		109H		189H
PCLATH	0AH	PCLATH	8AH		10AH		18AH
INTCON	0BH	INTCON	8BH		10BH		18BH
KEYCON0	0CH	KEYCON0	8CH		10CH		18CH
KEYCON1	0DH	KEYCON1	8DH		10DH		18DH
KEYDATAL	0EH	KEYDATAL	8EH		10EH		18EH
KEYDATAH	0FH	KEYDATAH	8FH		10FH		18FH
TMR2	10H	TMR2	90H		110H		190H
T2CON	11H	T2CON	91H		111H		191H
PR2	12H	PR2	92H		112H		192H
CCPR1L	13H	CCPR1L	93H		113H		193H
CCPCON	14H	CCPCON	94H		114H		194H
CCPR2L	15H	CCPR2L	95H		115H		195H
KEYCON2	16H	KEYCON2	96H		116H		196H
OSCCON	17H	OSCCON	97H		117H		197H
WPDB	18H	WPDB	98H		118H		198H
ANSEL	19H	ANSEL	99H		119H		199H
TABLE_SPL	1AH	TABLE_SPL	9AH		11AH		19AH
TABLE_SPH	1BH	TABLE_SPH	9BH		11BH		19BH
TABLE_DATAH	1CH	TABLE_DATAH	9CH		11CH		19CH
PIR1	1DH	PIR1	9DH		11DH		19DH
PIE1	1EH	PIE1	9EH		11EH		19EH
----	1FH	----	9FH		11FH		19FH
通用寄存器 96 字节	20H	通用寄存器 32 字节	A0H		120H		1A0H
			BF				
			C0				
	6FH		EFH		16FH		1EFH
	70H	快速存储区 70H-7FH	F0H		170H		1F0H
	--		--		--		--
	7FH		FFH		17FH		1FFH
BANK0		BANK1		BANK2		BANK3	

数据存储器由 256×8 位组成，分为两个功能区间：特殊功能寄存器和通用数据存储器。数据存储器单元大多数是可读/写的，但有些只读的。特殊功能寄存器地址为从 00H-1FH，80H-9FH。

SC8F812x 特殊功能寄存器汇总 Bank0

地址	名称	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0	复位值
00H	INDF	寻址该单元会使用FSR的内容寻址数据存储器（不是物理寄存器）								xxxxxxxx
01H	TMR0	TIMER0数据寄存器								xxxxxxxx
02H	PCL	程序计数器低字节								00000000
03H	STATUS	----	----	RP0	TO	PD	Z	DC	C	--011xxx
04H	FSR	间接数据存储器地址指针								xxxxxxxx
05H	OPTION_REG	----	----	T0CS	T0SE	PSA	PS2	PS1	PS0	--111011
06H	PORTB	----	----	RB5	RB4	RB3	RB2	RB1	RB0	--xxxxxx
07H	TRISB	----	----	TRISB5	TRISB4	TRISB3	TRISB2	TRISB1	TRISB0	--111111
08H	WPUB	----	----	WPUB5	WPUB4	WPUB3	WPUB2	WPUB1	WPUB0	--000000
09H	IOCB	----	----	IOCB5	IOCB4	IOCB3	IOCB2	IOCB1	IOCB0	--000000
0AH	PCLATH	----	----	----	----	----	程序计数器高3位的写缓冲器			------000
0BH	INTCON	GIE	PEIE	T0IE	TMR2IE	RBIE	T0IF	TMR2IF	RBIF	00000000
0CH	KEYCON0	KDONE	----	CAPK2	CAPK1	CAPK0	KTOUT	KCAP	KEN	0-000000
0DH	KEYCON1	KVREF1	KVREF0	KCLK1	KCLK0	KCHS3	KCHS2	KCHS1	KCHS0	00000000
0EH	KEYDATAL	触摸按键检测结果寄存器低字节								00000000
0FH	KEYDATAH	触摸按键检测结果寄存器高字节								00000000
10H	TMR2	TIMER2计数寄存器								00000000
11H	T2CON	----	TOUTPS3	TOUTPS2	TOUTPS1	TOUTPS0	TMR2ON	T2CKPS1	T2CKPS0	-0000000
12H	PR2	TIMER2周期寄存器								11111111
13H	CCPR1L	PWM1占空比数据寄存器								00000000
14H	CCPCON	----	PWM2EN	PWM2B1	PWM2B0	----	PWM1EN	PWM1B1	PWM1B0	-000-000
15H	CCPR2L	PWM2占空比数据寄存器								00000000
16H	KEYCON2	CAP_LVBO2	CAP_LVBO1	CAP_LVBO0	----	----	----	----	TKEN	000----0
17H	OSCCON	----	IRCF2	IRCF1	IRCF0	----	----	----	----	-110----
18H	WPDB	----	----	WPDB5	WPDB4	WPDB3	WPDB2	WPDB1	WPDB0	--000000
19H	ANSEL	----	----	ANS5	ANS4	ANS3	ANS2	ANS1	ANS0	--000000
1AH	TABLE_SPL	表格低位指针								xxxxxxxx
1BH	TABLE_SPH	----	----	----	----	----	表格高3位指针			-----xxx
1CH	TABLE_DATAH	表格高位数据								xxxxxxxx
1DH	PIR1	----	----	----	----	----	----	----	TKIF	-------0
1EH	PIE1	----	----	----	----	----	----	----	TKIE	-------0

SC8F812x 特殊功能寄存器汇总 Bank1

地址	名称	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0	复位值
80H	INDF	寻址该单元会使用FSR的内容寻址数据存储器（不是物理寄存器）								xxxxxxxx
81H	TMR0	TIMER0数据寄存器								xxxxxxxx
82H	PCL	程序计数器低字节								00000000
83H	STATUS	----	----	RP0	TO	PD	Z	DC	C	--011xxx
84H	FSR	间接数据存储器地址指针								xxxxxxxx
85H	OPTION_REG	----	----	T0CS	T0SE	PSA	PS2	PS1	PS0	--111011
86H	PORTB	----	----	RB5	RB4	RB3	RB2	RB1	RB0	--xxxxxx
87H	TRISB	----	----	TRISB5	TRISB4	TRISB3	TRISB2	TRISB1	TRISB0	--111111
88H	WPUB	----	----	WPUB5	WPUB4	WPUB3	WPUB2	WPUB1	WPUB0	--000000
89H	IOCB	----	----	IOCB5	IOCB4	IOCB3	IOCB2	IOCB1	IOCB0	--000000
8AH	PCLATH	----	----	----	----	----	程序计数器高3位的写缓冲器			------000
8BH	INTCON	GIE	PEIE	T0IE	TMR2IE	RBIE	T0IF	TMR2IF	RBIF	00000000
8CH	KEYCON0	KDONE	----	CAPK2	CAPK1	CAPK0	KTOUT	KCAP	KEN	0-000000
8DH	KEYCON1	KVREF1	KVREF0	KCLK1	KCLK0	KCHS3	KCHS2	KCHS1	KCHS0	00000000
8EH	KEYDATAL	触摸按键检测结果寄存器低字节								00000000
8FH	KEYDATAH	触摸按键检测结果寄存器高字节								00000000
90H	TMR2	TIMER2计数寄存器								00000000
91H	T2CON	----	TOUTPS3	TOUTPS2	TOUTPS1	TOUTPS0	TMR2ON	T2CKPS1	T2CKPS0	-0000000
92H	PR2	TIMER2周期寄存器								11111111
93H	CCPR1L	PWM1占空比数据寄存器								00000000
94H	CCPCON	----	PWM2EN	PWM2B1	PWM2B0	----	PWM1EN	PWM1B1	PWM1B0	-000-000
95H	CCPR2L	PWM2占空比数据寄存器								00000000
96H	KEYCON2	CAP_LVBO2	CAP_LVBO1	CAP_LVBO0	----	----	----	----	TKEN	000----0
97H	OSCCON	----	IRCF2	IRCF1	IRCF0	----	----	----	----	-110----
98H	WPDB	----	----	WPDB5	WPDB4	WPDB3	WPDB2	WPDB1	WPDB0	--000000
99H	ANSEL	----	----	ANS5	ANS4	ANS3	ANS2	ANS1	ANS0	--000000
9AH	TABLE_SPL	表格低位指针								xxxxxxxx
9BH	TABLE_SPH	----	----	----	----	----	表格高3位指针			-----xxx
9CH	TABLE_DATAH	表格高位数据								xxxxxxxx
9DH	PIR1	----	----	----	----	----	----	----	TKIF	-------0
9EH	PIE1	----	----	----	----	----	----	----	TKIE	-------0

2.2 寻址方式

2.2.1 直接寻址

通过工作寄存器（ACC）来对 RAM 进行操作。

例：ACC 的值送给 30H 寄存器

```
LD      30H,A
```

例：30H 寄存器的值送给 ACC

```
LD      A,30H
```

2.2.2 立即寻址

把立即数传给工作寄存器（ACC）。

例：立即数 12H 送给 ACC

```
LDIA    12H
```

2.2.3 间接寻址

数据存储器能被直接或间接寻址。通过 INDF 寄存器可间接寻址，INDF 不是物理寄存器。当对 INDF 进行存取时，它会根据 FSR 寄存器内的值（低 8 位）和 STATUS 寄存器的 IRP 位（第 9 位）作为地址，并指向该地址的寄存器，因此在设置了 FSR 寄存器和 STATUS 寄存器的 IRP 位后，就可把 INDF 寄存器当作目的寄存器来存取。间接读取 INDF（FSR=0）将产生 00H。间接写入 INDF 寄存器，将导致一个空操作。以下例子说明了程序中间接寻址的用法。

例：FSR 及 INDF 的应用

```
        LDIA    30H
        LD      FSR,A           ;间接寻址指针指向 30H
        CLRB    STATUS,IRP      ;指针第 9 位清零
        CLR     INDF            ;清零 INDF 实际是清零 FSR 指向的 30H 地址 RAM
```

例：间接寻址清 RAM(20H-7FH)举例：

```
        LDIA    1FH
        LD      FSR,A           ;间接寻址指针指向 1FH
        CLRB    STATUS,IRP
LOOP:
        INCR    FSR             ;地址加 1，初始地址为 30H
        CLR     INDF            ;清零 FSR 所指向的地址
        LDIA    7FH
        SUBA    FSR
        SNZB    STATUS,C        ;一直清零至 FSR 地址为 7FH
        JP      LOOP
```

2.3 堆栈

芯片的堆栈缓存器共 8 层，堆栈缓存器既不是数据存储器的一部分，也不是程序内存的一部分，且既不能被读出，也不能被写入。对它的操作通过堆栈指针（SP）来实现，堆栈指针（SP）也不能读出或写入，当系统复位后堆栈指针会指向堆栈顶部。当发生子程序调用及中断时的程序计数器（PC）值被压入堆栈缓存器，当从中断或子程序返回时将数值返回给程序计数器（PC），下图说明其工作原理。

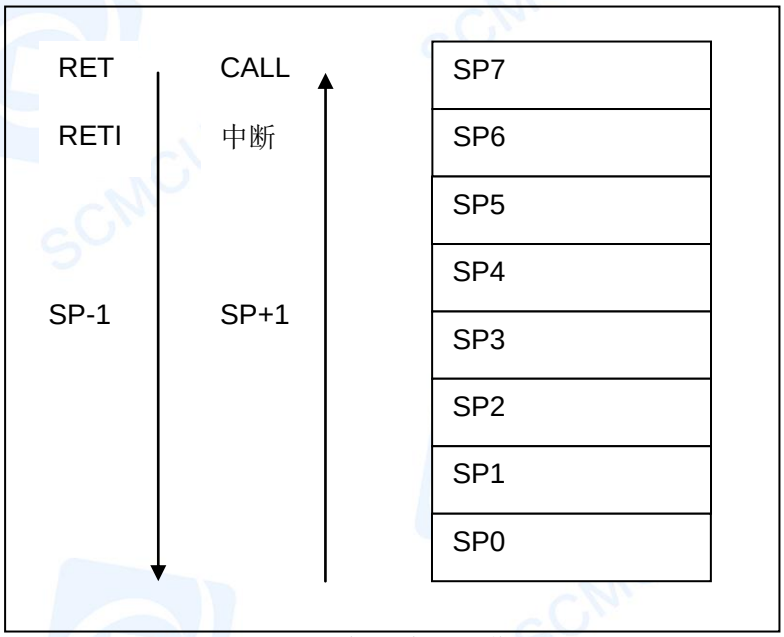


图 2-1：堆栈缓存器工作原理

堆栈缓存器的使用将遵循一个原则“先进后出”。

注：堆栈缓存器只有 8 层，如果堆栈已满，并且发生不可屏蔽的中断，那么只有中断标志位会被记录下来，而中断响应则会被抑制，直到堆栈指针发生递减，中断才会被响应，这个功能可以防止中断使堆栈溢出，同样如果堆栈已满，并且发生子程序调用，那么堆栈将会发生溢出，首先进入堆栈的内容将会丢失，只有最后 8 个返回地址被保留，故用户在写程序时应注意此点，以免发生程序走飞。

2.4 工作寄存器（ACC）

2.4.1 概述

ALU 是 8Bit 宽的算术逻辑单元，MCU 所有的数学、逻辑运算均通过它来完成。它可以对数据进行加、减、移位及逻辑运算；ALU 也控制状态位（STATUS 状态寄存器中），用来表示运算结果的状态。

ACC 寄存器是一个 8-Bit 的寄存器，ALU 的运算结果可以存放在此，它并不属于数据存储器的一部分而是位于 CPU 中供 ALU 在运算中使用，因此不能被寻址，只能通过所提供的指令来使用。

2.4.2 ACC 应用

例：用 ACC 做数据传送

```
LD      A,R01     ;将寄存器 R01 的值赋给 ACC
LD      R02,A     ;将 ACC 的值赋给寄存器 R02
```

例：用 ACC 做立即寻址目标操作数

```
LDIA    30H       ;给 ACC 赋值 30H
ANDIA   30H       ;将当前 ACC 的值跟立即数 30H 进行“与”操作，结果放入 ACC
XORIA   30H       ;将当前 ACC 的值跟立即数 30H 进行“异或”操作，结果放入 ACC
```

例：用 ACC 做双操作数指令的第一操作数

```
HSUBA   R01       ;ACC-R01，结果放入 ACC
HSUBR   R01       ;ACC-R01，结果放入 R01
```

例：用 ACC 做双操作数指令的第二操作数

```
SUBA    R01       ;R01-ACC，结果放入 ACC
SUBR    R01       ; R01-ACC，结果放入 R01
```

2.5 程序状态寄存器（STATUS）

STATUS 寄存器如下表所示，包含：

- ALU 的算术状态。
- 复位状态。
- 数据存储器（GPR 和 SFR）的存储区选择位。

与其他寄存器一样，STATUS 寄存器可以是任何指令的目标寄存器。如果一条影响 Z、DC 或 C 位的指令以 STATUS 寄存器作为目标寄存器，则不能写这 3 个状态位。这些位根据器件逻辑被置 1 或清零。而且也不能写 TO 和 PD 位。因此将 STATUS 作为目标寄存器的指令可能无法得到预期的结果。

例如，CLRSTATUS 会清零高 3 位，并将 Z 位置 1。这样 STATUS 的值将为 000u u1uu（其中 u =不变）。因此，建议仅使用 CLRB、SETB、SWAPA、SWAPR 指令来改变 STATUS 寄存器，因为这些指令不会影响任何状态位。

程序状态寄存器 STATUS(03H)

03H	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
STATUS	----	----	RP0	TO	PD	Z	DC	C
读写	----	----	R/W	R/W	R/W	R/W	R/W	R/W
复位值	----	----	0	1	1	X	X	X

Bit7~Bit6 未用

Bit5 RP0: 存储区选择位；
0: 选择Bank 0；
1: 选择Bank 1；

Bit4 TO: 超时位；
1= 上电或执行了CLRWDT指令或STOP指令；
0= 发生了WDT超时。

Bit3 PD: 掉电位；
1= 上电或执行了CLRWDT指令；
0= 执行了STOP指令。

Bit2 Z: 结果为零位；
1= 算术或逻辑运算的结果为零；
0= 算术或逻辑运算的结果不为零。

Bit1 DC: 半进位/借位位；
1= 发生了结果的第4低位向高位进位；
0= 结果的第4低位没有向高位进位。

Bit0 C: 进位/借位位；
1= 结果的最高位发生了进位或没有发生借位；
0= 结果的最高位没有发生进位或发生了借位。

TO 和 PD 标志位可反映出芯片复位的原因，下面列出影响 TO、PD 的事件及各种复位后 TO、PD 的状态。

事件	TO	PD
电源上电	1	1
WDT 溢出	0	X
STOP 指令	1	0
CLRWDT 指令	1	1
休眠	1	0

影响 TO/PD 的事件表

TO	PD	复位原因
0	0	WDT 溢出唤醒休眠 MCU
0	1	WDT 溢出非休眠态
1	1	电源上电

复位后 TO/PD 的状态

2.6 预分频器（OPTION_REG）

OPTION_REG 寄存器是可读写的寄存器，包括各种控制位用于配置：

- TIMER0/WDT 预分频器。
- TIMER0。
- PORTB 上拉电阻控制。

预分频器 OPTION_REG(81H)

81H	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
OPTION_REG	---	INTEDG	T0CS	T0SE	PSA	PS2	PS1	PS0
读写	---	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	---	1	1	1	1	0	1	1

Bit7 未用

Bit6 INTEDG: 触发中断的边沿选择位。
1= INT 引脚上升沿触发中断。
0= INT 引脚下降沿触发中断。

Bit5 T0CS: TIMER0 时钟源选择位。
0= 内部指令周期时钟（F_{SYS}/4）。
1= T0CKI 引脚上的跳变沿。

Bit4 T0SE: TIMER0 时钟源边沿选择位。
0= 在 T0CKI 引脚信号从低电平跳变到高电平时递增。
1= 在 T0CKI 引脚信号从高电平跳变到低电平时递增。

Bit3 PSA: 预分频器分配位。
0= 预分频器分配给 TIMER0 模块。
1= 预分频器分配给 WDT。

Bit2~Bit0 PS2~PS0: 预分频参数配置位。

PS2	PS1	PS0	TMR0 分频比	WDT 分频比（WDT_DIV=DISABLE）	WDT 分频比（WDT_DIV=ENABLE）
0	0	0	1:2	1:1	1:3
0	0	1	1:4	1:2	1:6
0	1	0	1:8	1:4	1:12
0	1	1	1:16	1:8	1:24
1	0	0	1:32	1:16	1:48
1	0	1	1:64	1:32	1:96
1	1	0	1:128	1:64	1:192
1	1	1	1:256	1:128	1:384

预分频寄存器实际上是一个 8 位的计数器，用于监视寄存器 WDT 时，是作为一个后分频器；用于定时器/计数器时，作为一个预分频器，通常统称作预分频器。在片内只有一个物理的分频器，只能用于 WDT 或 TIMER0，两者不能同时使用。也就是说，若用于 TIMER0，WDT 就不能使用预分频器，反之亦然。

当用于 WDT 时，CLRWDT 指令将同时对预分频器和 WDT 定时器清零。

当用于 TIMER0 时，有关写入 TIMER0 的所有指令（如：CLR TMR0,SETB TMR0,1 等）都会对预分频器清零。

由 TIMER0 还是 WDT 使用预分频器，完全由软件控制。它可以动态改变。为了避免出现不该有的芯片复位，当从 TIMER0 换为 WDT 使用时，应该执行以下指令。

```
        CLRB    INTCON,GIE          ;关中断总使能位,避免在执行以下特定时序时
                                    进入中断程序
        LDIA    B'00000111'
        ORR     OPTION_REG,A        ;预分频器设置为最大值
        CLR     TMR0                ;TMR0 清零
        SETB    OPTION_REG,PSA      ;设置预分频器分配给 WDT
        CLRWDT                      ;WDT 清零
        LDIA    B'xxxx1xxx'         ;设置新的预分频器
        LD      OPTION_REG,A
        CLRWDT                      ;WDT 清零
        SETB    INTCON,GIE          ;若程序需要用到中断,此处重新打开总使能位
```

将预分频器从分配给 WDT 切换为分配给 TIMER0 模块，应该执行以下指令

```
        CLRWDT                      ;WDT 清零
        LDIA    B'00xx0xxx'         ;设置新的预分频器
        LD      OPTION_REG,A
```

注：要使 TIMER0 获取 1:1 的预分频比配置，可通过将选项寄存器的 PSA 位置 1 将预分频器分配给 WDT。

2.7 程序计数器（PC）

程序计数器（PC）控制程序内存 FLASH 中的指令执行顺序，它可以寻址整个 FLASH 的范围，取得指令码后，程序计数器（PC）会自动加一，指向下一个指令码的地址。但如果执行跳转、条件跳转、向 PCL 赋值、子程序调用、初始化复位、中断、中断返回、子程序返回等操作时，PC 会加载与指令相关的地址而不是下一条指令的地址。

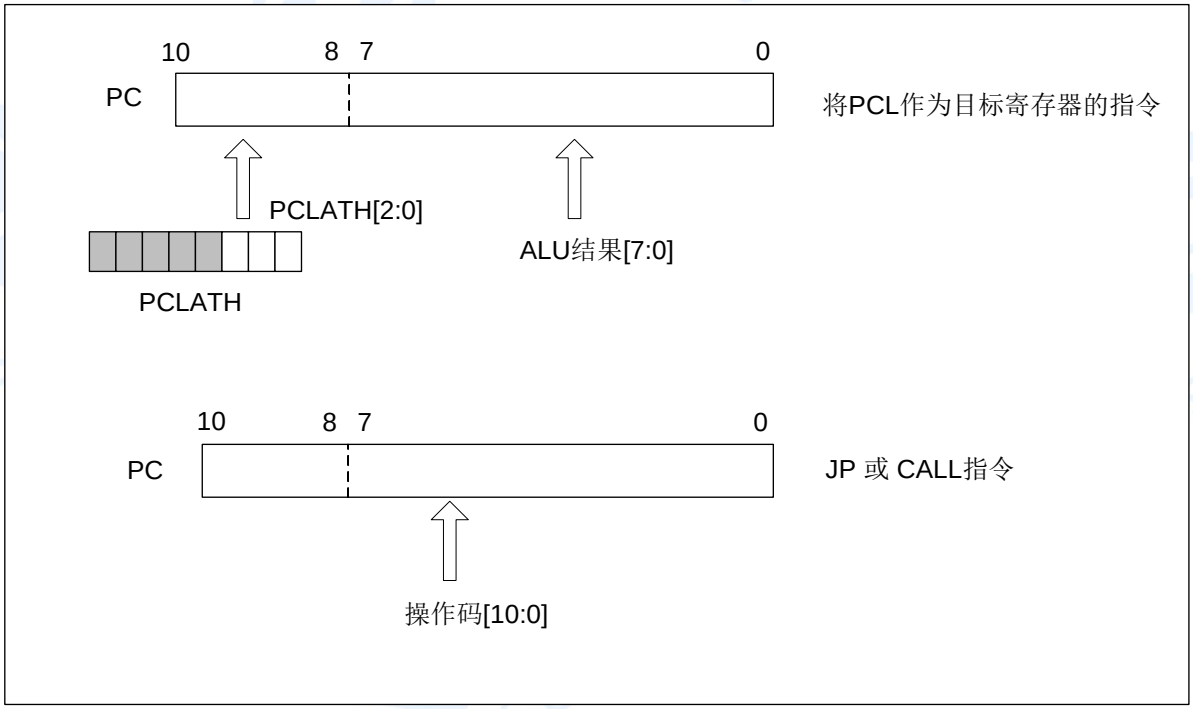
当遇到条件跳转指令且符合跳转条件时，当前指令执行过程中读取的下一条指令将会被丢弃，且会插入一个空指令操作周期，随后才能取得正确的指令。反之，就会顺序执行下一条指令。

程序计数器（PC）是 11Bit 宽度，低 8 位通过 PCL（02H）寄存器用户可以访问，高 3 位用户不能访问。可容纳 2K×16Bit 程序地址。对 PCL 赋值将会产生一个短跳转动作，跳转范围为当前页的 256 个地址。

注：当程序员利用 PCL 做短跳转时，要先对 PC 高位缓冲寄存器 PCLATH 进行赋值。

下面给出几种特殊情况的 PC 值。

复位时	PC=0000；
中断时	PC=0004（原来的 PC+1 会被自动压入堆栈）；
CALL 时	PC[10:0]由操作码决定，不需要操作 PCLATH。（原来的 PC+1 会被自动压入堆栈）；
RET、RETI、RETⅰ时	PC=堆栈出来的值；
操作 PCL 时	PC[10:8]由 PCLATH[2:0]决定，PC[7:0]=用户指定的值；
JP 时	PC[10:0]由操作码决定，不需要操作 PCLATH。
其它指令	PC=PC+1；



2.8 看门狗计数器（WDT）

看门狗定时器（Watch Dog Timer）是一个片内自振式的 RC 振荡定时器，无需任何外围组件，即使芯片的主时钟停止工作，WDT 也能保持计时。WDT 计时溢出将产生复位。

2.8.1 WDT 周期

WDT 与 TIMER0 共用 8 位预分频器。在所有复位后，WDT 溢出周期 18ms，假如你需要改变的 WDT 周期，可以设置 OPTION_REG 寄存器。WDT 的溢出周期将受到环境温度、电源电压等参数影响。

“CLRWDT”和“STOP”指令将清除 WDT 定时器以及预分频器里的计数值（当预分频器分配给 WDT 时）。WDT 一般用来防止系统失控，或者可以说是用来防止单片机程序失控。在正常情况下，WDT 应该在其溢出前被“CLRWDT”指令清零，以防止产生复位。如果程序由于某种干扰而失控，那么不能在 WDT 溢出前执行“CLRWDT”指令，就会使 WDT 溢出而产生复位。使系统重启而不至于失去控制。若是 WDT 溢出产生的复位，则状态寄存器（STATUS）的“TO”位会被清零，用户可根据此位来判断复位是否是 WDT 溢出所造成的。

注：

1. 若使用 WDT 功能，一定要在程序的某些地方放置“CLRWDT”指令，以保证在 WDT 溢出前能被清零。否则会使芯片不停的复位，造成系统无法正常工作。
2. 不能在中断程序中对 WDT 进行清零，否则无法侦测到主程序“跑飞”的情况。
3. 程序中应在主程序中有一次清 WDT 的操作，尽量不要在多个分支中清零 WDT，这种架构能最大限度发挥看门狗计数器的保护功能。
4. 看门狗计数器不同芯片的溢出时间有一定差异，所以设置清 WDT 时间时，应与 WDT 的溢出时间有较大的冗余，以避免出现不必要的 WDT 复位。

3. 系统时钟

3.1 概述

时钟信号从 OSCIN 引脚输入后（或者由内部振荡产生），在片内产生 4 个非重叠正交时钟信号，分别称作 Q1、Q2、Q3、Q4。在 IC 内部每个 Q1 使程序计数器（PC）增量加一，Q4 从程序存储单元中取出该指令，并将其锁存在指令寄存器中。在下一个 Q1 到 Q4 之间对取出的指令进行译码和执行，也就是说 4 个时钟周期才会执行一条指令。下图表示时钟与指令周期执行时序图。

一个指令周期含有 4 个 Q 周期，指令的执行和获取是采用流水线结构，取指占用一个指令周期，而译码和执行占用另一个指令周期，但是由于流水线结构，从宏观上看，每条指令的有效执行时间是一个指令周期。如果一条指令引起程序计数器地址发生改变（例如 JP）那么预取的指令操作码就无效，就需要两个指令周期来完成该条指令，这就是对 PC 操作指令都占用两个时钟周期的原因。

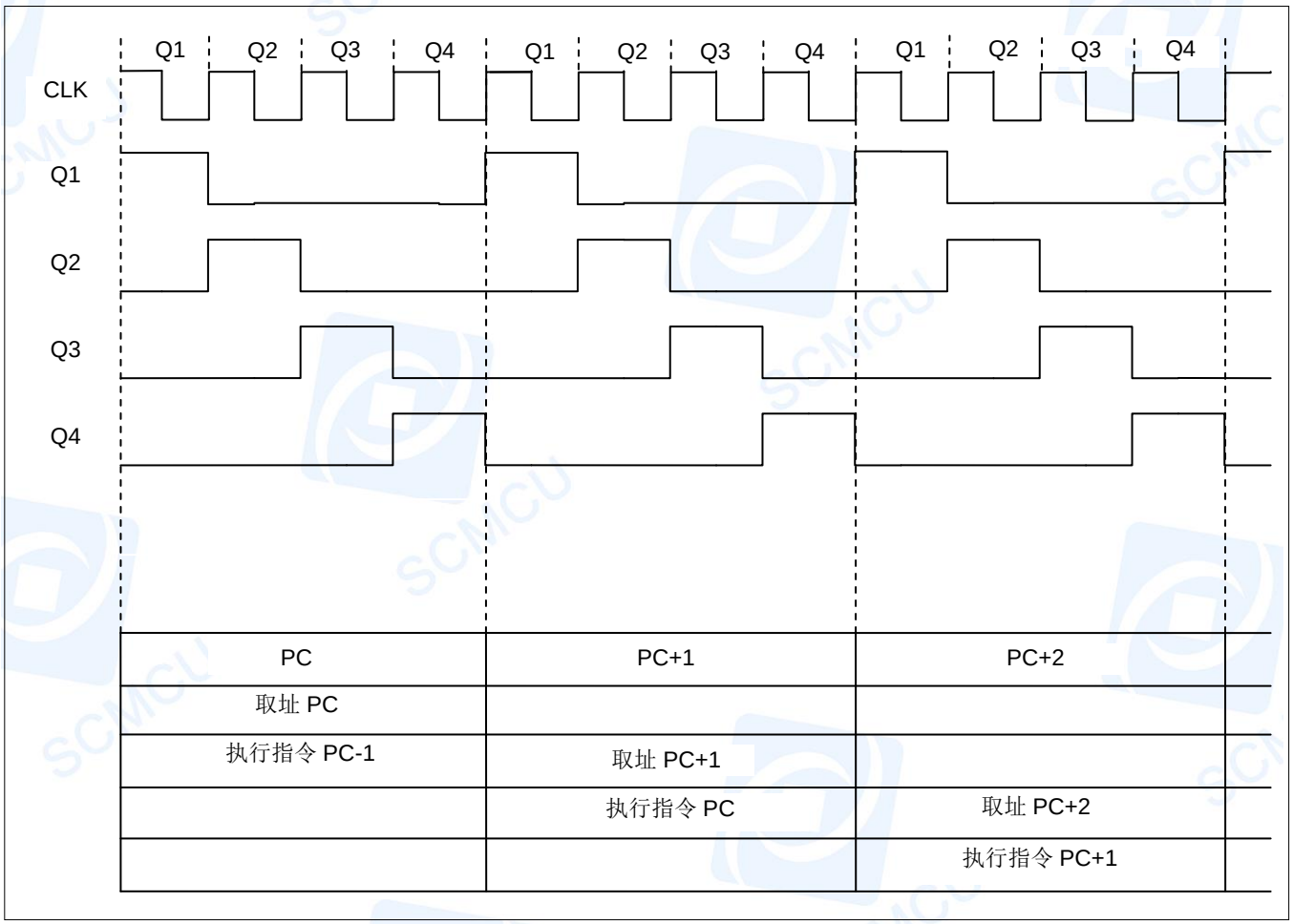


图 3-1：时钟与指令周期时序图

下面列出系统工作频率与指令速度的关系：

系统工作频率(Fsys)	双指令周期	单指令周期
1MHz	8μs	4μs
2MHz	4μs	2μs
4MHz	2μs	1μs
8MHz	1μs	500ns

3.2 系统振荡器

芯片有 1 种振荡方式，内部 RC 振荡。

3.2.1 内部 RC 振荡

芯片默认的振荡方式为内部 RC 振荡，其振荡频率为 8MHz 或者 16MHz，可通过 OSCCON 寄存器设置芯片工作频率。

3.3 起振时间

起振时间（Reset Time）是指从芯片复位到芯片振荡稳定这段时间，其设计值约为 18ms。

注：无论芯片是电源上电复位，还是其它原因引起的复位，都会存在这个起振时间。

3.4 振荡器控制寄存器

振荡器控制（OSCCON）寄存器控制系统时钟和频率选择。

振荡器控制寄存器 OSCCON(17H)

17H	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
OSCCON	---	IRCF2	IRCF1	IRCF0	---	---	---	---
R/W	---	R/W	R/W	R/W	---	---	---	---
复位值	---	1	1	0	---	---	---	---

Bit7　　未用，读为 0。

Bit6~Bit4　　IRCF<2:0>:　内部振荡器分频选择位。

111= F_{SYS} = F_{OSC}/1

110= F_{SYS} = F_{OSC} /2（默认）

101= F_{SYS} = F_{OSC} /4

100= F_{SYS} = F_{OSC} /8

011= F_{SYS} = F_{OSC} /16

010= F_{SYS} = F_{OSC} /32

001= F_{SYS} = F_{OSC} /64

000= F_{SYS} = 32kHz（LFINTOSC）。

Bit3~Bit0　　未用。

注：F_{OSC} 为内部振荡器频率，可选择 8MHz 或 16MHz；F_{SYS} 为系统工作频率。

4. 复位

芯片可用如下 3 种复位方式：

- 上电复位；
- 低电压复位；
- 正常工作下的看门狗溢出复位；

上述任意一种复位发生时，所有的系统寄存器将恢复默认状态，程序停止运行，同时程序计数器 PC 清零，复位结束后程序从复位向量 0000H 开始运行。STATUS 的 TO 和 PD 标志位能够给出系统复位状态的信息，（详见 STATUS 的说明），用户可根据 PD 和 TO 的状态，控制程序运行路径。

任何一种复位情况都需要一定的响应时间，系统提供完善的复位流程以保证复位动作的顺利进行。

4.1 上电复位

上电复位与 LVR 操作密切相关。系统上电的过程呈逐渐上升的曲线形式，需要一定时间才能达到正常电平值。下面给出上电复位的正常时序：

- 上电：系统检测到电源电压上升并等待其稳定；
- 系统初始化：所有的系统寄存器被置为初始值；
- 振荡器开始工作：振荡器开始提供系统时钟；
- 执行程序：上电结束，程序开始运行。

4.2 掉电复位

4.2.1 掉电复位概述

掉电复位针对外部因素引起的系统电压跌落情形（例如，干扰或外部负载的变化）。电压跌落可能会进入系统死区，系统死区意味着电源不能满足系统的最小工作电压要求。

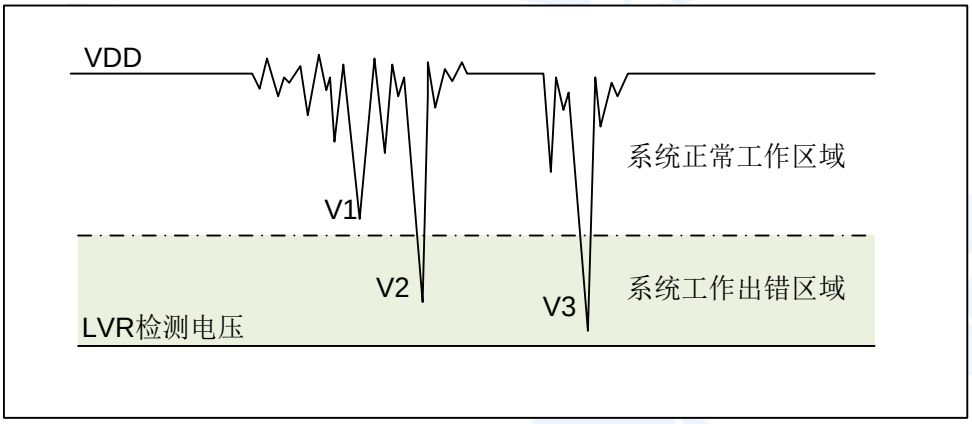


图4-1：掉电复位示意图

上图是一个典型的掉电复位示意图。图中，VDD 受到严重的干扰，电压值降的非常低。虚线以上区域系统正常工作，在虚线以下的区域内，系统进入未知的工作状态，这个区域称作死区。当 VDD 跌至 V1 时，系统仍处于正常状态；当 VDD 跌至 V2 和 V3 时，系统进入死区，则容易导致出错。

以下情况系统可能进入死区：

- DC 运用中：
  - DC 运用中一般都采用电池供电，当电池电压过低或单片机驱动负载时，系统电压可能跌落并进入死区。这时，电源不会进一步下降到 LVD 检测电压，因此系统维持在死区。
- AC 运用中：
  - 系统采用 AC 供电时，DC 电压值受 AC 电源中的噪声影响。当外部负载过高，如驱动马达时，负载动作产生的干扰也影响到 DC 电源。VDD 若由于受到干扰而跌落至最低工作电压以下时，则系统将有可能进入不稳定工作状态。
  - 在 AC 运用中，系统上、下电时间都较长。其中，上电时序保护使得系统正常上电，但下电过程却和 DC 运用中情形类似，AC 电源关断后，VDD 电压在缓慢下降的过程中易进入死区。

如上图所示，系统正常工作电压区域一般高于系统复位电压，同时复位电压由低电压检测（LVR）电平决定。当系统执行速度提高时，系统最低工作电压也相应提高，但由于系统复位电压是固定的，因此在系统最低工作电压与系统复位电压之间就会出现一个电压区域，系统不能正常工作，也不会复位，这个区域即为死区。

4.2.2 掉电复位的改进办法

如何改进系统掉电复位性能，以下给出几点建议：

- 选择较高的 LVR 电压，有助于复位更可靠；
- 开启看门狗定时器；
- 降低系统的工作频率；
- 增大电压下降斜率。

看门狗定时器

看门狗定时器用于保证程序正常运行，当系统进入工作死区或者程序运行出错时，看门狗定时器会溢出，系统复位。

降低系统的工作速度

系统工作频率越快，系统最低工作电压越高。从而增大了工作死区的范围，降低系统工作速度就可以降低最低工作电压，从而有效的减小系统工作在死区电压的机率。

增大电压下降斜率

此方法可用于系统工作在 AC 供电的环境，一般 AC 供电系统，系统电压在掉电过程中下降很缓慢，这就会造成芯片较长时间工作在死区电压，此时若系统重新上电，芯片工作状态可能出错，建议在芯片电源与地线间加一个放电电阻，以便让 MCU 快速通过死区，进入复位区，避免芯片上电出错可能性。

4.3 看门狗复位

看门狗复位是系统的一种保护设置。在正常状态下，由程序将看门狗定时器清零。若出错，系统处于未知状态，看门狗定时器溢出，此时系统复位。看门狗复位后，系统重启进入正常状态。

看门狗复位的时序如下：

- 看门狗定时器状态：系统检测看门狗定时器是否溢出，若溢出，则系统复位；
- 初始化：所有的系统寄存器被置为默认状态；
- 振荡器开始工作：振荡器开始提供系统时钟；
- 程序：复位结束，程序开始运行。

关于看门狗定时器的应用问题请参看 2.8WDT 应用章节。

5. 休眠模式

5.1 进入休眠模式

执行 STOP 指令可进入休眠模式。如果 WDT 使能，那么：

- WDT 将被清零并继续运行。
- STATUS 寄存器中的 PD 位被清零。
- TO 位被置 1。
- 关闭振荡器驱动器。
- I/O 端口保持执行 STOP 指令之前的状态（驱动为高电平、低电平或高阻态）。

在休眠模式下，为了尽量降低电流消耗，所有 I/O 引脚都应该保持为 VDD 或 GND，没有外部电路从 I/O 引脚消耗电流。为了避免输入引脚悬空而引入开关电流，应在外部将高阻输入的 I/O 引脚拉为高电平或低电平。为了将电流消耗降至最低，还应考虑芯片内部上拉电阻的影响。

5.2 从休眠状态唤醒

可以通过下列任一事件将器件从休眠状态唤醒：

1. 看门狗定时器唤醒（WDT 强制使能）
2. PORTB 电平变化中断或外设中断

上述两种事件被认为是程序执行的延续，STATUS 寄存器中的 TO 和 PD 位用于确定器件复位的原因。PD 位在上电时被置 1，而在执行 STOP 指令时被清零。TO 位在发生 WDT 唤醒时被清零。

当执行 STOP 指令时，下一条指令（PC+1）被预先取出。如果希望通过中断事件唤醒器件，则必须将相应的中断允许位置 1（允许）。唤醒与 GIE 位的状态无关。如果 GIE 位被清零（禁止），器件将继续执行 STOP 指令之后的指令。如果 GIE 位被置 1（允许），器件执行 STOP 指令之后的指令，然后跳转到中断地址（0004h）处执行代码。如果不想执行 STOP 指令之后的指令，用户应该在 STOP 指令后面放置一条 NOP 指令。器件从休眠状态唤醒时，WDT 都将被清零，而与唤醒的原因无关。

5.3 使用中断唤醒

当禁止全局中断（GIE 被清零）时，并且有任一中断源将其中断允许位和中断标志位置 1，将会发生下列事件之一：

- 如果在执行 STOP 指令之前产生了中断，那么 STOP 指令将被作为一条 NOP 指令执行。因此，WDT 及其预分频器和后分频器（如果使能）将不会被清零，并且 TO 位将不会被置 1，同时 PD 也不会被清零。
- 如果在执行 STOP 指令期间或之后产生了中断，那么器件将被立即从休眠模式唤醒。STOP 指令将在唤醒之前执行完毕。因此，WDT 及其预分频器和后分频器（如果使能）将被清零，并且 TO 位将被置 1，同时 PD 也将被清零。即使在执行 STOP 指令之前检查到标志位为 0，它也可能在 STOP 指令执行完毕之前被置 1。要确定是否执行了 STOP 指令，可以测试 PD 位。如果 PD 位置 1，则说明 STOP 指令被作为一条 NOP 指令执行了。在执行 STOP 指令之前，必须先执行一条 CLRWDT 指令，来确保将 WDT 清零。

5.4 休眠模式应用举例

系统在进入休眠模式之前，若用户需要获得较小的休眠电流，请先确认所有 I/O 的状态，若用户方案中存在悬空的 I/O 口，把所有悬空口都设置为输出口，确保每一个 I/O 都有一个固定的状态，以避免 I/O 为输入状态时，口线电平处于不定态而增大休眠电流；关断 AD 等其它外设模块；根据实际方案的功能需求可禁止 WDT 功能来减小休眠电流。

例：进入休眠的处理程序

```
SLEEP_MODE：
        CLR     INTCON          ;关断中断使能
        LDIA    B'00000000'
        LD      TRISB,A         ;所有 I/O 设置为输出口
        …                       ;关闭其它功能
        LDIA    0A5H
        LD      SP_FLAG,A       ;置休眠状态记忆寄存器（用户自定义）
        CLRWDT                  ;清零 WDT
        STOP                    ;执行 STOP 指令
```

5.5 休眠模式唤醒时间

当 MCU 从休眠态被唤醒时，需要等待一个振荡稳定时间（Reset Time），这个时间在内部高速振荡模式下为 128 个 T_{OSC} 时钟周期，在内部低速振荡模式下为 8 个 $T_{LFINTOSC}$ 时钟周期。具体关系如下表所示。

系统主频时钟源	系统时钟分频选择(IRCF<2:0>)	休眠唤醒等待时间 T_{WAIT}
内部高速 RC 振荡（F_{OSC}）	$F_{SYS}=F_{OSC}$	$T_{WAIT}=128*1/F_{OSC}$
	$F_{SYS}=F_{OSC}/2$	$T_{WAIT}=128*2/F_{OSC}$
	…	…
	$F_{SYS}=F_{OSC}/64$	$T_{WAIT}=128*64/F_{OSC}$
内部低速 RC 振荡（$F_{LFINTOSC}$）	----	$T_{WAIT}=8/F_{LFINTOSC}$

6. I/O 端口

芯片有一个 I/O 端口：PORTB（最多 6 个 I/O）。可读写端口数据寄存器可直接存取这些端口。

端口	位	管脚描述	I/O
PORTB	0	施密特触发输入，推挽式输出，KEY0，PWM 输出，编程数据输入/输出	I/O
	1	施密特触发输入，推挽式输出，KEY1，PWM 输出，编程时钟输入	I/O
	2	施密特触发输入，推挽式输出，KEY2，PWM 输出	I/O
	3	施密特触发输入，推挽式输出，KEY3，PWM 输出	I/O
	4	施密特触发输入，开漏输出，PWM 输出,VPP 输入	I/O
	5	施密特触发输入，推挽式输出，触摸电容口，PWM 输出	I/O

＜表 6-1：端口配置总概＞

6.1 I/O 口结构图

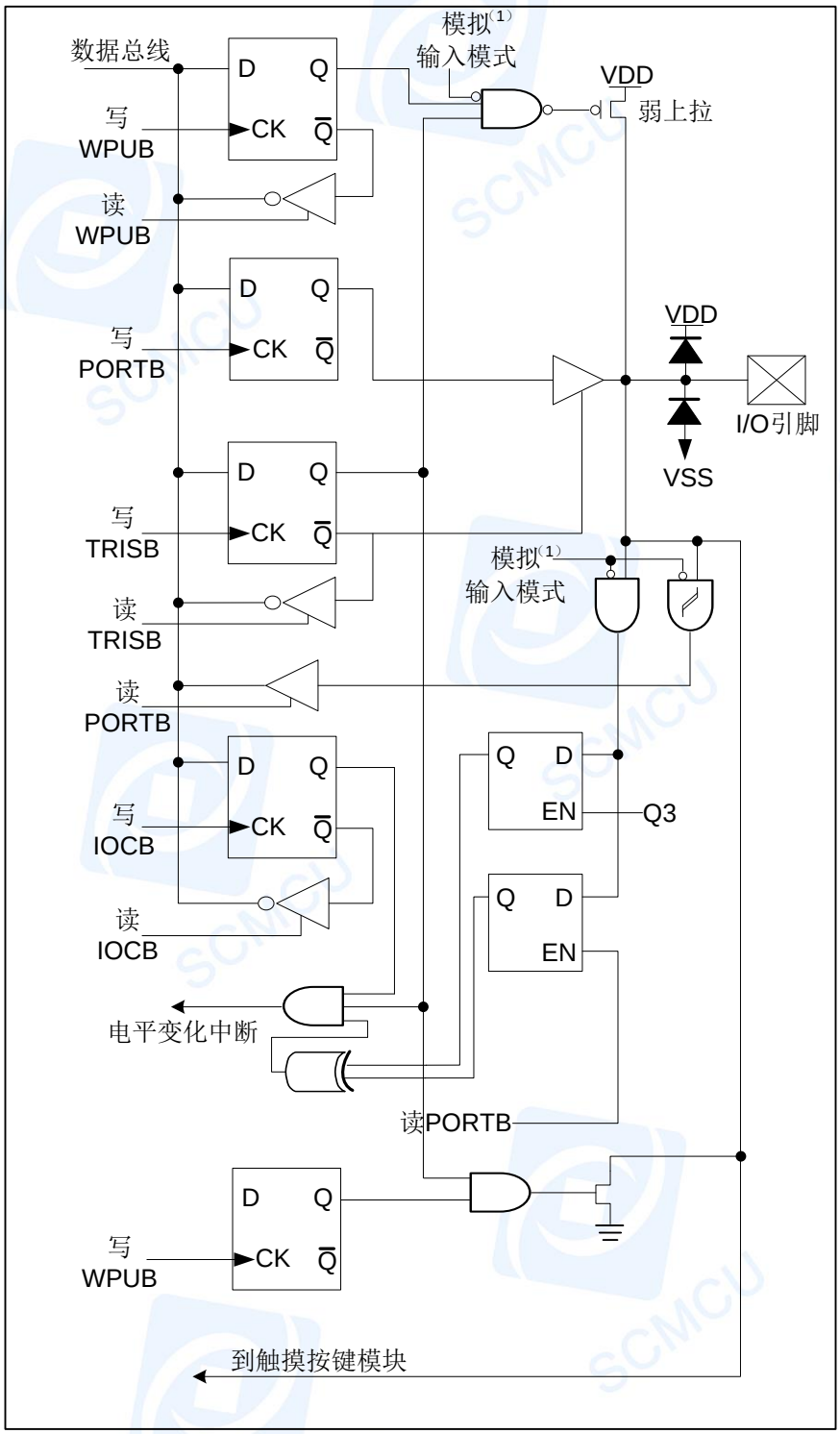


图 6-1：I/O 口结构图

6.2 PORTB

6.2.1 PORTB 数据及方向

PORTB 是一个 6Bit 宽的双向端口。对应的数据方向寄存器为 TRISB。将 TRISB 中的某个位置 1（=1）可以使对应的 PORTB 引脚作为输入引脚。将 TRISB 中的某个位清零（=0）将使对应的 PORTB 引脚作为输出引脚。

读 PORTB 寄存器读的是引脚的状态而写该寄存器将会写入端口锁存器。所有写操作都是读－修改－写操作。因此，写一个端口就意味着先读该端口的引脚电平，修改读到的值，然后再将改好的值写入端口数据锁存器。即使在 PORTB 引脚用作模拟输入时，TRISB 寄存器仍然控制 PORTB 引脚的方向。当将 PORTB 引脚用作模拟输入时，用户必须确保 TRISB 寄存器中的位保持为置 1 状态。配置为模拟输入的 I/O 引脚总是读为 0。

与 PORTB 口相关寄存器有 PORTB、TRISB、WPUB、WPDB、IOCB、ANSEL 等。

PORTB 数据寄存器 PORTB(06H)

06H	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
PORTB	---	---	RB5	RB4	RB3	RB2	RB1	RB0
R/W	---	---	R/W	R/W	R/W	R/W	R/W	R/W
复位值	---	---	X	X	X	X	X	X

Bit7~Bit6　　未用

Bit5~Bit0　　PORTB<5:0>:　PORTBI/O 引脚位。

1=　端口引脚电平>V_{IH}。

0=　端口引脚电平<V_{IL}。

PORTB 方向寄存器 TRISB (07H)

07H	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
TRISB	---	---	TRISB5	TRISB4	TRISB3	TRISB2	TRISB1	TRISB0
R/W	---	---	R/W	R/W	R/W	R/W	R/W	R/W
复位值	---	---	1	1	1	1	1	1

Bit7~Bit6　　未用

Bit5~Bit0　　TRISB<5:0>:　PORTB 三态控制位。

1=　PORTB引脚被配置为输入（三态）。

0=　PORTB引脚被配置为输出。

例：PORTB 口处理程序

```
CLR     PORTB          ;清数据寄存器
LDIA    B'00110000'    ;设置 PORTB<5:4>为输入口，其余为输出口
LD      TRISB,A
```

6.2.2 PORTB 模拟选择控制

ANSEL 寄存器用于将 I/O 引脚的输入模式配置为模拟模式。将 ANSEL 中适当的位置 1 将导致对相应引脚的所有数字读操作返回 0，并使引脚的模拟功能正常工作。ANSEL 位的状态对数字输出功能没有影响。TRIS 清零且 ANSEL 置 1 的引脚仍作为数字输出，但输入模式将成为模拟模式。这会导致在受影响的端口上执行读－修改－写操作时产生不可预计的结果。

PORTB 模拟选择寄存器 ANSEL(19H)

19H	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
ANSEL	---	---	ANSEL5	ANSEL4	ANSEL3	ANSEL2	ANSEL1	ANSEL0
R/W	---	---	R/W	R/W	R/W	R/W	R/W	R/W
复位值	---	---	0	0	0	0	0	0

Bit7~Bit6　　未用

Bit5~Bit0　　ANSEL<5:0>:　模拟选择位,分别选择引脚 AN<5:0>的模拟或数字功能。

1=　模拟输入。引脚被分配为模拟输入。

0=　数字 I/O。引脚被分配给端口或特殊功能。

6.2.3 PORTB 下拉电阻

每个 PORTB 引脚都有可单独配置的内部弱下拉。控制位 WPDB<5:0>使能或禁止每个弱下拉。当将端口引脚配置为输出时，其弱下拉会自动切断。。

PORTB 下拉电阻寄存器 WPDB(18H)

18H	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
WPDB	---	---	WPDB5	WPDB4	WPDB3	WPDB2	WPDB1	WPDB0
R/W	---	---	R/W	R/W	R/W	R/W	R/W	R/W
复位值	---	---	0	0	0	0	0	0

Bit7~Bit6　　未用

Bit5~Bit0　　WPDB<5:0>:　弱下拉寄存器位。

1=　使能下拉。

0=　禁止下拉。

注：如果引脚被配置为输出或者模拟输入，将自动禁止弱下拉。

6.2.4 PORTB 上拉电阻

每个 PORTB 引脚都有可单独配置的内部弱上拉。控制位 WPUB<5:0>使能或禁止每个弱上拉。当将端口引脚配置为输出时，其弱上拉会自动切断。

PORTB 上拉电阻寄存器 WPUB(08H)

08H	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
WPUB	---	---	WPUB5	WPUB4	WPUB3	WPUB2	WPUB1	WPUB0
R/W	---	---	R/W	R/W	R/W	R/W	R/W	R/W
复位值	---	---	0	0	0	0	0	0

Bit7~Bit6　　未用

Bit5~Bit0　　WPUB<5:0>:　弱上拉寄存器位。

1=　使能上拉。

0=　禁止上拉。

注：
1. 如果 RB0~RB3 和 RB5 被配置为输出或者模拟输入，将自动禁止弱上拉。
2. 如果 RB4 被配置为输出或者模拟输入，弱上拉不受影响。

6.2.5 PORTB 电平变化中断

所有的 PORTB 引脚都可以被单独配置为电平变化中断引脚。控制位 IOCB<5:0>允许或禁止每个引脚的该中断功能。上电复位时禁止引脚的电平变化中断功能。

对于已允许电平变化中断的引脚，则将该引脚上的值与上次读 PORTB 时锁存的旧值进行比较。将与上次读操作“不匹配”的输出一起进行逻辑或运算，以将 INTCON 寄存器中的 PORTB 电平变化中断标志位（RBIF）置 1。

该中断可将器件从休眠中唤醒，用户可在中断服务程序中通过以下方式清除中断：

- 对 PORTB 进行读或写操作。这将结束引脚电平的不匹配状态。
- 将标志位 RBIF 清零。

不匹配状态会不断将 RBIF 标志位置 1。而读或写 PORTB 将结束不匹配状态，并且允许将 RBIF 标志位清零。锁存器将保持最后一次读取的值不受欠压复位的影响。在复位之后，如果不匹配仍然存在，RBIF 标志位将继续置 1。

注：如果在执行读取操作时（Q2 周期的开始）I/O 引脚的电平发生变化，则 RBIF 中断标志位不会被置 1。此外，由于对端口的读或写影响到该端口的所有位，所以在电平变化中断模式下使用多个引脚的时候必须特别小心。在处理一个引脚电平变化的时候可能不会注意到另一个引脚上的电平变化。

PORTB 电平变化中断寄存器 IOCB(09H)

09H	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
IOCB	---	---	IOCB5	IOCB4	IOCB3	IOCB2	IOCB1	IOCB0
R/W	---	---	R/W	R/W	R/W	R/W	R/W	R/W
复位值	---	---	0	0	0	0	0	0

Bit7~Bit6　　未用。

Bit5~Bit0　　IOCB<5:0>　PORTB 的电平变化中断控制位。

1=　允许电平变化中断。

0=　禁止电平变化中断。

6.3 I/O 使用

6.3.1 写 I/O 口

芯片的 I/O 口寄存器，和一般通用寄存器一样，可以通过数据传输指令，位操作指令等进行写操作。

例：写 I/O 口程序

```
LD      PORTB,A     ;ACC 值赋给 PORTB 口
CLRB    PORTB,1     ;PORTB.1 口置零
SET     PORTB       ;PORTB 所有输出口置 1
SETB    PORTB,1     ;PORTB.1 口置 1
```

6.3.2 读 I/O 口

例：读 I/O 口程序

```
LD      A,PORTB     ;PORTB 的值赋给 ACC
SNZB    PORTB,1     ;判断 PORTB,1 口是否为 1，为 1 跳过下一条语句
SZB     PORTB,1     ;判断 PORTB,1 口是否为 0，为 0 跳过下一条语句
```

注：当用户读一个 I/O 口状态时，若此 I/O 口为输入口，则用户读回的数据将是此口线外部电平的状态，若此 I/O 口为输出口那么读出的值将会是此口线内部输出寄存器的数据。

6.4 I/O 口使用注意事项

在操作 I/O 口时，应注意以下几个方面：

1. 当 I/O 从输出转换为输入时，要等待几个指令周期的时间，以便 I/O 口状态稳定。
2. 若使用内部上拉电阻，那么当 I/O 从输出转换为输入时，内部电平的稳定时间，与接在 I/O 口上的电容有关，用户应根据实际情况，设置等待时间，以防止 I/O 口误扫描电平。
3. 当 I/O 口为输入口时，其输入电平应在“VDD+0.7V”与“GND-0.7V”之间。若输入口电压不在此范围内可采用如下图所示方法。

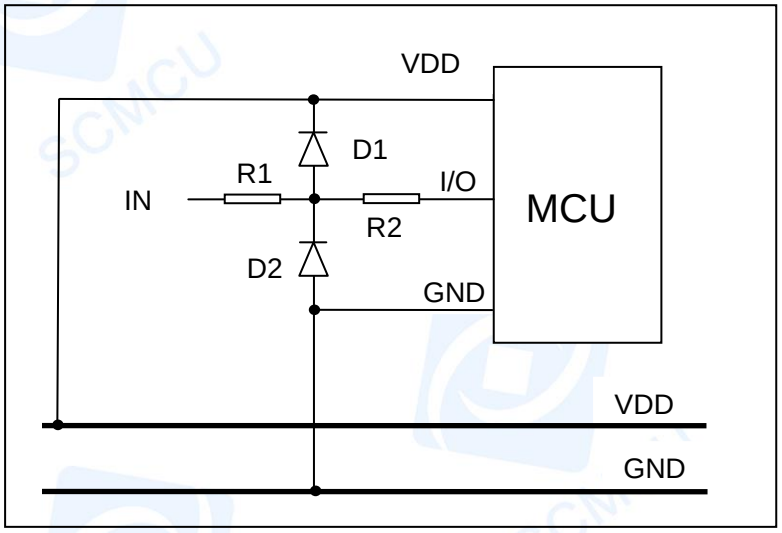


图 6-3：输入电压不在规定范围内采用电路

4. 若在 I/O 口所在线串入较长的连接线，请在靠近芯片 I/O 的地方加上限流电阻以增强 MCU 抗 EMC 能力。

7. 中断

7.1 中断概述

芯片具有以下多种中断源：

- TIMER0 溢出中断
- TIMER2 匹配中断
- PORTB 电平变化中断
- 触摸按键检测结束中断

中断控制寄存器（INTCON）和外设中断请求寄存器（（PIR1）在各自的标志位中记录各种中断请求。INTCON 寄存器还包括各个中断允许位和全局中断允许位。

全局中断允许位 GIE（INTCON<7>）在置 1 时允许所有未屏蔽的中断，而在清零时，禁止所有中断。可以通过 INTCON、PIE1 寄存器中相应的允许位来禁止各个中断。复位时 GIE 被清零。

执行“从中断返回”指令 RETI 将退出中断服务程序并将 GIE 位置 1，从而重新允许未屏蔽的中断。

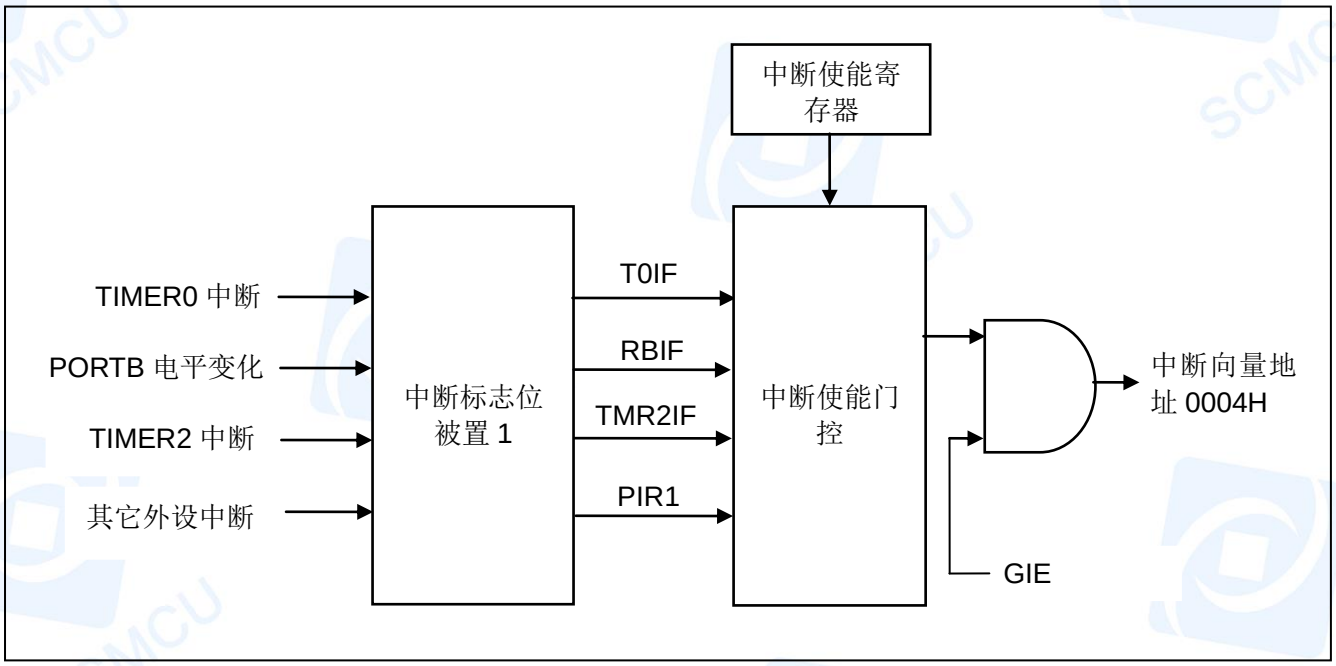


图 7-1：中断原理示意图

7.2 中断控制寄存器

7.2.1 中断控制寄存器

中断控制寄存器 INTCON 是可读写的寄存器，包含 TMR0 寄存器溢出、PORTB 端口电平变化中断等的允许和标志位。

当有中断条件产生时，无论对应的中断允许位或（INTCON 寄存器中的）全局允许位 GIE 的状态如何，中断标志位都将置 1。用户软件应在允许一个中断之前，确保先将相应的中断标志位清零。

中断控制寄存器 INTCON (0BH)

0BH	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
INTCON	GIE	PEIE	T0IE	TMR2IE	RBIE	T0IF	TMR2IF	RBIF
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

Bit7 GIE: 全局中断允许位；
1= 允许所有未被屏蔽的中断；
0= 禁止所有中断。

Bit6 PEIE: 外设中断允许位；
1= 允许所有未被屏蔽的外设中断；
0= 禁止所有外设中断。

Bit5 T0IE: TIMER0溢出中断允许位；
1= 允许TIMER0中断；
0= 禁止TIMER0中断。

Bit4 TMR2IE: TIMER2与PR2匹配中断允许位；
1= 允许TMR2与PR2匹配中断；
0= 禁止TMR2与PR2匹配中断。

Bit3 RBIE: PORTB电平变化中断允许位（1）；
1= 允许PORTB电平变化中断；
0= 禁止PORTB电平变化中断。

Bit2 T0IF: TIMER0溢出中断标志位（2）；
1= TMR0寄存器已经溢出（必须由软件清零）；
0= TMR0寄存器未发生溢出。

Bit1 TMR2IF: TIMER2与PR2匹配中断标志位。
1= 发生了TIMER2与PR2匹配（必须由软件清零）；
0= TIMER2与PR2不匹配。

Bit0 RBIF: PORTB电平变化中断标志位；
1= PORTB端口中至少有一个引脚的电平状态发生了改变（必须由软件清零）；
0= 没有一个PORTB通用I/O引脚的状态发生了改变。

注：
1. IOCB 寄存器也必须使能，相应的口线需设置为输入态
2. T0IF 位在 TMR0 计满归 0 时置 1。复位不会使 TMR0 发生改变，应在将 T0IF 位清零前对其进行初始化。

7.2.2 外设中断允许寄存器

外设中断允许寄存器有 PIE1，在允许任何外设中断前，必须先将 INTCON 寄存器的 PEIE 位置 1。

外设中断允许寄存器 PIE1(1EH)

8CH	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
PIE1	---	---	---	---	---	---	---	TKIE
R/W	---	---	---	---	---	---	---	R/W
复位值	---	---	---	---	---	---	---	0

Bit7~Bit1　　未用。

Bit0　　TKIE:　触摸按键检测结束中断允许位；

1=　允许触摸按键检测结束中断；

0=　禁止触摸按键检测结束中断。

7.2.3 外设中断请求寄存器

外设中断请求寄存器为 PIR1。当有中断条件产生时，无论对应的中断允许位或全局允许位 GIE 的状态如何，中断标志位都将置 1。用户软件应在允许一个中断之前，确保先将相应的中断标志位清零。

外设中断请求寄存器 PIR1(1DH)

0CH	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
PIR1	---	---	---	---	---	---	---	TKIF
R/W	---	---	---	---	---	---	---	R/W
复位值	---	---	---	---	---	---	---	0

Bit7~Bit1　　未用。

Bit0　　TKIF:　触摸按键检测结束中断标志位；

1=　触摸按键键值溢出或触摸按键检测结束（必须由软件清零）；

0=　触摸按键键值未溢出或触摸按键检测未完成。

7.3 中断现场的保护方法

有中断请求发生并被响应后，程序转至 0004H 执行中断子程序。响应中断之前，必须保存 ACC、STATUS 的内容。芯片没有提供专用的入栈保存和出栈恢复指令，用户需自己保护 ACC 和 STATUS 的内容，以避免中断结束后可能的程序运行错误。

例：对 ACC 与 STATUS 进行入栈保护

```
                ORG     0000H
                JP      START           ;用户程序起始地址
                ORG     0004H
                JP      INT_SERVICE     ;中断服务程序
                ORG     0008H
START：
                …
                …
INT_SERVICE：
PUSH：                                  ;中断服务程序入口，保存 ACC 及 STATUS
                LD      ACC_BAK,A       ;保存 ACC 的值，（ACC_BAK 需自定义）
                SWAPA   STATUS
                LD      STATUS_BAK,A    ;保存 STATUS 的值，（STATUS_BAK 需自定义）
                …
                …
POP：                                   ;中断服务程序出口，还原 ACC 及 STATUS
                SWAPA   STATUS_BAK
                LD      STATUS,A        ;还原 STATUS 的值
                SWAPR   ACC_BAK         ;还原 ACC 的值
                SWAPA   ACC_BAK
                RETI
```

7.4 中断的优先级，及多中断嵌套

芯片的各个中断的优先级是平等的，当一个中断正在进行的时候，不会响应另外一个中断，只有执行“RETI”指令后，才能响应下一个中断。

多个中断同时发生时，MCU 没有预置的中断优先级。首先，必须预先设定好各中断的优先权；其次，利用中断使能位和中断控制位，控制系统是否响应该中断。在程序中，必须对中断控制位和中断请求标志进行检测。

8. 定时计数器 TIMER0

8.1 定时计数器 TIMER0 概述

TIMER0 由如下功能组成：

- 8 位定时器/计数器寄存器（TMR0）；
- 8 位预分频器（与看门狗定时器共用）；
- 可编程内部或外部时钟源；
- 可编程外部时钟边沿选择；
- 溢出中断。

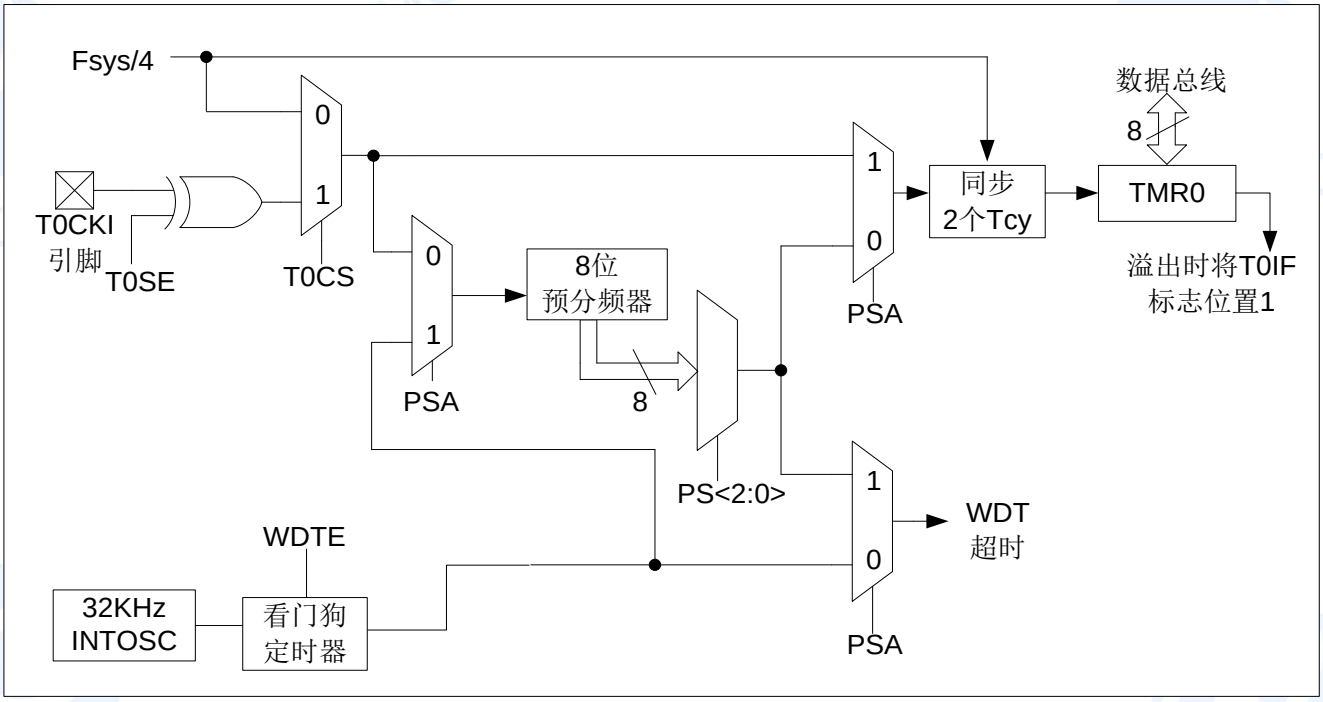


图 8-1：TIMER0/WDT 模块结构图

注：
1. T0SE、T0CS、PSA、PS<2:0>为OPTION_REG寄存器中的位。
2. WDTE位CONFIG中。

8.2 TIMER0 的工作原理

TIMER0 模块既可用作 8 位定时器也可用作 8 位计数器。

8.2.1 8 位定时器模式

用作定时器时，TIMER0 模块将在每个指令周期递增（不带预分频器）。通过将 OPTION_REG 寄存器的 T0CS 位清 0 可选择定时器模式。如果对 TMR0 寄存器执行写操作，则在接下来的两个指令周期将禁止递增。可调整写入 TMR0 寄存器的值，使得在写入 TMR0 时计入两个指令周期的延时。

8.2.2 8 位计数器模式

用作计数器时，TIMER0 模块将在 T0CKI 引脚的每个上升沿或下降沿递增。递增的边沿取决于 OPTION_REG 寄存器的 T0SE 位。通过将 OPTION_REG 寄存器的 T0CS 位置 1 可选择计数器模式。

8.2.3 软件可编程预分频器

TIMER0 和看门狗定时器（WDT）共用一个软件可编程预分频器，但不能同时使用。预分频器的分配由 OPTION_REG 寄存器的 PSA 位控制。要将预分频器分配给 TIMER0，PSA 位必须清 0。

TIMER0 模块具有 8 种预分频比选择，范围为 1:2 至 1:256。可通过 OPTION_REG 寄存器的 PS<2:0>位选择预分频比。要使 TIMER0 模块具有 1:1 的预分频比，必须将预分频器分配给 WDT 模块。

预分频器不可读写。当预分频器分配给 TIMER0 模块时，所有写入 TMR0 寄存器的指令都将使预分频器清零。当预分频器分配给 WDT 时，CLRWDT 指令将同时清零预分频器和 WDT。

8.2.4 在 TIMER0 和 WDT 模块间切换预分频器

将预分频器分配给 TIMER0 或 WDT 后，在切换预分频比时可能会产生无意的器件复位。要将预分频器从分配给 TIMER0 改为分配给 WDT 模块时，必须执行如下所示的指令序列。

更改预分频器（TMR0-WDT）

```
        CLRB    INTCON,GIE          ;关中断总使能位,避免在执行以下特定时序时进入中断程序
        LDIA    B'00000111'
        ORR     OPTION_REG,A        ;预分频器设置为最大值
        CLR     TMR0                ;TMR0 清零
        SETB    OPTION_REG,PSA      ;设置预分频器分配给 WDT
        CLRWDT                      ;WDT 清零
        LDIA    B'xxxx1xxx'         ;设置新的预分频器
        LD      OPTION_REG,A
        CLRWDT                      ;WDT 清零
        SETB    INTCON,GIE          ;若程序需要用到中断,此处重新打开总使能位
```

要将预分频器从分配给 WDT 改为分配给 TIMER0 模块，必须执行以下指令序列。

更改预分频器（WDT-TMR0）

```
        CLRWDT                      ;WDT 清零
        LDIA    B'00xx0xxx'         ;设置新的预分频器
        LD      OPTION_REG,A
```

8.2.5 TIMER0 中断

当 TMR0 寄存器从 FFh 溢出至 00h 时，产生 TIMER0 中断。每次 TMR0 寄存器溢出时，不论是否允许 TIMER0 中断，INTCON 寄存器的 T0IF 中断标志位都会置 1。T0IF 位必须在软件中清零。TIMER0 中断允许位是 INTCON 寄存器的 T0IE 位。

注：由于在休眠状态下定时器是关闭的，所以 TIMER0 中断无法唤醒处理器。

8.3 与 TIMER0 相关寄存器

有两个寄存器与 TIMER0 相关，8 位定时器/计数器（TMR0），8 位可编程控制寄存器（OPTION_REG）。

TMR0 为一个 8 位可读写的定时/计数器，OPTION_REG 为一个 8 位可读写寄存器，用户可改变 OPTION_REG 的值，来改变 TIMER0 的工作模式等。请参看 2.6 关于预分频寄存器（OPTION_REG）的应用。

8 位定时器/计数器 TMR0(01H)

01H	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
TMR0								
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	X	X	X	X	X	X	X	X

OPTION_REG 寄存器(81H)

81H	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
OPTION_REG	---	---	T0CS	T0SE	PSA	PS2	PS1	PS0
读写	---	---	R/W	R/W	R/W	R/W	R/W	R/W
复位值	---	---	1	1	1	0	1	1

Bit7~Bit6　未用。

Bit5　T0CS:　TMR0 时钟源选择位。

1=　T0CKI 引脚上的跳变沿。

0=　内部指令周期时钟（F_{sys}/4）。

Bit4　T0SE:　TIMER0 时钟源边沿选择位。

1=　在 T0CKI 引脚信号从高电平跳变到低电平时递增。

0=　在 T0CKI 引脚信号从低电平跳变到高电平时递增。

Bit3　PSA:　预分频器分配位。

1=　预分频器分配给 WDT。

0=　预分频器分配给 TIMER0 模块。

Bit2~Bit0　PS2~PS0:　预分频参数配置位。

PS2	PS1	PS0	TMR0 分频比	WDT 分频比（WDT_DIV=DISABLE）	WDT 分频比（WDT_DIV=ENABLE）
0	0	0	1:2	1:1	1:3
0	0	1	1:4	1:2	1:6
0	1	0	1:8	1:4	1:12
0	1	1	1:16	1:8	1:24
1	0	0	1:32	1:16	1:48
1	0	1	1:64	1:32	1:96
1	1	0	1:128	1:64	1:192
1	1	1	1:256	1:128	1:384

9. 定时计数器 TIMER2

9.1 TIMER2 概述

TIMER2 模块是一个 8 位定时器/ 计数器，具有以下特性：

- 8 位定时器寄存器（TMR2）；
- 8 位周期寄存器（PR2）；
- TMR2 与 PR2 匹配时中断；
- 软件可编程预分频比（1:1，1:4 和 1:16）或者（1:1，1:2,和 1:4）；
- 软件可编程后分频比（1:1 至 1:16）。

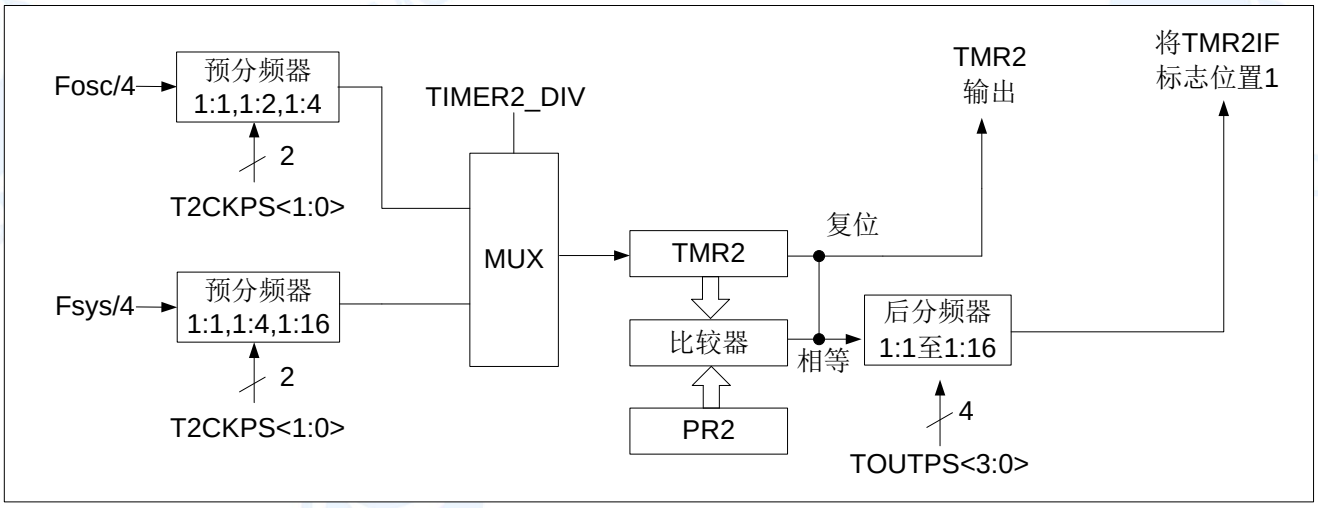


图 9-1：TIMER2 框图

注：TIMER2_DIV位在CONFIG中。

9.2 TIMER2 的工作原理

TIMER2 模块的输入时钟是系统指令时钟（F_{sys}/4）或者是内部振荡时钟（F_{osc}/4）。时钟被输入到 TIMER2 预分频器，有如下几种分频比可供选择：1:1、1:4 或 1:16。预分频器的输出随后用于使 TMR2 寄存器递增。

持续将 TMR2 和 PR2 的值做比较以确定它们何时匹配。TMR2 将从 00h 开始递增直至与 PR2 中的值匹配。匹配发生时，会发生以下两个事件：

- TMR2 在下一递增周期被复位为 00h；
- TIMER2 后分频器递增。

TIMER2 与 PR2 比较器的匹配输出随后输入给 TIMER2 的后分频器。后分频器具有 1:1 至 1:16 的预分频比可供选择。TIMER2 后分频器的输出用于使 INTCON 寄存器的 TMR2IF 中断标志位置 1。

TMR2 和 PR2 寄存器均可读写。任何复位时，TMR2 寄存器均被设置为 00h 且 PR2 寄存器被设置为 FFh。

通过将 T2CON 寄存器的 TMR2ON 位置 1 使能 TIMER2；通过将 TMR2ON 位清零禁止 TIMER2。

TIMER2 预分频器由 T2CON 寄存器的 T2CKPS 位控制；TIMER2 后分频器由 T2CON 寄存器的 TOUTPS 位控制。

预分步器和后分步器计数器在以下情况下被清零：

- 对 TMR2 寄存器执行写操作
- 对 T2CON 寄存器执行写操作
- 发生任何器件复位（上电复位、看门狗定时器复位或欠压复位）。

注：写 T2CON 不会将 TMR2 清零。

9.3 TIMER2 相关的寄存器

有 2 个寄存器与 TIMER2 相关，分别是数据存储器 TMR2 和控制寄存器 T2CON。

TIMER2 数据寄存器 TMR2(10H)

10H	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
TMR2								
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	X	X	X	X	X	X	X	X

TIMER2 控制寄存器 T2CON(11H)

11H	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
T2CON	—	TOUTPS3	TOUTPS2	TOUTPS1	TOUTPS0	TMR2ON	T2CKPS1	T2CKPS0
读写	—	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	—	0	0	0	0	0	0	0

Bit7 未用

Bit6~Bit3 TOUTPS<3:0>: TIMER2 输出后分频比选择位。

0000= 1:1 后分频比；
0001= 1:2 后分频比；
0010= 1:3后分频比；
0011= 1:4 后分频比；
0100= 1:5 后分频比；
0101= 1:6 后分频比；
0110= 1:7 后分频比；
0111= 1:8 后分频比；
1000= 1:9 后分频比；
1001= 1:10 后分频比；
1010= 1:11 后分频比；
1011= 1:12 后分频比；
1100= 1:13 后分频比；
1101= 1:14 后分频比；
1110= 1:15 后分频比；
1111= 1:16 后分频比。

Bit2 TMR2ON: TIMER2 使能位；

1= 使能 TIMER2；
0= 禁止 TIMER2。

Bit1~Bit0 T2CKPS<1:0>: TIMER2 时钟预分频比选择位；

	TIMER2_DIV=DISABLE	TIMER2_DIV=ENABLE
00=	时钟源为 F_{SYS}/4，预分频值为 1；	时钟源为 F_{OSC}/4，预分频值为 1；
01=	时钟源为 F_{SYS}/4，预分频值为 4；	时钟源为 F_{OSC}/4，预分频值为 2；
1x=	时钟源为 F_{SYS}/4，预分频值为 16。	时钟源为 F_{OSC}/4，预分频值为 4。

10. PWM 模块（PWM1 和 PWM2）

芯片包含两个 PWM 模块。PWM1 和 PWM2 模块的操作基本相同；它们的占空比可调，周期共用。

10.1 PWM

PWM 模式可产生频率和占空比都可变化的脉宽调制信号。当其用在 PWM 模式下则需要用定时器 TIMER2。

PWM 控制寄存器 CCPCON（14H）

14H	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
CCPCON	---	PWM2EN	PWM2B1	PWM2B0	---	PWM1EN	PWM1B1	PWM1B0
读写	---	R/W	R/W	R/W	---	R/W	R/W	R/W
复位值	---	0	0	0	---	0	0	0

Bit7 未用

Bit6 PWM2EN PWM2使能位

0= 禁止PWM2功能

1= 使能PWM2功能

Bit5~Bit4 PWM2B<1:0>: PWM2占空比的低两位

PWM模式：这两位是10位PWM2占空比的低2位。占空比的高8位在CCPR2L中。

Bit2 PWM1EN: PWM1使能位

0= 禁止PWM1功能

1= 使能PWM1功能

Bit1~Bit0 PWM1B<1:0>: PWM1占空比的低两位

PWM模式：这两位是10位PWM1占空比的低2位。占空比的高8位在CCPR1L中。

10.2 PWM 模式

PWM 模式在 PWM 引脚上产生脉宽调制信号。由以下寄存器确定占空比、周期和分辨率：

- PR2
- T2CON
- CCPRxL
- CCPCON

在脉宽调制（PWM）模式下，PWM 模块可在 PWM 引脚上输出分辨率高达 10 位的 PWM 信号。由于 PWM 引脚与端口数据锁存器复用，必须清零相应的 TRIS 位才能使能 PWM 引脚的输出驱动器。PWM 输出引脚可在 CONFIG 中配置。以下图 10-1 为 PWM 操作的简化框图；图 10-2 为 PWM 信号的典型波形。

注：清零 CCPxCON 寄存器将放弃 CCPx 对 CCPx 引脚的控制权。

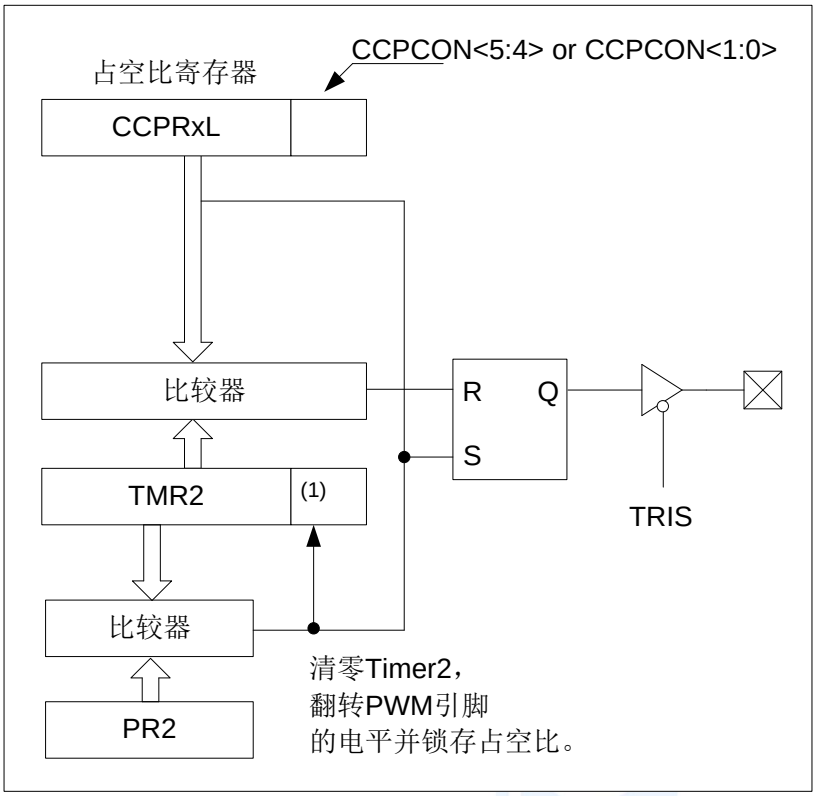


图 10-1：PWM 简化框图

注：8位定时器TMR2寄存器的值与一个2的内部系统时钟(Fosc)或预分频器的2位相结合产生10位时基。

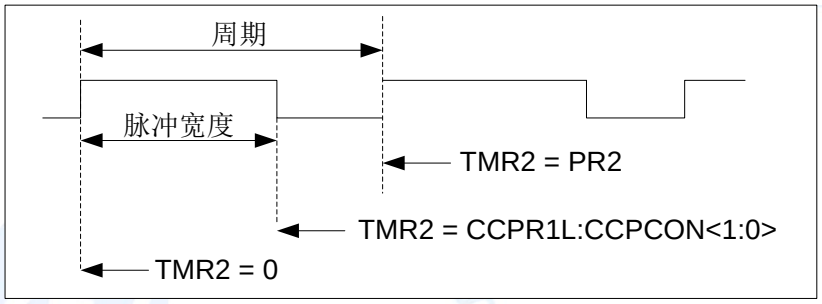


图10-2：PWM1输出

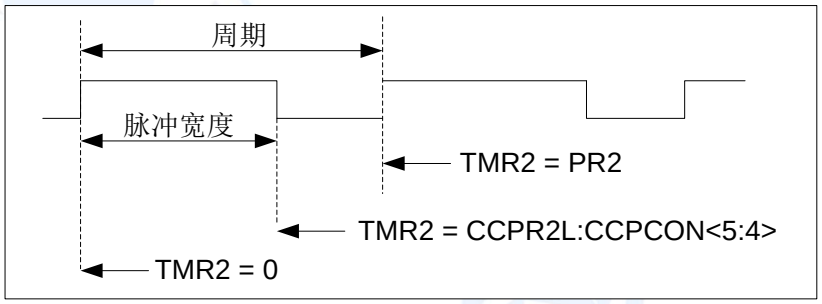


图10-3：PWM2输出

10.2.1 PWM 周期

PWM 周期是通过写 TIMER2 的 PR2 寄存器来指定的。

可以使用公式 10-1 计算 PWM 周期：

公式 10-1：PWM 周期

$$PWM周期=[(PR2)+1]*4*T_{SYS}*(TMR2预分频值)$$

注：$T_{SYS}=1/F_{SYS}$

当 TMR2 等于 PR2 时，在下一个递增计数周期中会发生以下 3 个事件：

- TMR2 被清零
- PWMx 引脚被置 1（例外情况：如果 PWM 占空比=0%，PWMx 引脚将不被置 1）
- PWM 占空比从 CCPRxL 被锁存到内部的锁存器里

10.2.2 PWM 占空比

可通过将一个 10 位值写入以下多个寄存器来指定 PWM 占空比：CCPRxL 寄存器和 PWMCON 寄存器的 PWMxB<1:0>位。CCPRxL 保存占空比的高 8 位，而 PWMCON 寄存器的 PWMxB<1:0>位保存占空比的低 2 位。可以在任何时候写入 CCPRxL 和 PWMCON 寄存器的 PWMxB<1:0>位，但直到 PR2 和 TMR2 中的值匹配（即周期结束）时，占空比的值才被锁存到内部锁存器中。公式 10-2 用于计算 PWM 脉冲的宽度；公式 10-3 用于计算 PWM 占空比。

公式 10-2 脉冲宽度

$$脉冲宽度=(CCPRxL:PWMxB<1:0>)*T_{SYS}*(TMR2\ 预分频值)$$

公式10-3占空比

$$占空比=\frac{(CCPRxL:PWMx\mathrm{B}<1:0>)}{4(PR2+1)}$$

8 位定时器 TMR2 寄存器的值与一个 2 位的内部系统时钟（FSYS）或预分频器的 2 位相结合，产生 10 位时基。当 TIMER2 预分频比为 1:1 时使用系统时钟。

当 10 位时基与 CCPRxL 和 2 位锁存器相结合的值匹配时，PWM 引脚被清零（见图 10-3）。

注：当占空比值设为 0 时，PWM 输出恒为低电平。

10.2.3 PWM 分辨率

分辨率决定在给定周期内的占空比数。例如，10 位分辨率将产生 1024 个离散的占空比，而 8 位分辨率将产生 256 个离散的占空比。

当 PR2 为 255 时，PWM 的最大分辨率为 10 位。如公式 10-4 所示，分辨率是 PR2 寄存器值的函数。

公式 10-4PWM 分辨率

$$分辨率=\frac{log[4(PR2+1)]}{log(2)}$$

注：如果脉冲宽度大于周期值，指定的PWM引脚将保持不变。

下列表格给出了在 F_{SYS}=8M 的情况下，PWM 的频率和分辨率的值。

PWM 频率和分辨率示例（FSYS=8MHz）

PWM 频率	1.22kHz	4.90kHz	19.61kHz	76.92kHz	153.85kHz	200.0kHz
定时器预分频值（1、4 或 16）	16	4	1	1	1	1
PR2 值	0x65	0x65	0x65	0x19	0x0C	0x09
最高分辨率（位）	8	8	8	6	5	5

10.2.4 休眠模式下的操作

在休眠模式下，TMR2 寄存器将不会递增并且模块的状态将保持不变。如果 PWM 引脚有输出，将继续保持该输出值不变。当器件被唤醒时，TMR2 将从原先的状态继续工作。

10.2.5 系统时钟频率的改变

PWM 频率是由系统时钟频率产生的。系统时钟频率发生任何改变都会使 PWM 频率发生变化。

10.2.6 复位的影响

任何复位都会将所有端口强制为输入模式，并强制 CCPCON 寄存器进入其复位状态。

10.2.7 设置 PWM 操作

在将 PWM 模块配置为 PWM 操作模式时应该执行以下步骤：

1) 通过将相应的 TRIS 位置 1，禁止 PWM 引脚（PWM）的输出驱动器，使之成为输入引脚。
2) 通过装载 PR2 寄存器设置 PWM 周期。
3) 通过用适当的值装载 PWMCON 寄存器配置 PWM 模块。
4) 通过装载 CCPRxL 寄存器和 CCPCON 寄存器中的 PWMxB<1:0>位设置 PWM 占空比。
5) 配置并启动 TIMER2：
   - 清零 INTCON 寄存器中的 TMR2IF 中断标志位。
   - 通过装载 T2CON 寄存器的 T2CKPS 位来设置 TIMER2 预分频比。
   - 通过将 T2CON 寄存器中的 TMR2ON 位置 1 来使能 TIMER2。
6) 在新的 PWM 周期开始后，使能 PWM 输出：
   - 等待 TIMER2 溢出（INTCON 寄存器中的 TMR2IF 位置 1）。
   - 通过将相应的 TRIS 位清零，使能 PWM 引脚输出驱动器。

11. 触摸按键

11.1 触摸按键模块概述

触摸检测模块是为实现人体触摸接口而设计的集成电路。可替代机械式轻触按键，实现防水防尘、密封隔离、坚固美观的操作接口。

技术参数：

- 1-4 个按键可选
- 灵敏度可通过外接电容调节
- 有效触摸反应时间<100ms

芯片使用 16Bit 高精度的 CDC（数字电容转换器）、IC 检测感应盘（电容传感器）上的电容变化来识别人手指的触摸动作。

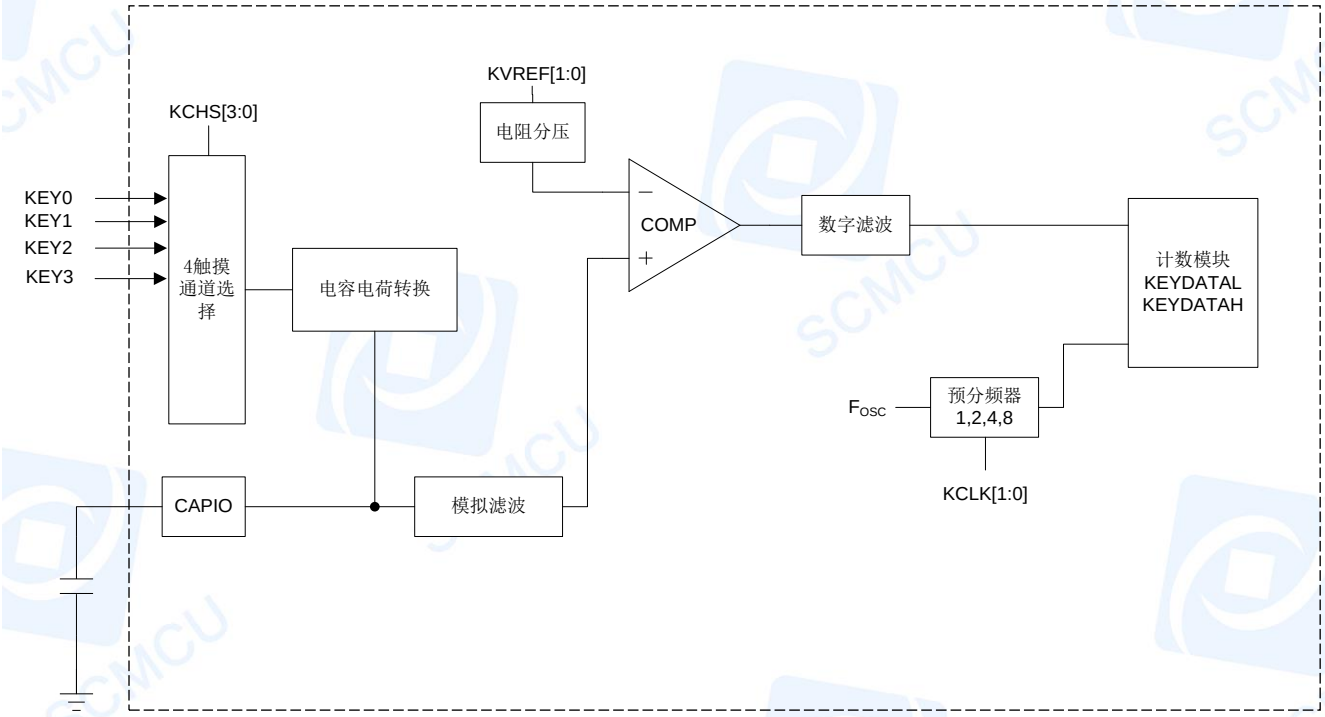


图11-1：内部电路框图

11.2 与触摸按键相关的寄存器

有 5 个寄存器与触摸按键相关，分别是触摸控制寄存器 KEYCON0、KEYCON1、KEYCON2，触摸按键结果寄存器 KEYDATAL、KEYDATAH。

触摸按键结果寄存器 KEYDATAL(0EH)

0EH	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
KEYDATAL								
R/W	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0

触摸按键结果寄存器 KEYDATAH(0FH)

0FH	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
KEYDATAH								
R/W	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0

KEYDATAH 和 KEYDATAL 是触摸按键结果寄存器，是只读寄存器，当完成触摸检测后可从 KEYDATAH 和 KEYDATAL 读取检测结果。

触摸按键控制寄存器 KEYCON0(0CH)

0CH	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
KEYCON0	KDONE	---	CAPK[2:0]			KTOUT	KCAP	KEN
R/W	R	---	R/W	R/W	R/W	R	R/W	R/W
复位值	0	---	0	0	0	0	0	0

Bit7 KDONE: 触摸按键检测结束标志位；
0= 转换未结束；
1= 转换结束。

Bit6 保留 需写 0

Bit5~Bit3 CAPK[2:0]: 按键口内部并联电容选择（C≈0.4pF）；
000= 按键口不并联电容；
001= 按键口并联一个 C×1 的电容；
010= 按键口并联一个 C×2 的电容；
011= 按键口并联一个 C×3 的电容；
100= 按键口并联一个 C×4 的电容；
101= 按键口并联一个 C×5 的电容；
110= 按键口并联一个 C×6 的电容；
111= 按键口并联一个 C×7 的电容。

Bit2 KTOUT: 按键结果计数器溢出标志位；
0= 没有溢出；
1= 有溢出。

Bit1 KCAP: 触摸电容使能位（RB5 管脚）；
0= 禁止；
1= 使能。

Bit0 KEN: 触摸检测启动位；
0= 停止触摸检测，当该位为 0 时，KEYDATAH 和 KEYDATAL 寄存器会自动清零；
1= 开始触摸检测，检测过程中须保持为 1。

触摸按键控制寄存器 KEYCON1(0DH)

0DH	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
KEYCON1	KVREF[1:0]		KCLK[1:0]		KCHS[3:0]			
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

Bit7~Bit6 KVREF: 触摸按键内部比较器负端电压选择(V_{LDO}=2.4V)；
00= 0.4*V_{LDO}；
01= 0.5 V_{LDO}；
10= 0.6 V_{LDO}；
11= 0.7 V_{LDO}。

Bit5~Bit4 KCLK: 触摸按键时钟 F_{TKDIV} 分频选择；
00= F_{TKDIV}=F_{OSC}；
01= F_{TKDIV}=F_{OSC} /2；
10= F_{TKDIV}=F_{OSC} /4；
11= F_{TKDIV}=F_{OSC} /8。

Bit3~Bit0 KCHS: 检测通道选择。
KCHS[3:0]:
0000= 选择 KEY0 通道；
0001= 选择 KEY1 通道；
0010= 选择 KEY2 通道；
0011= 选择 KEY3 通道；
其他= 未用.

触摸按键控制寄存器 KEYCON2(16H)

16H	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
KEYCON2	CAP_LVBO[2:0]			---	---	---	---	TKEN
R/W	R/W	R/W	R/W	---	---	---	---	R/W
复位值	0	0	0	---	---	---	---	0

Bit7~Bit5 CAP_LVBO[2:0] 结束标志的数字滤波时间选择(T_{TKDIV}=1/ F_{TKDIV})。
000= 滤波 1*T_{TKDIV}
001= 滤波 2* T_{TKDIV}
010= 滤波 3* T_{TKDIV}
011= 滤波 4* T_{TKDIV}
100= 滤波 5* T_{TKDIV}
101= 滤波 6* T_{TKDIV}
110= 滤波 7* T_{TKDIV}
111= 滤波 8* T_{TKDIV}

Bit4~Bit1 保留: 需写 0

Bit0 TKEN 触摸模块总使能位。
0: 触摸模块未使能。
1: 触摸模块使能。

11.3 触摸按键模块应用

11.3.1 用查询模式读取“按键数据值”流程

1. 设置相应 IO 口（包括按键口和灵敏度调节电容口）为输入口；
2. 设置 KEYCON2 寄存器 TKEN 位为 1；
3. 设置按键控制寄存器 KEYCON1（包括通道选择、触摸按键检测时钟设置、比较器正端电压设置）；
4. 设置 KEYCON2 寄存器（包括数字滤波选择，跳频选择）；
5. 设置按键控制寄存器 KEYCON0（使能触摸电容口，设置按键口是否需要并联电容）；
6. KEYCON0.0 位 KEN 从 0 到 1 变化，开始检测按键；
7. 判断按键结束标志 KEYCON0.7 位 KDONE 是否为 1；
8. 读取 16 位数据；
9. 结束检测按键：KEN=0；
10. 返回第 3 步继续检测下一个按键。

例：查询模式的触摸按键键值(KEY0)检测程序

```
KEY_START：
        LDIA    00H
        LD      INTCON，A       ;中断关闭
        LDIA    B’00000001’
        LD      TRISB，A        ;设置 RB0 口为按键检测口
        LDIA    B’00100000’     ;设置 RB5 口为灵敏度电容口
        LD      TRISB，A
        SETB    KEYCON2，0      ;设置触摸模块使能位有效
        CALL    Delay_10us      ;使能模块后，延时 10us 以使得触摸模块工作起来
        LDIA    B’01010000’
        LD      KEYCON1，A      ;设置比较器负端电压、触摸检测时钟、通道
        LDIA    02H
        LD      KEYCON0，A      ;设置检测通道、分频比、比较器电压
        SETB    KEYCON0，0      ;开始检测
WAIT：
        SNZB    KEYCON0，7      ;等待检测结束
        JP      WAIT
        LD      A，KEYDATAH
        LD      R01，A          ;保存高 8 位结果到用户自定义 RAM 里面
        LD      A，KEYDATAL
        LD      R02，A          ;保存低 8 位结果到用户自定义 RAM 里面
        CLRB    KEYCON0，0      ;结束检测
        JP      XXXX            ;转到其它程序
```

11.3.2 判断按键方法

- 判断基础：无键按下---“数据”大；有键按下---“数据”小；
- 当前的值比以前的值小到一定程度，可认为“有键”；
- 在一定时间内，“数据”由大到小变化认为有键，按下。

例：判断有无按键举例

```
K_START:
        LD      A，KOLDH        ;开始判断，先判断高位
        SUBA    KDATAH          ;将新的键值减去旧的键值
        SZB     STATUS，Z
        JP      K_H_SAME        ;高位相等，判断低位
        SZB     STATUS，C
        JP      KNO             ;新值高位比旧值高位大没有按键
        SUBIA   01H
        SNZB    STATUS，C
        JP      KHAVE           ;新值高位比旧值高位小，并且小的值大于等于 2，有键
        LD      A，KDATAL
        SUBA    KOLDL
        SZB     STATUS，C
        JP      KHAVE           ;高位比旧值小 1，低位也小则有键
        SUBIA   0AH
        SZB     STATUS，C
        JP      KHAVE           ;总体比旧值小超过 10 认为有键
        JP      KNO             ;总体比旧值小不超过 10 认为没有键
K_H_SAME：
        LD      A，KDATAL
        SUBA    KOLDL
        SNZB    STATUS，C
        JP      K_NO            ;高位相等，低位比旧的值大没有按键
        SUBIA   0AH
        SZB     STATUS，C
        JP      KNO             ;新值比旧值小 10 个以上才认为有按键
KHAVE：                         ;有按键程序
        …
        JP      XXXX            ;处理完有按键程序跳转
KNO:                            ;没有按键的处理程序
        …
        JP      XXXX            ;处理完没有按键程序跳转
```

其中 KOLDH、KOLDL 存放检测到的旧值，KDATAH、KDATAL 存放检测到的新值，这里设定新值比旧值小 10 个值以上才认为有按键，实际应用中应根据具体情况设置该值。

11.4 触摸模块使用注意事项

- 触摸按键检测部分的地线应该单独连接成一个独立的地，再有一个点连接到整机的共地。
- 避免高压、大电流、高频操作的主板与触摸电路板上下重迭安置。如无法避免，应尽量远离高压大电流的期间区域或在主板上加屏蔽。
- 感应盘到触摸芯片的连线尽量短和细，如果 PCB 工艺允许尽量采用 0.1mm 的线宽。
- 感应盘到触摸芯片的连线不要跨越强干扰、高频的信号线。
- 感应盘到触摸芯片的连线周围 0.5mm 不要走其它信号线。

12. 电气参数

12.1 极限参数

电源供应电压.....GND-0.3V~GND+6.0V
存储温度.....-50℃~125℃
工作温度.....-20℃~75℃
端口输入电压.....GND-0.3V~VDD+0.3V
所有端口最大灌电流.....200mA
所有端口最大拉电流.....-150mA

注：如果器件工作条件超过上述“极限参数”，可能会对器件造成永久性损坏。上述值仅为运行条件极大值，我们不建议器件在该规范规定的范围以外运行。器件长时间工作在极限值条件下，其稳定性会受到影响。

12.2 直流电气特性

（VDD=5V，T_A= 25℃，除非另有说明）

符号	参数	测试条件		最小	典型	最大	单位
		VDD	条件				
VDD	工作电压	-	16MHz	3.0	-	5.5	V
		-	8MHz	2.0	-	5.5	V
I_{DD}	工作电流	5V	关闭所有模拟模块，Fsys=8MHz	-	3	-	mA
		3V	关闭所有模拟模块，Fsys=8MHz	-	2	-	mA
		5V	关闭所有模拟模块，Fsys=16MHz	-	3.8	-	mA
		3V	关闭所有模拟模块，Fsys=16MHz	-	2.7	-	mA
I_{STB}	静态电流	5V	----	-	0.1	10	μA
		3V	----	-	0.1	5	μA
V_{IL}	低电平输入电压	-	----	-	-	0.3VDD	V
V_{IH}	高电平输入电压	-	----	0.7VDD	-	-	V
V_{OH}	高电平输出电压	-	不带负载	0.9VDD	-	-	V
V_{OL}	低电平输出电压	-	不带负载	-	-	0.1VDD	V
R_{PH1}	上拉电阻阻值，除 RB4 外	5V	V_O=0.5VDD	-	38	-	KΩ
		3V	V_O=0.5VDD	-	70	-	KΩ
R_{PH2}	上拉电阻阻值，RB4	5V	V_O=0.5VDD	-	38	-	KΩ
		3V	V_O=0.5VDD	-	38	-	KΩ
R_{PD1}	下拉电阻阻值，除 RB4 外	5V	V_O=0.5VDD	-	38	-	KΩ
		3V	V_O=0.5VDD	-	70	-	KΩ
R_{PD2}	下拉电阻阻值，RB4	5V	V_O=0.5VDD	-	38	-	KΩ
		3V	V_O=0.5VDD	-	45	-	KΩ
I_{OL}	输出口灌电流 普通 I/O	5V	V_{OL}=0.3VDD	-	60	-	mA
		3V	V_{OL}=0.3VDD	-	26	-	mA
I_{OH}	输出口拉电流 普通 I/O，除 RB4 外	5V	V_{OH}=0.7VDD	-	20	-	mA
		3V	V_{OH}=0.7VDD	-	8	-	mA

12.3 LVR 电气特性

（T_A= 25℃，除非另有说明）

符号	参数	测试条件	最小	典型	最大	单位
V_{LVR1}	LVR 设定电压=2.0V	VDD=1.8~5.5V	1.9	2.0	2.1	V
V_{LVR2}	LVR 设定电压=2.2V	VDD=2.0~5.5V	2.1	2.2	2.3	V
V_{LVR3}	LVR 设定电压=2.5V	VDD=2.2~5.5V	2.4	2.5	2.6	V

12.4 AC 交流

（T_A= 25℃，除非另有说明）

符号	参数	测试条件		最小值	典型值	最大值	单位
		VDD	条件				
T_{WDT}	WDT 复位时间	5V	-		18		ms
		3V	-		20		ms
F_{RC}	内振频率稳定性	VDD=4.0~5.5V	T_A=25℃	-1.5%	8	+1.5%	MHz
		VDD=2.5~5.5V	T_A=25℃	-2.0%	8	+2.0%	MHz
		VDD=2.0~5.5V	T_A=25℃	-3.0%	8	+3.0%	MHz
		VDD=4.0~5.5V	T_A= - 20~75℃	-2.5%	8	+2.5%	MHz
		VDD=2.5~5.5V	T_A= - 20~75℃	-3.5%	8	+3.5%	MHz
		VDD=2.0~5.5V	T_A= - 20~75℃	-5.0%	8	+5.0%	MHz
		VDD=4.0~5.5V	T_A=25℃	-1.5%	16	+1.5%	MHz
		VDD=3.5~5.5V	T_A=25℃	-2.0%	16	+2.0%	MHz
		VDD=4.0~5.5V	T_A= - 20~75℃	-2.5%	16	+2.5%	MHz
		VDD=3.5~5.5V	T_A= - 20~75℃	-3.5%	16	+3.5%	MHz

13. 指令

13.1 指令一览表

助记符		操作	指令周期	标志
控制类-3				
NOP		空操作	1	None
STOP		进入休眠模式	1	TO,PD
CLRWDT		清零看门狗计数器	1	TO,PD
数据传送-4				
LD	[R],A	将 ACC 内容传送到 R	1	NONE
LD	A,[R]	将 R 内容传送到 ACC	1	Z
TESTZ	[R]	将数据存储器内容传给数据存储器	1	Z
LDIA	i	立即数 i 送给 ACC	1	NONE
逻辑运算-16				
CLRA		清零 ACC	1	Z
SET	[R]	置位数据存储器 R	1	NONE
CLR	[R]	清零数据存储器 R	1	Z
ORA	[R]	R 与 ACC 内容做“或”运算，结果存入 ACC	1	Z
ORR	[R]	R 与 ACC 内容做“或”运算，结果存入 R	1	Z
ANDA	[R]	R 与 ACC 内容做“与”运算，结果存入 ACC	1	Z
ANDR	[R]	R 与 ACC 内容做“与”运算，结果存入 R	1	Z
XORA	[R]	R 与 ACC 内容做“异或”运算，结果存入 ACC	1	Z
XORR	[R]	R 与 ACC 内容做“异或”运算，结果存入 R	1	Z
SWAPA	[R]	R 寄存器内容的高低半字节转换，结果存入 ACC	1	NONE
SWAPR	[R]	R 寄存器内容的高低半字节转换，结果存入 R	1	NONE
COMA	[R]	R 寄存器内容取反，结果存入 ACC	1	Z
COMR	[R]	R 寄存器内容取反，结果存入 R	1	Z
XORIA	i	ACC 与立即数 i 做“异或”运算，结果存入 ACC	1	Z
ANDIA	i	ACC 与立即数 i 做“与”运算，结果存入 ACC	1	Z
ORIA	i	ACC 与立即数 i 做“或”运算，结果存入 ACC	1	Z
移位操作-8				
RRCA	[R]	数据存储器带进位循环右移一位，结果存入 ACC	1	C
RRCR	[R]	数据存储器带进位循环右移一位，结果存入 R	1	C
RLCA	[R]	数据存储器带进位循环左移一位，结果存入 ACC	1	C
RLCR	[R]	数据存储器带进位循环左移一位，结果存入 R	1	C
RLA	[R]	数据存储器不带进位循环左移一位，结果存入 ACC	1	NONE
RLR	[R]	数据存储器不带进位循环左移一位，结果存入 R	1	NONE
RRA	[R]	数据存储器不带进位循环右移一位，结果存入 ACC	1	NONE
RRR	[R]	数据存储器不带进位循环右移一位，结果存入 R	1	NONE
递增递减-4				
INCA	[R]	递增数据存储器 R，结果放入 ACC	1	Z
INCR	[R]	递增数据存储器 R，结果放入 R	1	Z
DECA	[R]	递减数据存储器 R，结果放入 ACC	1	Z
DECR	[R]	递减数据存储器 R，结果放入 R	1	Z

助记符		操作	指令周期	标志
位操作-2				
CLRB	[R],b	将数据存储器 R 中某位清零	1	NONE
SETB	[R],b	将数据存储器 R 中某位置一	1	NONE
查表-2				
TABLE	[R]	读取 FLASH 内容结果放入 TABLE_DATAH 与 R	2	NONE
TABLEA		读取 FLASH 内容结果放入 TABLE_DATAH 与 ACC	2	NONE
数学运算-16				
ADDA	[R]	ACC+[R]→ACC	1	C,DC,Z,OV
ADDR	[R]	ACC+[R]→R	1	C,DC,Z,OV
ADDCA	[R]	ACC+[R]+C→ACC	1	Z,C,DC,OV
ADDCR	[R]	ACC+[R]+C→R	1	Z,C,DC,OV
ADDIA	i	ACC+i→ACC	1	Z,C,DC,OV
SUBA	[R]	[R]-ACC→ACC	1	C,DC,Z,OV
SUBR	[R]	[R]-ACC→R	1	C,DC,Z,OV
SUBCA	[R]	[R]-ACC-C→ACC	1	Z,C,DC,OV
SUBCR	[R]	[R]-ACC-C→R	1	Z,C,DC,OV
SUBIA	i	i-ACC→ACC	1	Z,C,DC,OV
HSUBA	[R]	ACC-[R]→ACC	1	Z,C,DC,OV
HSUBR	[R]	ACC-[R]→R	1	Z,C,DC,OV
HSUBCA	[R]	ACC-[R]- $\overline{C}$ →ACC	1	Z,C,DC,OV
HSUBCR	[R]	ACC-[R]- $\overline{C}$ →R	1	Z,C,DC,OV
HSUBIA	i	ACC-i→ACC	1	Z,C,DC,OV
无条件转移-5				
RET		从子程序返回	2	NONE
RET	i	从子程序返回，并将立即数 I 存入 ACC	2	NONE
RETI		从中断返回	2	NONE
CALL	ADD	子程序调用	2	NONE
JP	ADD	无条件跳转	2	NONE
条件转移-8				
SZB	[R],b	如果数据存储器 R 的 b 位为“0”，则跳过下一条指令	1 or 2	NONE
SNZB	[R],b	如果数据存储器 R 的 b 位为“1”，则跳过下一条指令	1 or 2	NONE
SZA	[R]	数据存储器 R 送至 ACC，若内容为“0”，则跳过下一条指令	1 or 2	NONE
SZR	[R]	数据存储器 R 内容为“0”，则跳过下一条指令	1 or 2	NONE
SZINCA	[R]	数据存储器 R 加“1”，结果放入 ACC，若结果为“0”，则跳过下一条指令	1 or 2	NONE
SZINCR	[R]	数据存储器 R 加“1”，结果放入 R，若结果为“0”，则跳过下一条指令	1 or 2	NONE
SZDECA	[R]	数据存储器 R 减“1”，结果放入 ACC，若结果为“0”，则跳过下一条指令	1 or 2	NONE
SZDECR	[R]	数据存储器 R 减“1”，结果放入 R，若结果为“0”，则跳过下一条指令	1 or 2	NONE

13.2 指令说明

ADDA **[R]**

操作: 将 R 加 ACC，结果放入 ACC

周期: 1

影响标志位: C，DC，Z，OV

举例:

```
LDIA    09H     ;给 ACC 赋值 09H
LD      R01,A   ;将 ACC 的值（09H）赋给自定义寄存器 R01
LDIA    077H    ;给 ACC 赋值 77H
ADDA    R01     ;执行结果：ACC=09H + 77H =80H
```

ADDR **[R]**

操作: 将 R 加 ACC，结果放入 R

周期: 1

影响标志位: C，DC，Z，OV

举例:

```
LDIA    09H     ;给 ACC 赋值 09H
LD      R01,A   ;将 ACC 的值（09H）赋给自定义寄存器 R01
LDIA    077H    ;给 ACC 赋值 77H
ADDR    R01     ;执行结果：R01=09H + 77H =80H
```

ADDCA **[R]**

操作: 将 R 加 ACC 加 C 位，结果放入 ACC

周期: 1

影响标志位: C，DC，Z，OV

举例:

```
LDIA    09H     ;给 ACC 赋值 09H
LD      R01,A   ;将 ACC 的值（09H）赋给自定义寄存器 R01
LDIA    077H    ;给 ACC 赋值 77H
ADDCA   R01     ;执行结果：ACC= 09H + 77H + C=80H (C=0)
                          ACC= 09H + 77H + C=81H (C=1)
```

ADDCR **[R]**

操作: 将 R 加 ACC 加 C 位，结果放入 R

周期: 1

影响标志位: C，DC，Z，OV

举例:

```
LDIA    09H     ;给 ACC 赋值 09H
LD      R01,A   ;将 ACC 的值（09H）赋给自定义寄存器 R01
LDIA    077H    ;给 ACC 赋值 77H
ADDCR   R01     ;执行结果：R01 = 09H + 77H + C=80H (C=0)
                          R01 = 09H + 77H + C=81H (C=1)
```

ADDIA **i**

操作: 将立即数 i 加 ACC，结果放入 ACC

周期: 1

影响标志位: C，DC，Z，OV

举例:

```
LDIA    09H     ;给 ACC 赋值 09H
ADDIA   077H    ;执行结果：ACC = ACC(09H) + i(77H)=80H
```

ANDA **[R]**

操作: 寄存器 R 和 ACC 进行逻辑与运算，结果放入 ACC

周期: 1

影响标志位: Z

举例:

```
LDIA    0FH     ;给 ACC 赋值 0FH
LD      R01,A   ;将 ACC 的值(0FH)赋给寄存器 R01
LDIA    77H     ;给 ACC 赋值 77H
ANDA    R01     ;执行结果：ACC=(0FH  and  77H)=07H
```

ANDR **[R]**

操作: 寄存器 R 和 ACC 进行逻辑与运算，结果放入 R

周期: 1

影响标志位: Z

举例:

```
LDIA    0FH     ;给 ACC 赋值 0FH
LD      R01,A   ;将 ACC 的值(0FH)赋给寄存器 R01
LDIA    77H     ;给 ACC 赋值 77H
ANDR    R01     ;执行结果：R01=(0FH  and  77H)=07H
```

ANDIA **i**

操作: 将立即数 i 与 ACC 进行逻辑与运算，结果放入 ACC

周期: 1

影响标志位: Z

举例:

```
LDIA    0FH     ;给 ACC 赋值 0FH
ANDIA   77H     ;执行结果：ACC =(0FH  and  77H)=07H
```

CALL **add**

操作: 调用子程序

周期: 2

影响标志位: 无

举例:

```
CALL    LOOP    ;调用名称定义为”LOOP”的子程序地址
```

CLRA

操作: ACC 清零
周期: 1
影响标志位: Z
举例:

```
CLRA                    ;执行结果：ACC=0
```

CLR [R]

操作: 寄存器 R 清零
周期: 1
影响标志位: Z
举例:

```
CLR     R01             ;执行结果：R01=0
```

CLRB [R],b

操作: 寄存器 R 的第 b 位清零
周期: 1
影响标志位: 无
举例:

```
CLRB    R01,3           ;执行结果：R01 的第 3 位为零
```

CLRWDT

操作: 清零看门狗计数器
周期: 1
影响标志位: TO，PD
举例:

```
CLRWDT                  ;看门狗计数器清零
```

COMA [R]

操作: 寄存器 R 取反，结果放入 ACC
周期: 1
影响标志位: Z
举例:

```
LDIA    0AH             ;ACC 赋值 0AH
LD      R01,A           ;将 ACC 的值(0AH)赋给寄存器 R01
COMA    R01             ;执行结果：ACC=0F5H
```

COMR **[R]**

操作: 寄存器 R 取反，结果放入 R

周期: 1

影响标志位: Z

举例:

```
LDIA    0AH     ;ACC 赋值 0AH
LD      R01,A   ;将 ACC 的值(0AH)赋给寄存器 R01
COMR    R01     ;执行结果：R01=0F5H
```

DECA **[R]**

操作: 寄存器 R 自减 1，结果放入 ACC

周期: 1

影响标志位: Z

举例:

```
LDIA    0AH     ;ACC 赋值 0AH
LD      R01,A   ;将 ACC 的值(0AH)赋给寄存器 R01
DECA    R01     ;执行结果：ACC=(0AH-1)=09H
```

DECR **[R]**

操作: 寄存器 R 自减 1，结果放入 R

周期: 1

影响标志位: Z

举例:

```
LDIA    0AH     ;ACC 赋值 0AH
LD      R01,A   ;将 ACC 的值(0AH)赋给寄存器 R01
DECR    R01     ;执行结果：R01=(0AH-1)=09H
```

HSUBA **[R]**

操作: ACC 减 R，结果放入 ACC

周期: 1

影响标志位: C,DC,Z,OV

举例:

```
LDIA    077H    ;ACC 赋值 077H
LD      R01,A   ;将 ACC 的值(077H)赋给寄存器 R01
LDIA    080H    ;ACC 赋值 080H
HSUBA   R01     ;执行结果：ACC=(80H-77H)=09H
```

HSUBR **[R]**

操作: ACC 减 R，结果放入 R

周期: 1

影响标志位: C,DC,Z,OV

举例:

```
LDIA    077H    ;ACC 赋值 077H
LD      R01,A   ;将 ACC 的值(077H)赋给寄存器 R01
LDIA    080H    ;ACC 赋值 080H
HSUBR   R01     ;执行结果：R01=(80H-77H)=09H
```

HSUBCA **[R]**

操作: ACC 减 R 减 C，结果放入 ACC

周期: 1

影响标志位: C,DC,Z,OV

举例:

```
LDIA    077H    ;ACC 赋值 077H
LD      R01,A   ;将 ACC 的值(077H)赋给寄存器 R01
LDIA    080H    ;ACC 赋值 080H
HSUBCA  R01     ;执行结果：ACC=(80H-77H-C)=09H(C=0)
                           ACC=(80H-77H-C)=08H(C=1)
```

HSUBCR **[R]**

操作: ACC 减 R 减 C，结果放入 R

周期: 1

影响标志位: C,DC,Z,OV

举例:

```
LDIA    077H    ;ACC 赋值 077H
LD      R01,A   ;将 ACC 的值(077H)赋给寄存器 R01
LDIA    080H    ;ACC 赋值 080H
HSUBCR  R01     ;执行结果：R01=(80H-77H-C)=09H(C=0)
                           R01=(80H-77H-C)=08H(C=1)
```

INCA **[R]**

操作: 寄存器 R 自加 1，结果放入 ACC

周期: 1

影响标志位: Z

举例:

```
LDIA    0AH     ;ACC 赋值 0AH
LD      R01,A   ;将 ACC 的值(0AH)赋给寄存器 R01
INCA    R01     ;执行结果：ACC=(0AH+1)=0BH
```

INCR [R]

操作: 寄存器 R 自加 1，结果放入 R

周期: 1

影响标志位: Z

举例:

```
LDIA    0AH     ;ACC 赋值 0AH
LD      R01,A   ;将 ACC 的值(0AH)赋给寄存器 R01
INCR    R01     ;执行结果：R01=(0AH+1)=0BH
```

JP add

操作: 跳转到 add 地址

周期: 2

影响标志位: 无

举例:

```
JP      LOOP    ;跳转至名称定义为”LOOP”的子程序地址
```

LD A,[R]

操作: 将 R 的值赋给 ACC

周期: 1

影响标志位: Z

举例:

```
LD      A,R01   ;将寄存器 R0 的值赋给 ACC
LD      R02,A   ;将 ACC 的值赋给寄存器 R02，实现了数据从 R01→R02 的移动
```

LD [R],A

操作: 将 ACC 的值赋给 R

周期: 1

影响标志位: 无

举例:

```
LDIA    09H     ;给 ACC 赋值 09H
LD      R01,A   ;执行结果：R01=09H
```

LDIA i

操作: 立即数 i 赋给 ACC

周期: 1

影响标志位: 无

举例:

```
LDIA    0AH     ;ACC 赋值 0AH
```

NOP

操作: 空指令
周期: 1
影响标志位: 无
举例:

```
NOP
NOP
```

ORIA i

操作: 立即数与 ACC 进行逻辑或操作，结果赋给 ACC
周期: 1
影响标志位: Z
举例:

```
LDIA    0AH         ;ACC 赋值 0AH
ORIA    030H        ;执行结果：ACC =(0AH   or   30H)=3AH
```

ORA [R]

操作: 寄存器 R 跟 ACC 进行逻辑或运算，结果放入 ACC
周期: 1
影响标志位: Z
举例:

```
LDIA    0AH         ;给 ACC 赋值 0AH
LD      R01,A       ;将 ACC(0AH)赋给寄存器 R01
LDIA    30H         ;给 ACC 赋值 30H
ORA     R01         ;执行结果：ACC=(0AH   or   30H)=3AH
```

ORR [R]

操作: 寄存器 R 跟 ACC 进行逻辑或运算，结果放入 R
周期: 1
影响标志位: Z
举例:

```
LDIA    0AH         ;给 ACC 赋值 0AH
LD      R01,A       ;将 ACC(0AH)赋给寄存器 R01
LDIA    30H         ;给 ACC 赋值 30H
ORR     R01         ;执行结果：R01=(0AH   or   30H)=3AH
```

RET

操作: 从子程序返回
周期: 2
影响标志位: 无
举例:

```
        CALL    LOOP        ;调用子程序 LOOP
        NOP                 ;RET 指令返回后将执行这条语句
        …                   ;其它程序
LOOP:
        …                   ;子程序
        RET                 ;子程序返回
```

RET i

操作: 从子程序带参数返回，参数放入 ACC
周期: 2
影响标志位: 无
举例:

```
        CALL    LOOP        ;调用子程序 LOOP
        NOP                 ;RET 指令返回后将执行这条语句
        …                   ;其它程序
LOOP:
        …                   ;子程序
        RET     35H         ;子程序返回,ACC=35H
```

RETI

操作: 中断返回
周期: 2
影响标志位: 无
举例:

```
INT_START                   ;中断程序入口
        …                   ;中断处理程序
        RETI                ;中断返回
```

RLCA [R]

操作: 寄存器 R 带 C 循环左移一位，结果放入 ACC
周期: 1
影响标志位: C
举例:

```
        LDIA    03H         ;ACC 赋值 03H
        LD      R01,A       ;ACC 值赋给 R01,R01=03H
        RLCA    R01         ;操作结果：ACC=06H(C=0);
                                    ACC=07H(C=1)
                                    C=0
```

RLCR **[R]**

操作: 寄存器 R 带 C 循环左移一位，结果放入 R

周期: 1

影响标志位: C

举例:

```
LDIA    03H         ;ACC 赋值 03H
LD      R01,A       ;ACC 值赋给 R01,R01=03H
RLCR    R01         ;操作结果：R01=06H(C=0);
                     R01=07H(C=1);
                     C=0
```

RLA **[R]**

操作: 寄存器 R 不带 C 循环左移一位，结果放入 ACC

周期: 1

影响标志位: 无

举例:

```
LDIA    03H         ;ACC 赋值 03H
LD      R01,A       ;ACC 值赋给 R01,R01=03H
RLA     R01         ;操作结果：ACC=06H
```

RLR **[R]**

操作: 寄存器 R 不带 C 循环左移一位，结果放入 R

周期: 1

影响标志位: 无

举例:

```
LDIA    03H         ;ACC 赋值 03H
LD      R01,A       ;ACC 值赋给 R01,R01=03H
RLR     R01         ;操作结果：R01=06H
```

RRCA **[R]**

操作: 寄存器 R 带 C 循环右移一位，结果放入 ACC

周期: 1

影响标志位: C

举例:

```
LDIA    03H         ;ACC 赋值 03H
LD      R01,A       ;ACC 值赋给 R01,R01=03H
RRCA    R01         ;操作结果：ACC=01H(C=0);
                     ACC=081H(C=1);
                     C=1
```

RRCR **[R]**

操作: 寄存器 R 带 C 循环右移一位，结果放入 R

周期: 1

影响标志位: C

举例:

```
LDIA    03H     ;ACC 赋值 03H
LD      R01,A   ;ACC 值赋给 R01,R01=03H
RRCR    R01     ;操作结果：R01=01H(C=0);
                 R01=81H(C=1);
                 C=1
```

RRA **[R]**

操作: 寄存器 R 不带 C 循环右移一位，结果放入 ACC

周期: 1

影响标志位: 无

举例:

```
LDIA    03H     ;ACC 赋值 03H
LD      R01,A   ;ACC 值赋给 R01,R01=03H
RRA     R01     ;操作结果：ACC=81H
```

RRR **[R]**

操作: 寄存器 R 不带 C 循环右移一位，结果放入 R

周期: 1

影响标志位: 无

举例:

```
LDIA    03H     ;ACC 赋值 03H
LD      R01,A   ;ACC 值赋给 R01,R01=03H
RRR     R01     ;操作结果：R01=81H
```

SET **[R]**

操作: 寄存器 R 所有位置 1

周期: 1

影响标志位: 无

举例:

```
SET     R01     ;操作结果：R01=0FFH
```

SETB **[R],b**

操作: 寄存器 R 的第 b 位置 1

周期: 1

影响标志位: 无

举例:

```
CLR     R01     ;R01=0
SETB    R01,3   ;操作结果：R01=08H
```

STOP

操作: 进入休眠状态

周期: 1

影响标志位: TO，PD

举例:

```
STOP                    ;芯片进入省电模式，CPU、振荡器停止工作，IO 口保持原来状态
```

SUBIA i

操作: 立即数 i 减 ACC，结果放入 ACC

周期: 1

影响标志位: C,DC,Z,OV

举例:

```
LDIA    077H            ;ACC 赋值 77H
SUBIA   80H             ;操作结果：ACC=80H-77H=09H
```

SUBA [R]

操作: 寄存器 R 减 ACC，结果放入 ACC

周期: 1

影响标志位: C,DC,Z,OV

举例:

```
LDIA    080H            ;ACC 赋值 80H
LD      R01,A           ;ACC 的值赋给 R01，R01=80H
LDIA    77H             ;ACC 赋值 77H
SUBA    R01             ;操作结果：ACC=80H-77H=09H
```

SUBR [R]

操作: 寄存器 R 减 ACC，结果放入 R

周期: 1

影响标志位: C,DC,Z,OV

举例:

```
LDIA    080H            ;ACC 赋值 80H
LD      R01,A           ;ACC 的值赋给 R01，R01=80H
LDIA    77H             ;ACC 赋值 77H
SUBR    R01             ;操作结果：R01=80H-77H=09H
```

SUBCA **[R]**

操作: 寄存器 R 减 ACC 减 C，结果放入 ACC

周期: 1

影响标志位: C,DC,Z,OV

举例:

```
LDIA    080H    ;ACC 赋值 80H
LD      R01,A   ;ACC 的值赋给 R01，R01=80H
LDIA    77H     ;ACC 赋值 77H
SUBCA   R01     ;操作结果：ACC=80H-77H-C=09H(C=0);
                          ACC=80H-77H-C=08H(C=1);
```

SUBCR **[R]**

操作: 寄存器 R 减 ACC 减 C，结果放入 R

周期: 1

影响标志位: C,DC,Z,OV

举例:

```
LDIA    080H    ;ACC 赋值 80H
LD      R01,A   ;ACC 的值赋给 R01，R01=80H
LDIA    77H     ;ACC 赋值 77H
SUBCR   R01     ;操作结果：R01=80H-77H-C=09H(C=0)
                          R01=80H-77H-C=08H(C=1)
```

SWAPA **[R]**

操作: 寄存器 R 高低半字节交换，结果放入 ACC

周期: 1

影响标志位: 无

举例:

```
LDIA    035H    ;ACC 赋值 35H
LD      R01,A   ;ACC 的值赋给 R01，R01=35H
SWAPA   R01     ;操作结果：ACC=53H
```

SWAPR **[R]**

操作: 寄存器 R 高低半字节交换，结果放入 R

周期: 1

影响标志位: 无

举例:

```
LDIA    035H    ;ACC 赋值 35H
LD      R01,A   ;ACC 的值赋给 R01，R01=35H
SWAPR   R01     ;操作结果：R01=53H
```

SZB **[R],b**

操作: 判断寄存器 R 的第 b 位，为 0 间跳，否则顺序执行

周期: 1 or 2

影响标志位: 无

举例:

```
SZB     R01,3       ;判断寄存器 R01 的第 3 位
JP      LOOP        ;R01 的第 3 位为 1 才执行这条语句，跳转至 LOOP
JP      LOOP1       ;R01 的第 3 位为 0 时间跳，执行这条语句，跳转至 LOOP1
```

SNZB **[R],b**

操作: 判断寄存器 R 的第 b 位，为 1 间跳，否则顺序执行

周期: 1 or 2

影响标志位: 无

举例:

```
SNZB    R01,3       ;判断寄存器 R01 的第 3 位
JP      LOOP        ;R01 的第 3 位为 0 才执行这条语句，跳转至 LOOP
JP      LOOP1       ;R01 的第 3 位为 1 时间跳，执行这条语句，跳转至 LOOP1
```

SZA **[R]**

操作: 将寄存器 R 的值赋给 ACC，若 R 为 0 则间跳，否则顺序执行

周期: 1 or 2

影响标志位: 无

举例:

```
SZA     R01         ;R01→ACC
JP      LOOP        ;R01 不为 0 时执行这条语句，跳转至 LOOP
JP      LOOP1       ;R01 为 0 时间跳，执行这条语句，跳转至 LOOP1
```

SZR **[R]**

操作: 将寄存器 R 的值赋给 R，若 R 为 0 则间跳，否则顺序执行

周期: 1 or 2

影响标志位: 无

举例:

```
SZR     R01         ;R01→R01
JP      LOOP        ;R01 不为 0 时执行这条语句，跳转至 LOOP
JP      LOOP1       ;R01 为 0 时间跳执行这条语句，跳转至 LOOP1
```

SZINCA **[R]**

操作: 将寄存器 R 自加 1，结果放入 ACC，若结果为 0，则跳过下一条语句，否则顺序执行

周期: 1 or 2

影响标志位: 无

举例:

```
SZINCA    R01       ;R01+1→ACC
JP        LOOP      ;ACC 不为 0 时执行这条语句，跳转至 LOOP
JP        LOOP1     ;ACC 为 0 时执行这条语句，跳转至 LOOP1
```

SZINCR **[R]**

操作: 将寄存器 R 自加 1，结果放入 R，若结果为 0，则跳过下一条语句，否则顺序执行

周期: 1 or 2

影响标志位: 无

举例:

```
SZINCR    R01       ;R01+1→R01
JP        LOOP      ; R01 不为 0 时执行这条语句，跳转至 LOOP
JP        LOOP1     ; R01 为 0 时执行这条语句，跳转至 LOOP1
```

SZDECA **[R]**

操作: 将寄存器 R 自减 1，结果放入 ACC，若结果为 0，则跳过下一条语句，否则顺序执行

周期: 1 or 2

影响标志位: 无

举例:

```
SZDECA    R01       ;R01-1→ACC
JP        LOOP      ;ACC 不为 0 时执行这条语句，跳转至 LOOP
JP        LOOP1     ;ACC 为 0 时执行这条语句，跳转至 LOOP1
```

SZDECR **[R]**

操作: 将寄存器 R 自减 1，结果放入 R，若结果为 0，则跳过下一条语句，否则顺序执行

周期: 1 or 2

影响标志位: 无

举例:

```
SZDECR    R01       ;R01-1→R01
JP        LOOP      ; R01 不为 0 时执行这条语句，跳转至 LOOP
JP        LOOP1     ; R01 为 0 时执行这条语句，跳转至 LOOP1
```

TABLE **[R]**

操作: 查表，查表结果低 8 位放入 R，高位放入专用寄存器 TABLE_SPH

周期: 2

影响标志位: 无

举例:

```
LDIA    01H             ;ACC 赋值 01H
LD      TABLE_SPH,A     ;ACC 值赋给表格高位地址，TABLE_SPH=1
LDIA    015H            ;ACC 赋值 15H
LD      TABLE_SPL,A     ;ACC 值赋给表格地位地址，TABLE_SPL=15H
TABLE   R01             ;查表 0115H 地址，操作结果：TABLE_DATAH=12H，R01=34H
…
ORG     0115H
DW      1234H
```

TABLEA

操作: 查表，查表结果低 8 位放入 ACC，高位放入专用寄存器 TABLE_SPH

周期: 2

影响标志位: 无

举例:

```
LDIA    01H             ;ACC 赋值 01H
LD      TABLE_SPH,A     ;ACC 值赋给表格高位地址，TABLE_SPH=1
LDIA    015H            ;ACC 赋值 15H
LD      TABLE_SPL,A     ;ACC 值赋给表格地位地址，TABLE_SPL=15H
TABLEA                  ;查表 0115H 地址，操作结果：TABLE_DATAH=12H，ACC=34H
…
ORG     0115H
DW      1234H
```

TESTZ **[R]**

操作: 将 R 的值赋给 R,用以影响 Z 标志位

周期: 1

影响标志位: Z

举例:

```
TESTZ   R0              ;将寄存器 R0 的值赋给 R0，用于影响 Z 标志位
SZB     STATUS,Z        ;判断 Z 标志位，为 0 间跳
JP      Add1            ;当寄存器 R0 为 0 的时候跳转至地址 Add1
JP      Add2            ;当寄存器 R0 不为 0 的时候跳转至地址 Add2
```

XORIA **i**

操作: 立即数与 ACC 进行逻辑异或运算，结果放入 ACC

周期: 1

影响标志位: Z

举例:

```
LDIA    0AH     ;ACC 赋值 0AH
XORIA   0FH     ;执行结果：ACC=05H
```

XORA **[R]**

操作: 寄存器 R 与 ACC 进行逻辑异或运算，结果放入 ACC

周期: 1

影响标志位: Z

举例:

```
LDIA    0AH     ;ACC 赋值 0AH
LD      R01,A   ;ACC 值赋给 R01,R01=0AH
LDIA    0FH     ;ACC 赋值 0FH
XORA    R01     ;执行结果：ACC=05H
```

XORR **[R]**

操作: 寄存器 R 与 ACC 进行逻辑异或运算，结果放入 R

周期: 1

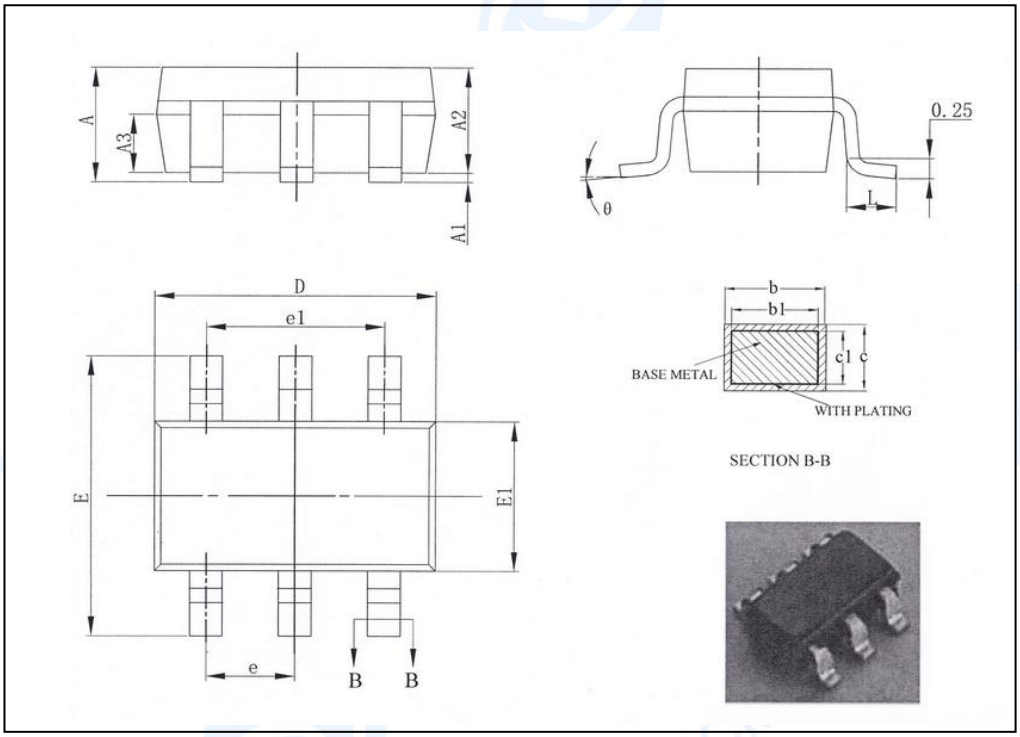
影响标志位: Z

举例:

```
LDIA    0AH     ;ACC 赋值 0AH
LD      R01,A   ;ACC 值赋给 R01,R01=0AH
LDIA    0FH     ;ACC 赋值 0FH
XORR    R01     ;执行结果：R01=05H
```

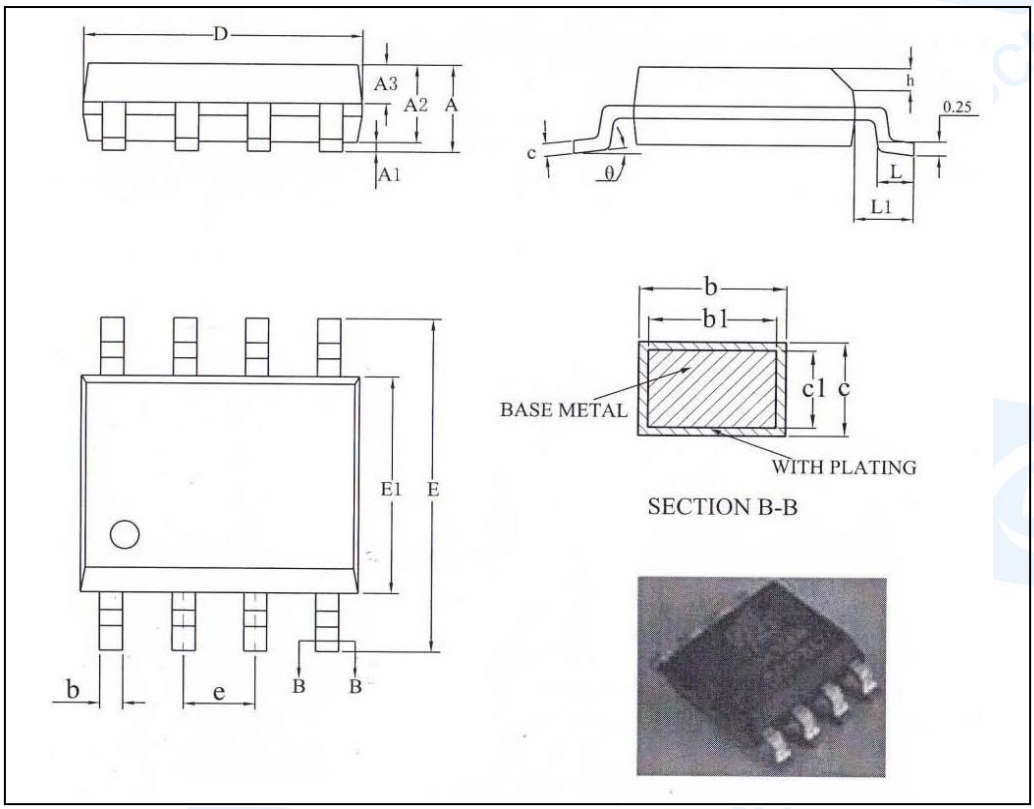
14. 封装

14.1 SOT23-6



Symbol	Millimeter		
	Min	Nom	Max
A	-	-	1.25
A1	0.04	-	0.10
A2	1.00	1.10	1.20
A3	0.55	0.65	0.75
b	0.38	-	0.48
b1	0.37	0.40	0.43
c	0.11	-	0.21
c1	0.10	0.13	0.16
D	2.72	2.92	3.12
E	2.60	2.80	3.00
E1	1.40	1.60	1.80
e	0.95BSC		
e1	1.90BSC		
L	0.30	-	0.60
θ	0	-	8°

14.2 SOP8



Symbol	Millimeter		
	Min	Nom	Max
A	-	-	1.75
A1	0.10	-	0.225
A2	1.30	1.40	1.50
A3	0.60	0.65	0.70
b	0.39	-	0.47
b1	0.38	0.41	0.44
c	0.20	-	0.24
c1	0.19	0.20	0.21
D	4.80	4.90	5.00
E	5.80	6.00	6.20
E1	3.80	3.90	4.00
e	1.27BSC		
h	0.25	-	0.50
L	0.5	-	0.80
L1	1.05REF		
θ	0	-	8°

15. 版本修订说明

版本号	时间	修改内容
V1.0	2019 年 9 月	初始版本