

Шифраторы

Шифратор (кодер) - преобразователь позиционного десятичного кода в параллельный двоичный.

Шифраторы используются во всех устройствах управления, которые работают на двоичной логике, но для удобства оператора имеют десятичную клавиатуру.

Полный шифратор имеет 2^n входов и n выходов (рис. 1, а).

Неполный шифратор - имеющий менее 2^n входов и n выходов (рис. 1, б).

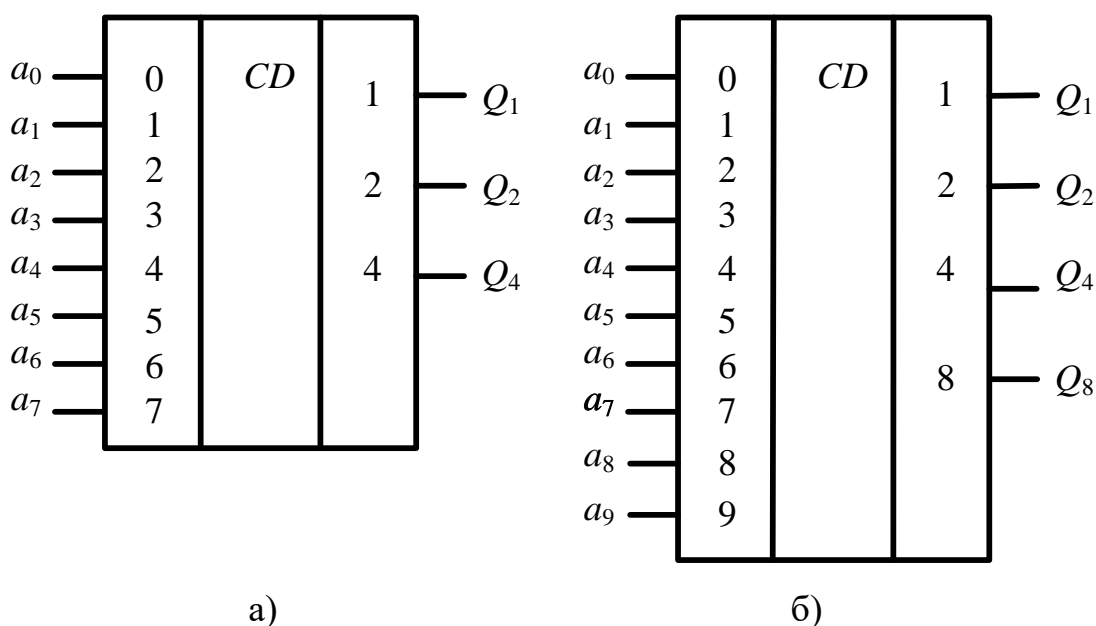


Рис. 1. Условное графическое обозначение шифраторов: а – полный шифратор на 3 выхода; б – неполный шифратор на 4 выхода.

Рабочим режимом шифратора является состояние, когда активный сигнал подан только на один вход шифратора. Каким образом обеспечивается такой режим – это отдельный вопрос, связанный с организацией приоритетов (выходит за рамки данной темы).

Полный шифратор на 3 выхода

УГО данного шифратора представлено на рис. 1,а. Составим таблицу рабочих состояний шифратора – это те строки, в которых активный сигнал, равный 1, подается **только на один** вход шифратора. То есть из 256 строк полной таблицы истинности оставим **только 8 строк**, отвечающих принципу работы шифратора (таблица 1).

Таблица состояний полного шифратора на 3 выхода

| Обозначения входов | | | | | | | | Обозначения выходов | | |
|--------------------|-------|-------|-------|-------|-------|-------|-------|---------------------|-------|-------|
| 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 | 4 | 2 | 1 |
| Сигналы на входах | | | | | | | | Сигналы на выходах | | |
| a_7 | a_6 | a_5 | a_4 | a_3 | a_2 | a_1 | a_0 | Q_4 | Q_2 | Q_1 |
| 0 | 0 | 0 | 0 | 0 | 0 | 0 | 1 | 0 | 0 | 0 |
| 0 | 0 | 0 | 0 | 0 | 0 | 1 | 0 | 0 | 0 | 1 |
| 0 | 0 | 0 | 0 | 0 | 1 | 0 | 0 | 0 | 1 | 0 |
| 0 | 0 | 0 | 0 | 1 | 0 | 0 | 0 | 0 | 1 | 1 |
| 0 | 0 | 0 | 1 | 0 | 0 | 0 | 0 | 1 | 0 | 0 |
| 0 | 0 | 1 | 0 | 0 | 0 | 0 | 0 | 1 | 0 | 1 |
| 0 | 1 | 0 | 0 | 0 | 0 | 0 | 0 | 1 | 1 | 0 |
| 1 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 1 | 1 | 1 |

Анализ таблицы 1 показывает:

$Q_4=1$, если $a_7=1$ или $a_6=1$ или $a_5=1$ или $a_4=1$, т.е.

$$Q_4=a_7+a_6+a_5+a_4; \quad (1)$$

$Q_2=1$, если $a_7=1$ или $a_6=1$ или $a_3=1$ или $a_2=1$, т.е.

$$Q_2=a_7+a_6+a_3+a_2; \quad (2)$$

$Q_1=1$, если $a_7=1$ или $a_5=1$ или $a_3=1$ или $a_1=1$, т.е.

$$Q_1=a_7+a_5+a_3+a_1. \quad (3)$$

Логическая схема, соответствующая совокупности логических выражений (1), (2) и (3), представлена на рис. 2. Здесь сигнал a_0 на входе «0» шифратора не подается ни на один логический элемент, так как при $a_0=1$ на выходах будет код 000₂, т.е. на выходах всех логических элементов ИЛИ будут логические нули.

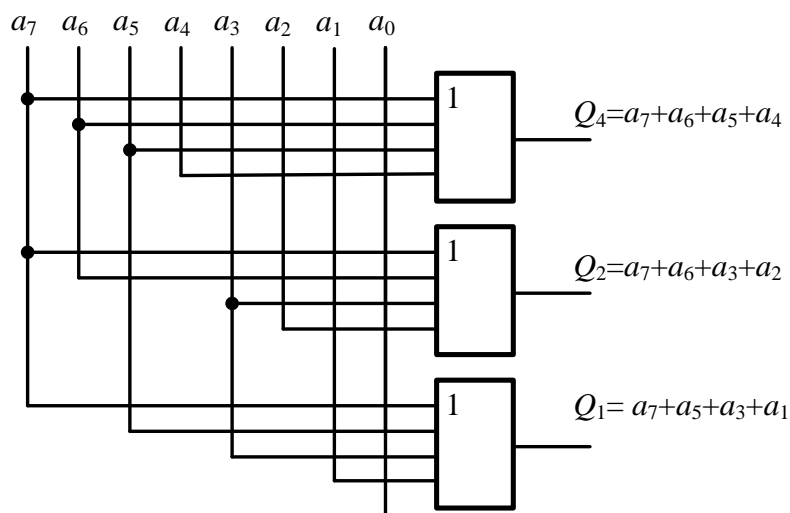


Рис. 2. Функциональная схема полного шифратора на 3 выхода

Неполный шифратор на 4 выхода

УГО данного шифратора представлено на рис. 1,б. Составим таблицу рабочих состояний данного шифратора – это те строки, в которых активный сигнал, равный 1, подается *только на один* из десяти входов шифратора. То есть из 256 строк таблицы истинности оставим *только 10 строк*, соответствующих десятичным цифрам (таблица 2).

Таблица 2

Таблица состояний неполного шифратора на 4 выхода

| Обозначения входов | | | | | | | | | | Обозначения выходов | | | |
|--------------------|-------|-------|-------|-------|-------|-------|-------|-------|-------|---------------------|-------|-------|-------|
| 9 | 8 | 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 | 8 | 4 | 2 | 1 |
| Сигналы на входах | | | | | | | | | | Сигналы на выходах | | | |
| a_9 | a_8 | a_7 | a_6 | a_5 | a_4 | a_3 | a_2 | a_1 | a_0 | Q_8 | Q_4 | Q_2 | Q_1 |
| 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 1 | 0 | 0 | 0 | 0 |
| 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 1 | 0 | 0 | 0 | 0 | 1 |
| 0 | 0 | 0 | 0 | 0 | 0 | 0 | 1 | 0 | 0 | 0 | 0 | 1 | 0 |
| 0 | 0 | 0 | 0 | 0 | 0 | 1 | 0 | 0 | 0 | 0 | 0 | 1 | 1 |
| 0 | 0 | 0 | 0 | 0 | 1 | 0 | 0 | 0 | 0 | 0 | 1 | 0 | 0 |
| 0 | 0 | 0 | 0 | 1 | 0 | 0 | 0 | 0 | 0 | 0 | 1 | 0 | 1 |
| 0 | 0 | 0 | 1 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 1 | 1 | 0 |
| 0 | 0 | 1 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 1 | 1 | 1 |
| 0 | 1 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 1 | 0 | 0 | 0 |
| 1 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 1 | 0 | 0 | 1 |

Проанализируем полученную таблицу:

$Q_8=1$, если $a_9=1$ или $a_8=1$, т.е.

$$Q_8=a_9+a_8; \quad (4)$$

$Q_4=1$, если $a_7=1$ или $a_6=1$ или $a_5=1$ или $a_4=1$, т.е.

$$Q_4=a_7+a_6+a_5+a_4; \quad (5)$$

$Q_2=1$, если $a_7=1$ или $a_6=1$ или $a_3=1$ или $a_2=1$, т.е.

$$Q_2=a_7+a_6+a_3+a_2; \quad (6)$$

$Q_1=1$, если $a_9=1$ или $a_7=1$ или $a_5=1$ или $a_3=1$ или $a_1=1$, т.е.

$$Q_1=a_9+a_7+a_5+a_3+a_1. \quad (7)$$

Совокупности логических выражений (4), (5), (6) и (7) соответствует функциональная логическая схема, показанная на рис. 3.

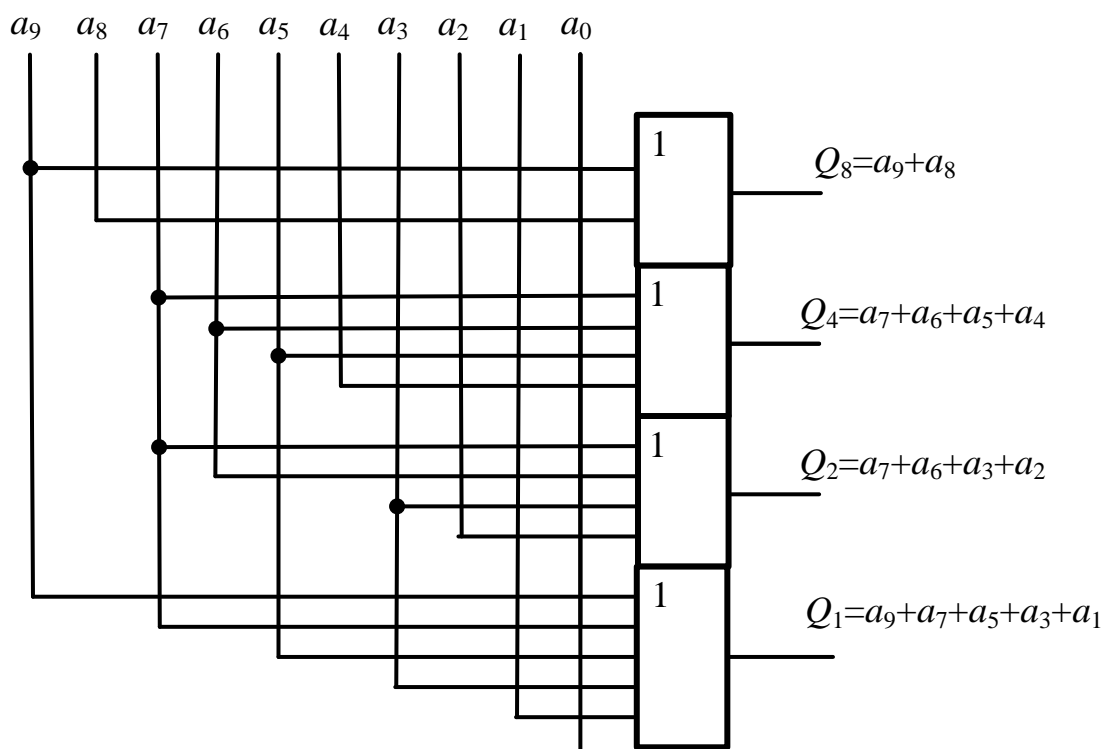


Рис. 3. Функциональная схема неполного шифратора на 4 выхода

На рис. 4 показан пример подачи информации на схему. При появлении сигнала логической единицы на одном из десяти входов на четырех выходах шифратора будет присутствовать соответствующее двоичное число. Например, сигнал логической единицы подан на вход 7 (сигнал $a_7=1$, остальные входные сигналы нулевые). Тогда на выходах логических элементов $DD1, DD2, DD3$ будут сигналы логических единиц, а на выходе элемента $DD4$ – сигнал логического нуля. Таким образом, на выходах 8, 4, 2, 1 шифратора мы получим двоичное число $0111_2 = 7_{10}$.

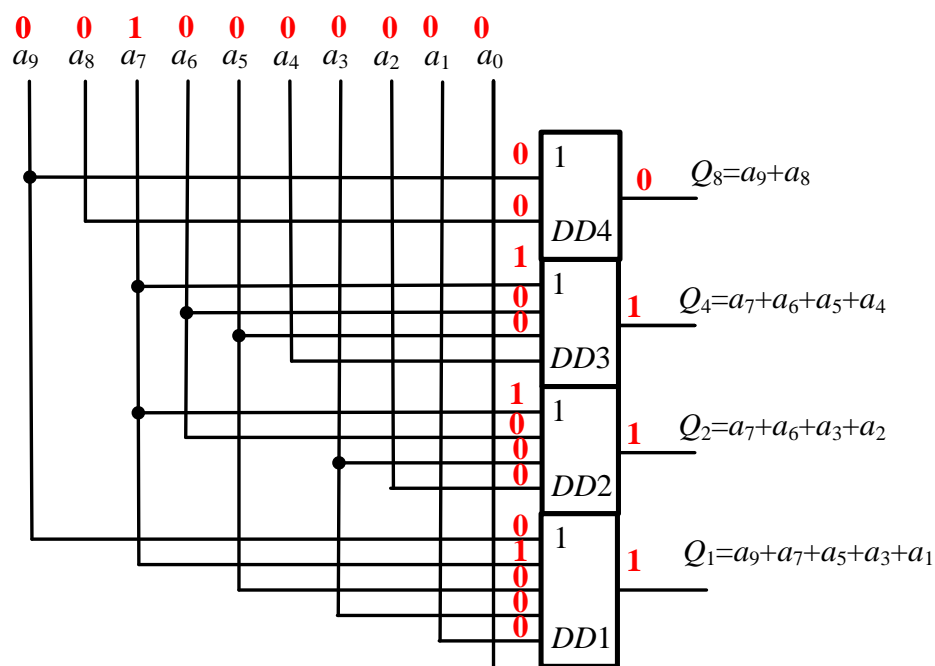


Рис. 4. Получение кода 7 на неполном шифраторе

Синтез схем шифратора в различных базисах

Все предыдущие схемы реализованы на логических элементах ИЛИ (иногда говорят «в базисе ИЛИ»). УГО шифратора при этом самое лаконичное – и входы и выходы имеют активный уровень логической 1.

Шифратор на элементах ИЛИ-НЕ

Функциональная схема такого шифратора представлена на рис. 5, на примере полного шифратора. Формулы для его выходов (8) - (11) аналогичны выражениям (4) – (7), но берётся инверсия, поэтому сигналы на выходах обозначаются \overline{Q}_8 , \overline{Q}_4 , \overline{Q}_2 и \overline{Q}_1 . Следовательно, на УГО такого шифратора (рис. 6) будут инверсные выходы – полученный двоичный код является инверсным – таблица 3. Обозначения выводов («8», «4», «2» и «1») остаются такими же, как и раньше, и выполняют ту же функцию – указывают вес двоичного разряда в получаемом коде.

$$\overline{Q}_8 = \overline{a_8 + a_9} \quad (8)$$

$$\overline{Q}_4 = \overline{a_7 + a_6 + a_5 + a_4} \quad (9)$$

$$\overline{Q}_2 = \overline{a_7 + a_6 + a_3 + a_2} \quad (10)$$

$$\overline{Q}_1 = \overline{a_9 + a_7 + a_5 + a_3 + a_1} \quad (11)$$

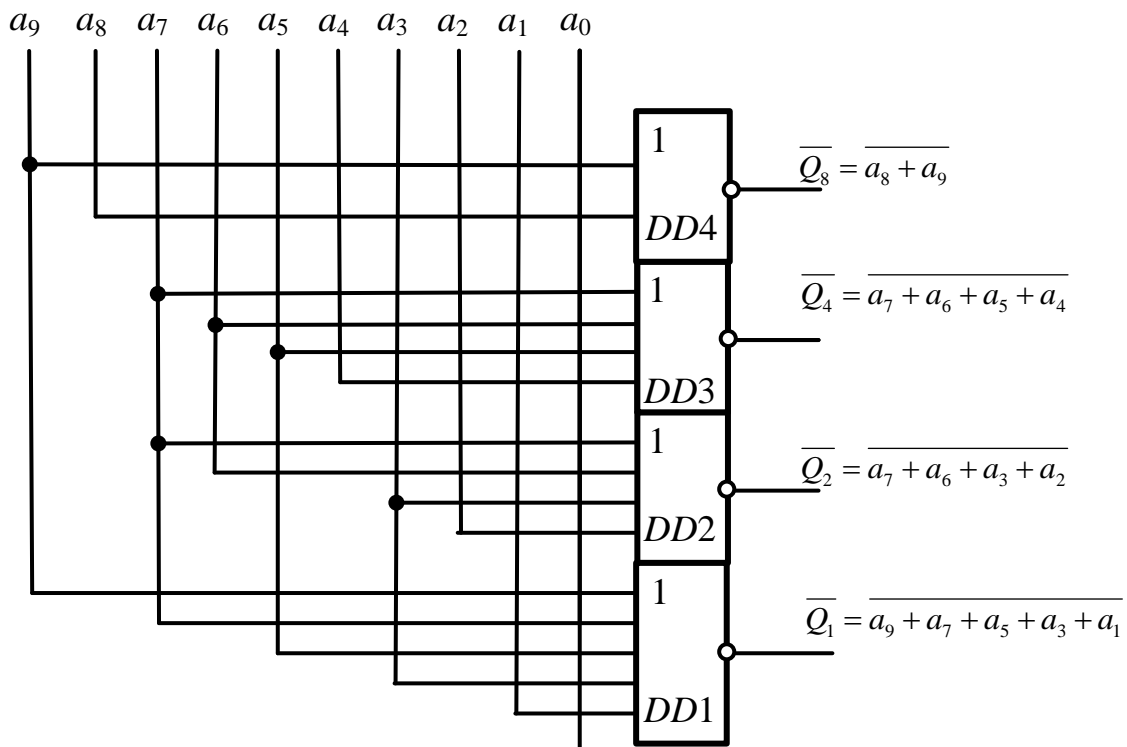


Рис. 5. Функциональная схема полного шифратора в базисе ИЛИ-НЕ

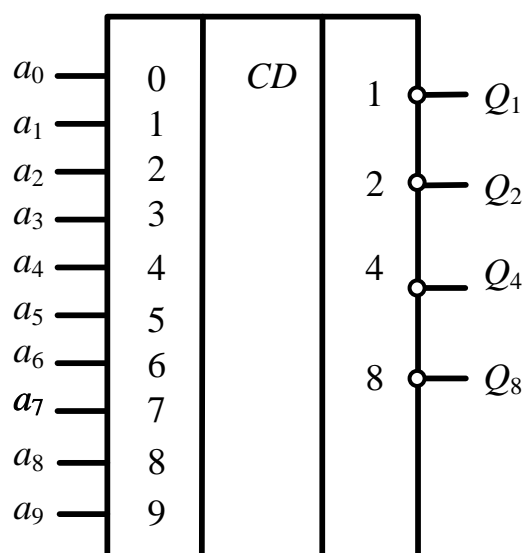


Рис. 6. УГО полного шифратора с нулевым активным уровнем выходов

Таблица 3

Таблица состояний неполного шифратора на 4 выхода
с активным состоянием выходов, равным логическому 0

| Обозначения входов | | | | | | | | | | Обозначения выходов | | | |
|--------------------|-------|-------|-------|-------|-------|-------|-------|-------|-------|---------------------|------------------|------------------|------------------|
| 9 | 8 | 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 | 8 | 4 | 2 | 1 |
| Сигналы на входах | | | | | | | | | | Сигналы на выходах | | | |
| a_9 | a_8 | a_7 | a_6 | a_5 | a_4 | a_3 | a_2 | a_1 | a_0 | $\overline{Q_8}$ | $\overline{Q_4}$ | $\overline{Q_2}$ | $\overline{Q_1}$ |
| 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 1 | 1 | 1 | 1 | 1 |
| 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 1 | 0 | 1 | 1 | 1 | 0 |
| 0 | 0 | 0 | 0 | 0 | 0 | 0 | 1 | 0 | 0 | 1 | 1 | 0 | 1 |
| 0 | 0 | 0 | 0 | 0 | 0 | 1 | 0 | 0 | 0 | 1 | 1 | 0 | 0 |
| 0 | 0 | 0 | 0 | 0 | 1 | 0 | 0 | 0 | 0 | 1 | 0 | 1 | 1 |
| 0 | 0 | 0 | 0 | 1 | 0 | 0 | 0 | 0 | 0 | 1 | 0 | 1 | 0 |
| 0 | 0 | 0 | 1 | 0 | 0 | 0 | 0 | 0 | 0 | 1 | 0 | 0 | 1 |
| 0 | 0 | 1 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 1 | 0 | 0 | 0 |
| 0 | 1 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 1 | 1 | 1 |
| 1 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 1 | 1 | 0 |

Пример подачи информации представлен на рис. 7. Как и ранее (см. рис. 4) сигнал логической единицы подан на вход 7 (сигнал $a_7=1$, остальные входные сигналы нулевые). Тогда на выходах логических элементов ИЛИ-НЕ $DD1, DD2, DD3$ на рис. 7 будут сигналы логических нулей, а на выходе элемента $DD4$ – сигнал логической единицы. Таким образом, на выходах 8, 4, 2, 1 шифратора с инверсными выходами получается двоичное число 1000_2 – инверсный код для $0111_2 = 7_{10}$. Для получения прямого кода сигнал с каждого выхода шифратора необходимо будет проинвертировать.

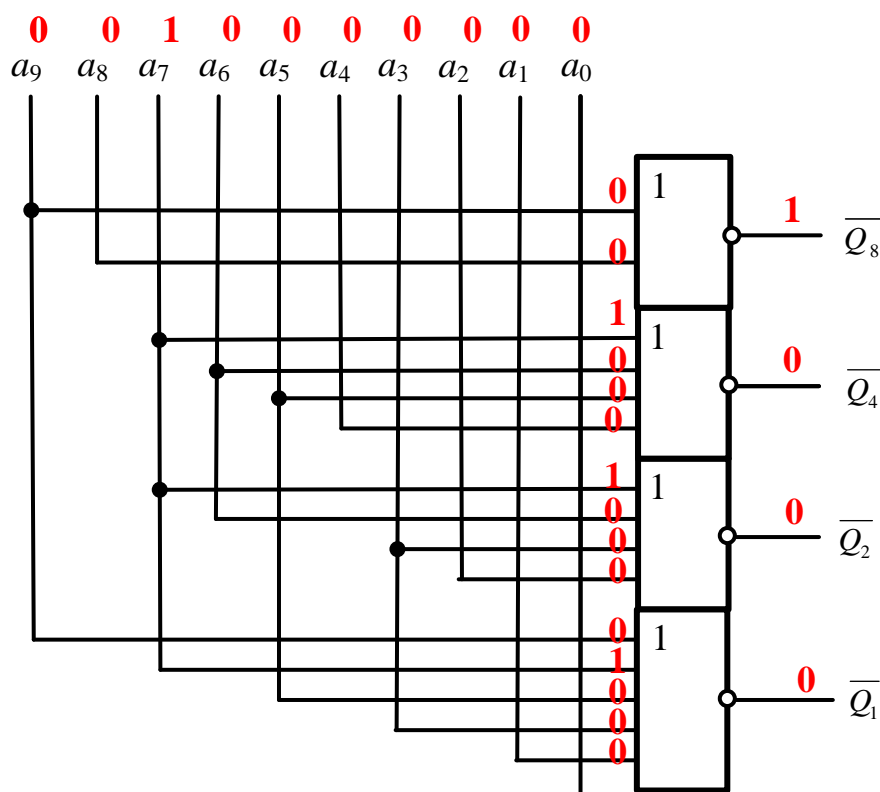


Рис. 7. Пример работы шифратора, реализованного в базисе ИЛИ-НЕ

Шифратор на элементах И-НЕ

Согласно правилу де Моргана функция ИЛИ над «прямыми» величинами тождественна функции И-НЕ над инверсными величинами. Поэтому при синтезе шифратора в базисе И-НЕ формулы (4) – (7) преобразуются к виду (12) – (15):

$$\overline{Q}_8 = \overline{a_9 \& a_8}, \quad (12)$$

$$\overline{Q}_4 = \overline{a_7 \& a_6 \& a_5 \& a_4}, \quad (13)$$

$$\overline{Q}_2 = \overline{a_7 \& a_6 \& a_3 \& a_2}, \quad (14)$$

$$\overline{Q}_1 = \overline{a_9 \& a_7 \& a_5 \& a_3 \& a_1}. \quad (15)$$

Им соответствует схема, представленная на рис. 8, и таблица 4. Но теперь активный уровень входных сигналов будет нулевым, что соответствует инверсным входам на УГО шифратора (рис. 9). При этом, согласно формулам (12) – (15) активный уровень выходных сигналов остаётся единичным. Пример работы схемы приведён на рис. 10. Как и во всех предыдущих примерах, активный входной сигнал подан на вход 7 (сигнал $a_7=0$, остальные входные сигналы единичные). Тогда на выходах логических элементов И-НЕ DD1, DD2, DD3 на рис. 7 будут сигналы логических единиц, а на выходе элемента DD4 – сигнал логического нуля. Таким образом, на выходах 8, 4, 2, 1 шифратора получается двоичное число $0111_2 = 7_{10}$.

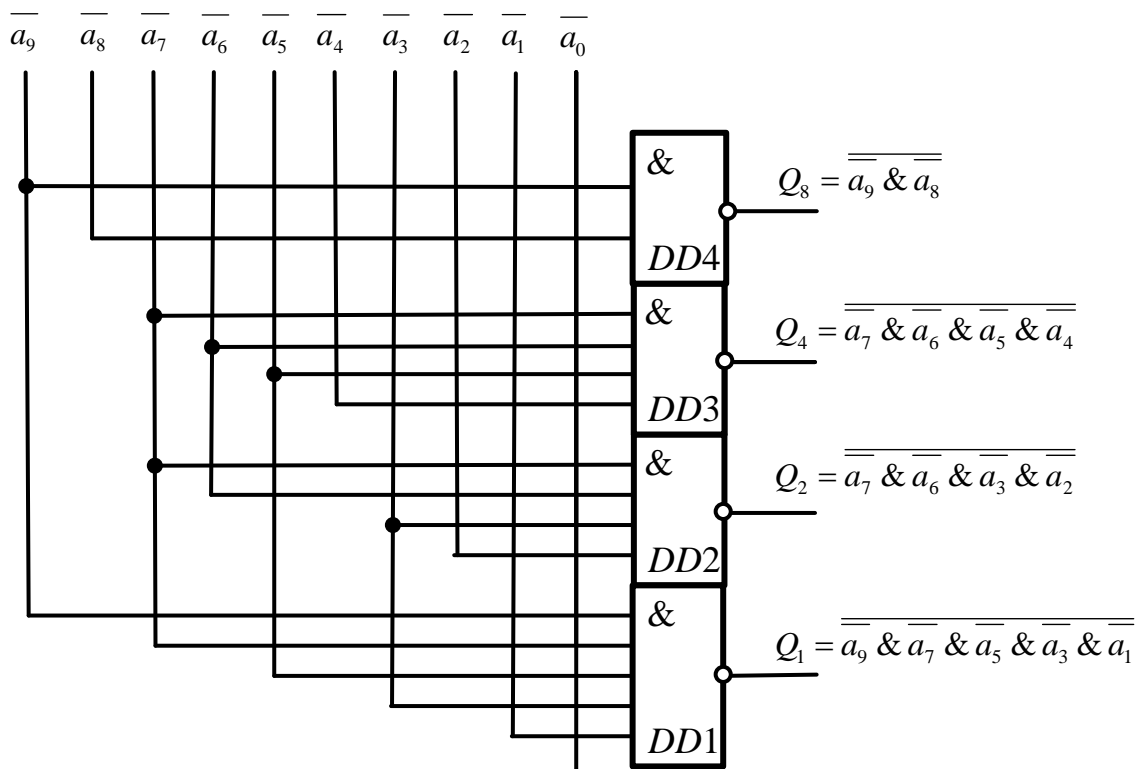


Рис. 8. Функциональная схема шифратора на элементах И-НЕ

Таблица 4

Таблица состояний неполного шифратора на 4 выхода
с нулевым активным уровнем входных сигналов

$$Q_8 = \overline{\overline{\& a_8}}$$

| Обозначения входов | | | | | | | | | | Обозначения выходов | | | |
|--------------------|------------------|------------------|------------------|------------------|------------------|------------------|------------------|------------------|------------------|---------------------|-------|-------|-------|
| 9 | 8 | 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 | 8 | 4 | 2 | 1 |
| Сигналы на входах | | | | | | | | | | Сигналы на выходах | | | |
| $\overline{a_9}$ | $\overline{a_8}$ | $\overline{a_7}$ | $\overline{a_6}$ | $\overline{a_5}$ | $\overline{a_4}$ | $\overline{a_3}$ | $\overline{a_2}$ | $\overline{a_1}$ | $\overline{a_0}$ | Q_8 | Q_4 | Q_2 | Q_1 |
| 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 0 | 0 | 0 | 0 | 0 |
| 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 0 | 1 | 0 | 0 | 0 | 1 |
| 1 | 1 | 1 | 1 | 1 | 1 | 1 | 0 | 1 | 1 | 0 | 0 | 1 | 0 |
| 1 | 1 | 1 | 1 | 1 | 1 | 0 | 1 | 1 | 1 | 0 | 0 | 1 | 1 |
| 1 | 1 | 1 | 1 | 1 | 0 | 1 | 1 | 1 | 1 | 0 | 1 | 0 | 0 |
| 1 | 1 | 1 | 1 | 0 | 1 | 1 | 1 | 1 | 1 | 0 | 1 | 0 | 1 |
| 1 | 1 | 1 | 0 | 1 | 1 | 1 | 1 | 1 | 1 | 0 | 1 | 1 | 0 |
| 1 | 1 | 0 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 0 | 1 | 1 | 1 |
| 1 | 0 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 0 | 0 | 0 |
| 0 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 0 | 0 | 1 |

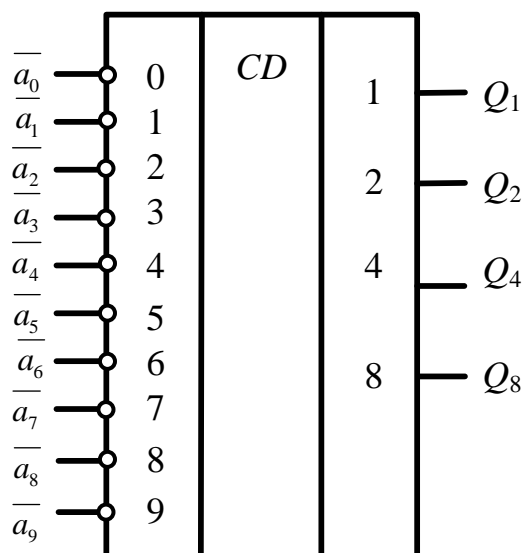


Рис. 9. УГО шифратора с нулевым активным уровнем входных сигналов

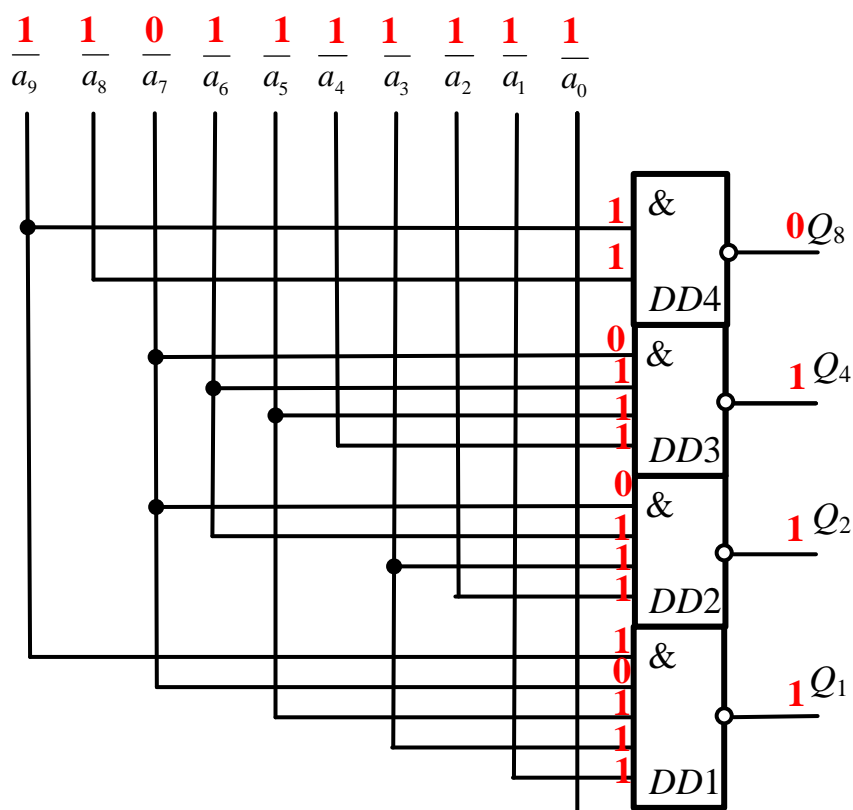


Рис. 10. Пример работы шифратора в базисе И-НЕ

Микросхемы шифраторов

Микросхема К155ИВ3 (К555ИВ3) (рис. 11) - неполный приоритетный шифратор. В исходном состоянии на всех входах и выходах сформированы сигналы логической 1, являющиеся неактивным уровнем. При подаче на любой из входов активного уровня логического 0 на выходах шифратора формируется инверсный код номера входа, на который подан логический 0.

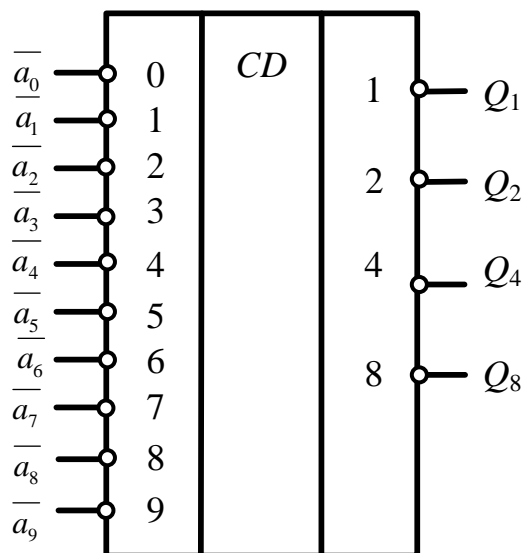


Рис. 11. УГО шифратора K155ИБ3 (K555ИБ3)

Микросхема K155ИБ1 (K555ИБ1) (рис. 12) - полный приоритетный шифратор.

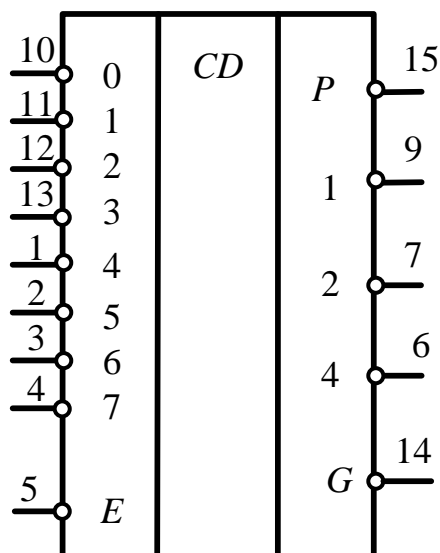


Рис. 12. УГО шифратора K155ИБ1 (K555ИБ1)

Помимо основной части, рассмотренной выше, данная ИС имеет дополнительные внутренние логические схемы и соответствующие им выходы с нулевым активным уровнем:

- **вход разрешения E .** Если на него подана логическая 1, на всех выходах формируется уровень логической 1. Если $E=0$, то шифратор активизируется. При этом начинают функционировать все его выходы.
- **выход G** – признак подачи входного сигнала. Он переводится в активное нулевое состояние, если на один из информационных входов («0» - «7») шифратора подан активный нулевой сигнал.
- **выход P** - предназначен для каскадного соединения шифраторов. Если шифратор принял активный сигнал на один из информационных входов («0» - «7»), то сигналом $P = 1$ он запрещает работу остальным схемам.

В таблице 5 приведены все рабочие состояния ИС:

- При $E=1$ шифратор неактивен и формирует на всех своих выходах логическую 1 независимо от того, что подаётся на остальные входы (\times обозначает «любое состояние»);
- При $E=0$ шифратор активен, возможны следующие ситуации:
 - ни на один из информационных входов («0» - «7») не поступает нулевой сигнал - тогда на всех кодовых выходах («4», «2», «1») формируются логические 1;
 - когда на информационные входы («0» - «7») поступает только один активный (нулевой) сигнал, тогда на кодовых выходах («4», «2», «1») формируется инверсный двоичный код номера активного входа;
 - когда на информационные входы («0» - «7») поступают несколько активных (нулевых) сигнала, тогда на кодовых выходах («4», «2», «1») формируется инверсный двоичный код активного входа с наибольшим номером, поскольку вход «7» имеет наивысший приоритет (схема анализа приоритета – это *отдельная тема*, здесь она не рассматривается).

Таблица 5

Состояния шифратора K155ИВ1

| | Входы | | | | | | | | | Выходы | | | | |
|--------------------------|----------|----------|----------|----------|----------|-----------|-----------|-----------|-----------|-----------|----------|----------|----------|-----------|
| | E | 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 | P | 4 | 2 | 1 | G |
| <i>Номера выводов ИС</i> | <i>5</i> | <i>4</i> | <i>3</i> | <i>2</i> | <i>1</i> | <i>13</i> | <i>12</i> | <i>11</i> | <i>10</i> | <i>15</i> | <i>6</i> | <i>7</i> | <i>9</i> | <i>14</i> |
| | 1 | × | × | × | × | × | × | × | × | 1 | 1 | 1 | 1 | 1 |
| | 0 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 0 | 1 | 1 | 1 | 1 |
| | 0 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 0 | 1 | 1 | 1 | 1 | 0 |
| | 0 | 1 | 1 | 1 | 1 | 1 | 1 | 0 | × | 1 | 1 | 1 | 0 | 0 |
| | 0 | 1 | 1 | 1 | 1 | 1 | 0 | × | × | 1 | 1 | 0 | 1 | 0 |
| | 0 | 1 | 1 | 1 | 1 | 0 | × | × | × | 1 | 1 | 0 | 0 | 0 |
| | 0 | 1 | 1 | 1 | 0 | × | × | × | × | 1 | 0 | 1 | 1 | 0 |
| | 0 | 1 | 1 | 0 | × | × | × | × | × | 1 | 0 | 1 | 0 | 0 |
| | 0 | 1 | 0 | × | × | × | × | × | × | 1 | 0 | 0 | 1 | 0 |
| | 0 | 0 | × | × | × | × | × | × | × | 1 | 0 | 0 | 0 | 0 |

Наличие дополнительных служебных выводов позволяет соединять несколько ИС шифраторов. На рис. 13 показана схема соединения двух шифраторов, которая обеспечивает обработку шестнадцати входных сигналов, обозначенных как 0, 1, 2, ..., 15. Для примера на вход «11» подан активный сигнал. В результате получается прямой код $1011_2 = 11_{10}$.

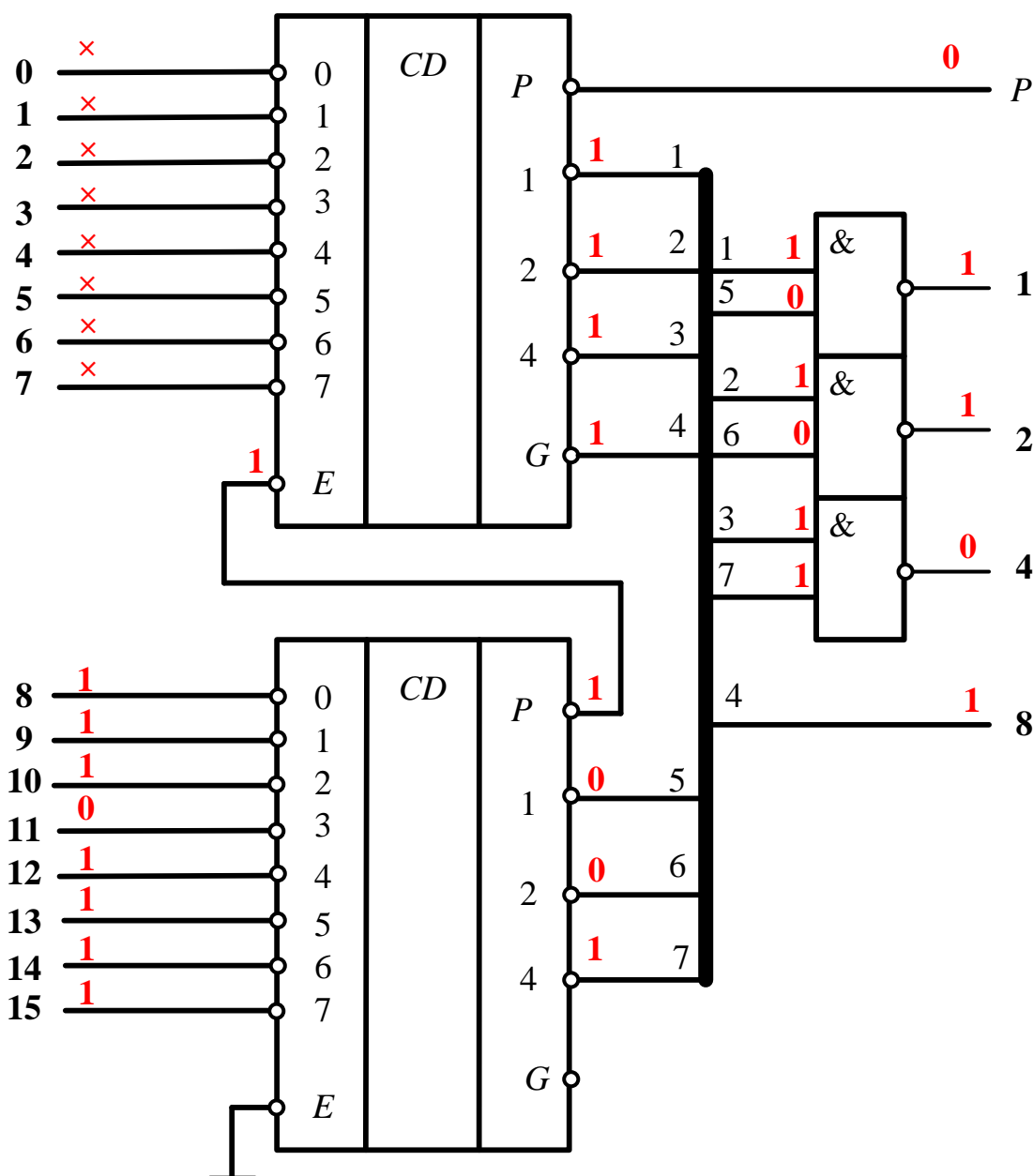


Рис. 13. Соединение двух шифраторов K155IB1

На рис. 14 показано каскадное соединение шифраторов K155IB1, обеспечивающее обработку 64 входных сигналов. Шифраторы DD1 – DD8 соединены друг с другом последовательно: выход P более старшего по приоритету шифратора соединён с разрешающим входом последующего шифратора. Таким образом, шифратор DD8 в данной схеме имеет наивысший приоритет.

Младшие разряды «1», «2» и «4» выходного кода образуются за счёт операции И-НЕ (элементы DD10 – DD12) над одноимёнными разрядами шифраторов DD1 – DD8.

Старшие разряды «8», «16» и «32» выходного кода образуются на шифраторе DD9 и инверторах DD13 – DD15.

На шифраторе DD9 собираются сигналы G со всех шифраторов первой очереди и преобразуются в инверсный код номера активного шифратора.

Для примера на вход «59» подан активный сигнал. В результате получается прямой код $111011_2 = 59_{10}$.

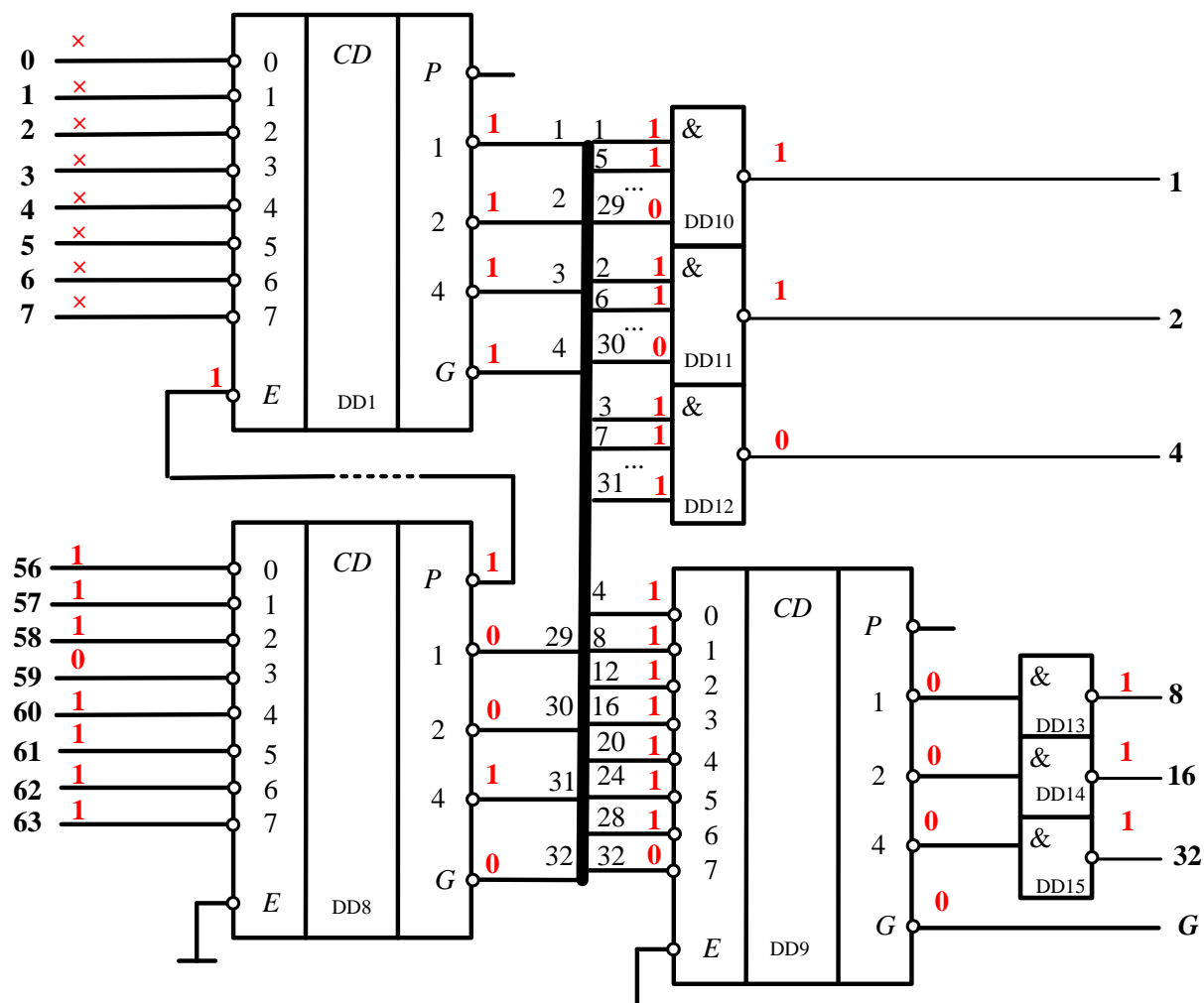


Рис. 14. Каскад шифраторов на 64 входа

Применение шифратора в цифровых системах

Основное применение — это введение первичной информации с клавиатуры. Функциональная схема ввода кода десятичных цифр показана на рис. 15. Нажатие клавиши инициирует поступление на соответствующий вход шифратора сигнала логической 1, который преобразуется на выходе в 4-разрядный двоично-десятичный код, «подсвеченный» светодиодами VD1 – VD4.

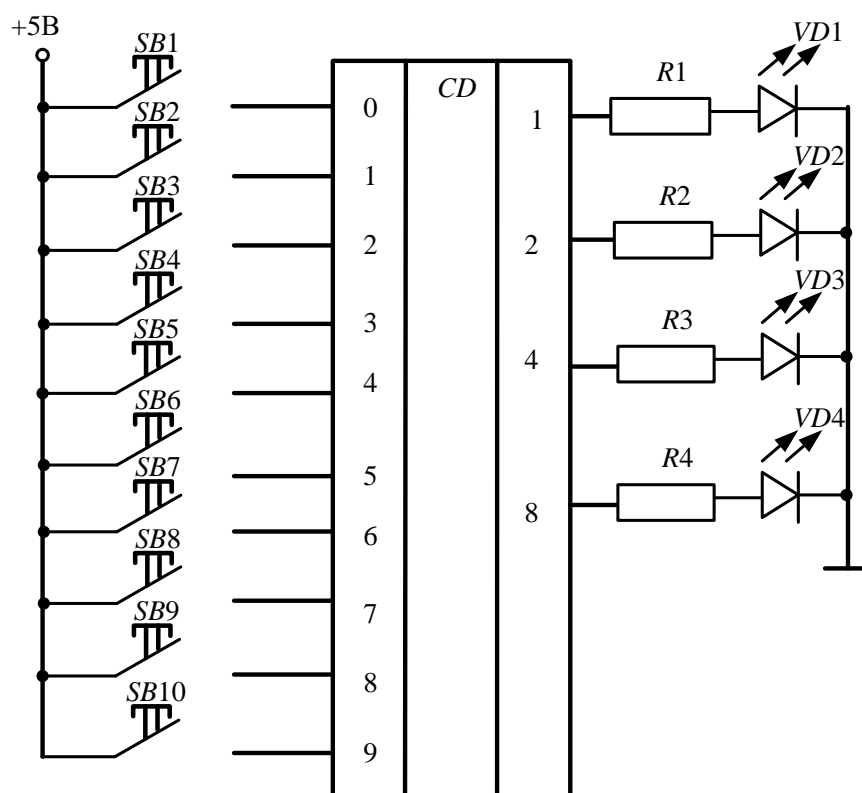


Рис. 15. Функциональная схема устройства ввода информации с клавиатуры с демонстрацией кода клавиши

Код ASCII

Кодировка клавиш компьютерной клавиатуры является стандартной. Первым стандартизованным кодом является код ASCII (от англ. *American standard code for information interchange*), введенный в США в 1963 году и являющийся основой для современных кодов (КОИ-8 и др.)

Таблица ASCII (рис. 16) определяет коды для символов:

- десятичных цифр;
- латинского алфавита;
- национального алфавита;
- знаков препинания;
- управляющих символов.

Например, код клавиши «&» составляет $26_{16} = 00100110_2$ (рис. 17).

| ASCII Code Chart | | | | | | | | | | | | | | | | |
|------------------|-----|-----|-----|-----|-----|-----|-----|-----|-----|----|-----|-----|----|----|----|-----|
| | 0 | 1 | 2 | 3 | 4 | 5 | 6 | 7 | 8 | 9 | A | B | C | D | E | F |
| 0 | NUL | SOH | STX | ETX | EOT | ENQ | ACK | BEL | BS | HT | LF | VT | FF | CR | SO | SI |
| 1 | DLE | DC1 | DC2 | DC3 | DC4 | NAK | SYN | ETB | CAN | EM | SUB | ESC | FS | GS | RS | US |
| 2 | | ! | " | # | \$ | % | & | ' | (|) | * | + | , | - | . | / |
| 3 | 0 | 1 | 2 | 3 | 4 | 5 | 6 | 7 | 8 | 9 | : | ; | < | = | > | ? |
| 4 | @ | A | B | C | D | E | F | G | H | I | J | K | L | M | N | O |
| 5 | P | Q | R | S | T | U | V | W | X | Y | Z | [| \ |] | ^ | _ |
| 6 | ` | a | b | c | d | e | f | g | h | i | j | k | l | m | n | o |
| 7 | p | q | r | s | t | u | v | w | x | y | z | { | | } | ~ | DEL |

Рис. 16. Таблица ASCII

| ASCII Code Chart | | | | | | | | | | | | | | | | |
|------------------|-----|-----|-----|-----|-----|-----|-----|-----|-----|----|-----|-----|----|----|----|-----|
| | 0 | 1 | 2 | 3 | 4 | 5 | 6 | 7 | 8 | 9 | A | B | C | D | E | F |
| 0 | NUL | SOH | STX | ETX | EOT | ENQ | ACK | BEL | BS | HT | LF | VT | FF | CR | SO | SI |
| 1 | DLE | DC1 | DC2 | DC3 | DC4 | NAK | SYN | ETB | CAN | EM | SUB | ESC | FS | GS | RS | US |
| 2 | | ! | " | # | \$ | % | & | ' | (|) | * | + | , | - | . | / |
| 3 | 0 | 1 | 2 | 3 | 4 | 5 | 6 | 7 | 8 | 9 | : | ; | < | = | > | ? |
| 4 | @ | A | B | C | D | E | F | G | H | I | J | K | L | M | N | O |
| 5 | P | Q | R | S | T | U | V | W | X | Y | Z | [| \ |] | ^ | _ |
| 6 | ` | a | b | c | d | e | f | g | h | i | j | k | l | m | n | o |
| 7 | p | q | r | s | t | u | v | w | x | y | z | { | | } | ~ | DEL |

Рис.17. Определение кода клавиши

Библиография

1. Иноземцев В.А. Шифраторы, дешифраторы, мультиплексоры, демультиплексоры / Изучение элементной базы цифровой техники [Электронный ресурс] http://ivatv.narod.ru/zifrovaja_tehnika/1_05.htm
2. Дешифраторы и шифраторы / Краткий курс лекций по дисциплине «Электроника» [Электронный ресурс] http://studme.org/1780030928285/tovarovedenie/deshifratory_shifratory
3. Шифраторы и дешифраторы / Цифровая техника. [Электронный ресурс] <http://naf-st.ru/articles/digit/decod/>