

## CE3512

### Sistemas Digitais para Ciência da Computação

### ATIVIDADE 1 DE EXERCÍCIO DE PROJETO

#### Importante:

- A Lista de Exercícios 1 está disponível no Moodle!!!
- A lista pode ser realizada em duplas, sendo apenas um dos alunos deve postar a atividade no Moodle.
- A entrega deve ser realizada com um arquivo PDF (no formato do CADERNO DE RESPOSTAS) até a data especificada no Moodle.
- Os exercícios estão vinculados aos cinco últimos dígitos dos números de matrícula dos dois alunos. Só serão aceitos os exercícios que estiverem de acordo com o número de matrícula dos alunos.
- As respostas no CADERNO DE RESPOSTAS devem ser completadas nos quadros reservados para as mesmas.

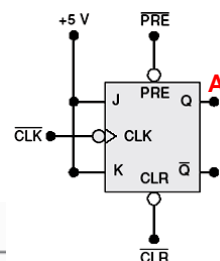
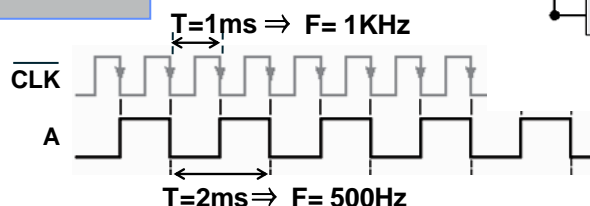
1

## Subsistemas Contadores

### Divisores de Frequência

Um FF JK com as entradas J e K em nível lógico 1 inverte seu estado a cada borda do pulso de clock. Dessa forma a cada dois períodos do sinal de clock (duas bordas) o FF retorna ao estado inicial. Ou seja, nessa configuração, um período do sinal de saída (Q) ocorre a cada dois períodos do sinal de clock. Pode-se dizer então que a frequência da saída do FF é a **metade da frequência do clock**, gerando uma **divisão de frequência por 2**.

J	K	CLK	PRE	CLR	Q
0	0	↓	1	1	Q (não muda)
0	1	↓	1	1	0 (reset síncrono)
1	0	↓	1	1	1 (set síncrono)
1	1	↓	1	1	Q (toggle síncrono ou comutação síncrona)
x	x	—	1	1	Q (não muda)
x	x	x	1	0	0 (clear assíncrono)
x	x	x	0	1	1 (preset assíncrono)
x	x	x	0	0	(Inválido)



2

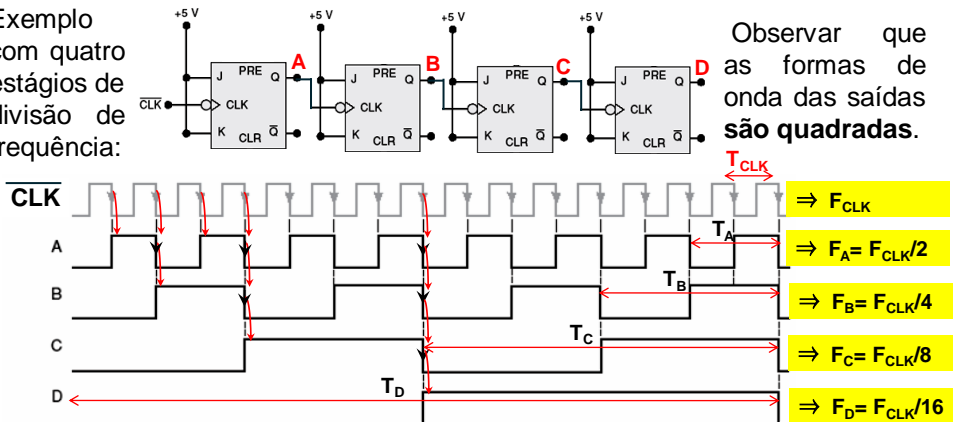
As notas de aula servem como roteiro de aula para o professor, contendo os principais tópicos que serão explorados durante as aulas. Podem também servir como roteiro de estudo, mas não substituem o livro texto da disciplina: TOCCI, R.J., WIDMER, N.S., MOSS, G. L. – Sistemas Digitais – princípios e aplicações (11ª Ed.)

## Subsistemas Contadores

### Divisores de Frequência

Associando-se diversos FF JK, por exemplo, utilizando-se a saída Q de um FF JK como clock de outro FF JK (com as entradas J e K em nível lógico 1) a saída desse segundo FF terá metade da frequência da saída do primeiro e um quarto da frequência do clock original.

Exemplo com quatro estágios de divisão de frequência:

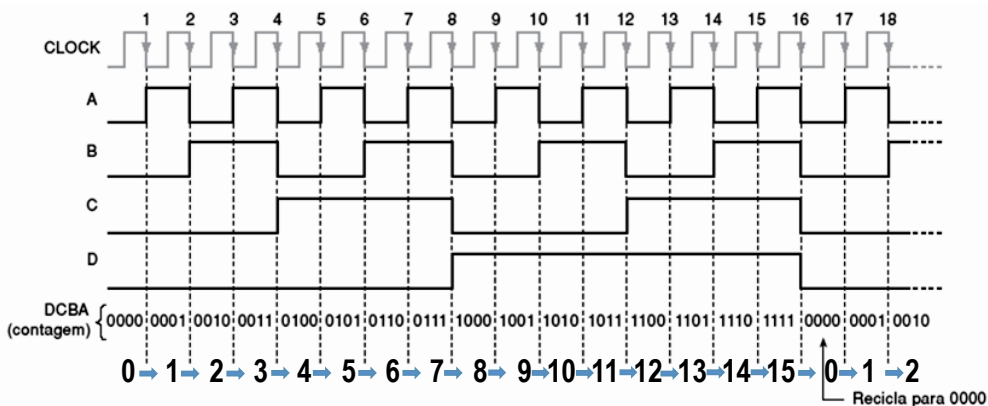


3

## Subsistemas Contadores

### Contador Binário Crescente

Se considerarmos cada saída desse arranjo FF JK como sendo um bit de uma palavra binária, considerando como **bit menos significativo (LSB)** a saída mais próxima da entrada de clock (neste caso a saída A), observa-se que essa palavra evolui sequencialmente como um **contador binário crescente de 4 bits**:



4

As notas de aula servem como roteiro de aula para o professor, contendo os principais tópicos que serão explorados durante as aulas. Podem também servir como roteiro de estudo, mas não substituem o livro texto da disciplina: TOCCI, R.J., WIDMER, N.S., MOSS, G. L. – Sistemas Digitais – princípios e aplicações (11ª Ed.)

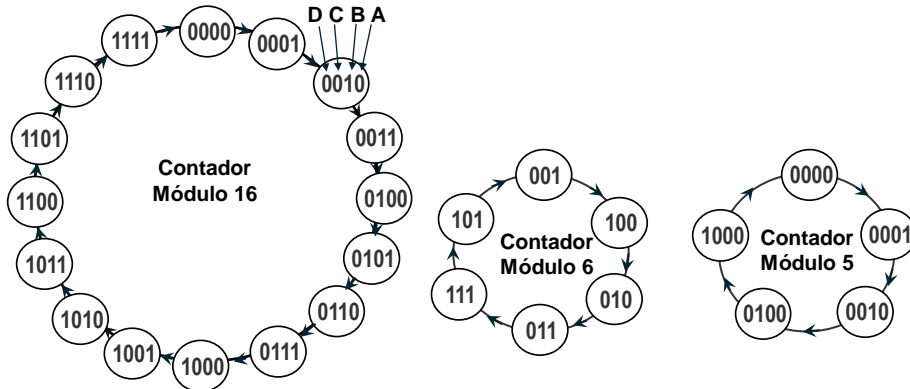
## Subsistemas Contadores

### □ Módulo de um Contador Binário

O **módulo** de um contador é o **número de estados** que o mesmo percorre em cada ciclo completo de contagem antes de reciclar ao estado inicial.

OBS: A **sequência de contagem não precisa ser necessariamente crescente**, ou decrescente, nem precisa ser de um em um.

Exemplos de diagramas de estados de contadores:



5

## Subsistemas Contadores - Projetos

### □ Projeto de Contadores Síncronos de Qualquer Sequência

Um contador síncrono pode ser projetado de modo personalizado para gerar qualquer sequência desejada (diferente da sequência binária normal), sem a necessidade de entradas de controle assíncronas.

O projeto de circuitos sequenciais consiste na definição da lógica de controle síncrona das entradas de cada estágio do contador, de modo que as transições de estado evoluam conforme o desejado.

#### Procedimento de Projeto:

1. Determinar o **número de bits** (número de FF's) necessários;
2. Desenhar o **Diagrama de Estados**, representando todos os estados possíveis, inclusive aqueles que não são parte da sequência desejada;
3. Elaborar a **Tabela de Transição de Estados**, indicando o estado atual e estado futuro desejado (para todos os estados) ;
4. Acrescentar uma coluna para cada entrada do FF utilizado, indicando o estado necessário em função da **Tabela de Transição do FF**;
5. Determinar a equação lógica de cada entrada (**Mapas de Karnaugh**);
6. Representar os circuitos lógicos (**Diagramas Esquemático-lógicos**) a partir das equações lógicas.

6

*As notas de aula servem como roteiro de aula para o professor, contendo os principais tópicos que serão explorados durante as aulas. Podem também servir como roteiro de estudo, mas não substituem o livro texto da disciplina: TOCCI, R.J., WIDMER, N.S., MOSS, G. L. – Sistemas Digitais – princípios e aplicações (11ª Ed.)*

## Subsistemas Contadores - Projetos

### Projeto de Contadores Síncronos de Qualquer Sequência

Exemplo: Deseja-se projetar um contador síncrono que execute a seguinte sequência de contagem: **0 – 1 – 2 – 3 – 4 – 0 ....** (contador módulo 5).

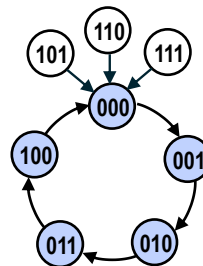
Este contador deve ser um **contador autocorretor (qualquer estado fora dessa sequência deve retornar à sequência normal)**, sendo que neste caso os estados fora de sequência devem levar ao estado **0** (zero).

Utilizar um conjunto de **FF's JK** para a implementação do circuito.

#### Procedimento de Projeto:

1. **Número de bits** do contador: **3**  
⇒ São necessários **3 FF's JK**
2. **Diagrama de Estados** do contador:

Diagrama de Estados do Contador



## Subsistemas Contadores - Projetos

### Projeto de Contadores Síncronos de Qualquer Sequência

#### Procedimento de Projeto:

3. Elaborar a **Tabela de Transição de Estados**.
4. Acrescentar colunas para as entradas do **FF** considerando a **Tabela de Transição do FF JK**:

Diagrama de Estados do Contador

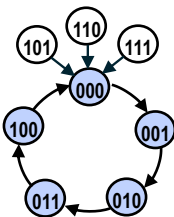


Tabela de Transição de Estados do Contador

Estado Atual			Estado Futuro			Entradas do FF JK					
C	B	A	C*	B*	A*	J <sub>C</sub>	K <sub>C</sub>	J <sub>B</sub>	K <sub>B</sub>	J <sub>A</sub>	K <sub>A</sub>
0	0	0	0	0	1	0	X	0	X	1	X
0	0	1	0	1	0	0	X	1	X	X	1
0	1	0	0	1	1	0	X	X	0	1	X
0	1	1	1	0	0	1	X	X	1	X	1
1	0	0	0	0	0	X	1	0	X	0	X
1	0	1	0	0	0	X	1	0	X	X	1
1	1	0	0	0	0	X	1	X	1	0	X
1	1	1	0	0	0	X	1	X	1	X	1

Tabela de Transição do FF JK

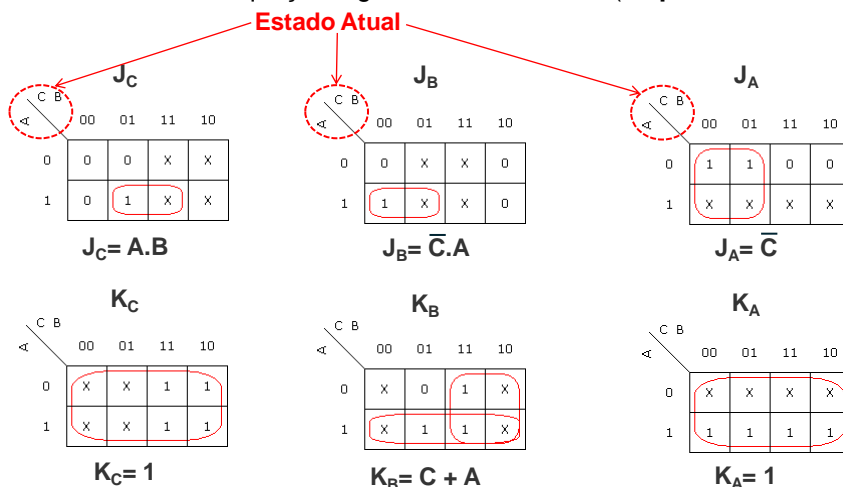
J	K	Q <sub>n</sub> → Q <sub>n+1</sub>
0	X	0 → 0
1	X	0 → 1
X	1	1 → 0
X	0	1 → 1

## Subsistemas Contadores - Projetos

### Projeto de Contadores Síncronos de Qualquer Sequência

#### Procedimento de Projeto:

5. Determinar a equação lógica de cada entrada (Mapas de Karnaugh):



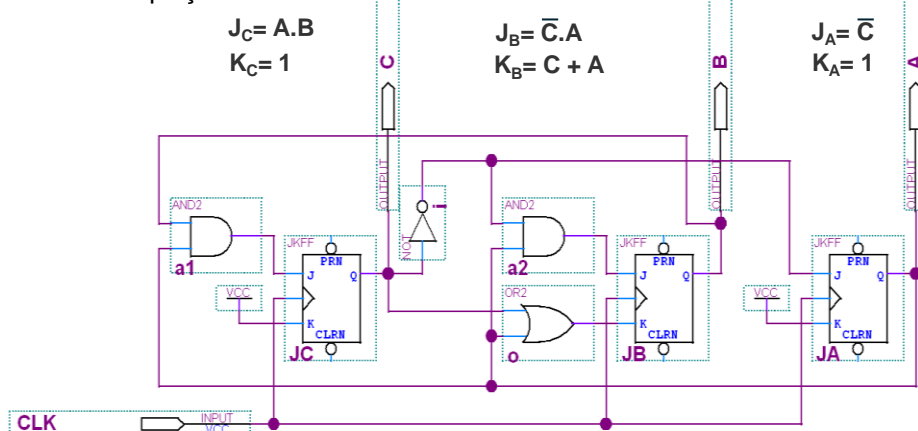
9

## Subsistemas Contadores - Projetos

### Projeto de Contadores Síncronos de Qualquer Sequência

#### Procedimento de Projeto:

6. Representar os circuitos lógicos (Diagrama Esquemático-Lógico) a partir das equações:



10

As notas de aula servem como roteiro de aula para o professor, contendo os principais tópicos que serão explorados durante as aulas. Podem também servir como roteiro de estudo, mas não substituem o livro texto da disciplina: TOCCI, R.J., WIDMER, N.S., MOSS, G. L. – Sistemas Digitais – princípios e aplicações (11ª Ed.)

centro universitário

**FEI**

CE3512 - Sistemas Digitais - Prof. Dr. Valter F. Avelino

**Subsistemas Contadores - Projetos**

(2021)

Aula 16

11

❑ **Projeto de Contadores Síncronos de Qualquer Sequência**

**Procedimento de Projeto:**

Formas de onda do circuito projetado:

11

centro universitário

**FEI**

CE3512 - Sistemas Digitais - Prof. Dr. Valter F. Avelino

**Subsistemas Contadores - Projetos**

(2021)

Aula 16

12

❑ **Exercício 1:** Projetar um contador síncrono que execute a seguinte sequência de contagem: **0 – 1 – 2 – 3 – 4 – 0 ....** (contador módulo 5).

Este contador deve ser um **contador não autocorretor (estados fora dessa sequência são considerados irrelevantes)**. Para garantir o início da sequência deve ser utilizado um sinal de início assíncrono para o estado **0** (zero). Utilizar um conjunto de **FF's JK** para a implementação do circuito.

**Procedimento de Projeto:**

1. Determinar número de bits do contador;
2. Elaborar o Diagrama de Estados do contador;
3. Elaborar a Tabela de Transição de Estados;
4. Acrescentar colunas considerando a Tabela de Transição do FF JK;
5. Determinar a equação lógica das entradas dos FF (Mapas de Karnaugh);
6. Representar o circuito lógico resultante (Diagrama Esquemático-Lógico).

12

As notas de aula servem como roteiro de aula para o professor, contendo os principais tópicos que serão explorados durante as aulas. Podem também servir como roteiro de estudo, mas não substituem o livro texto da disciplina: TOCCI, R.J., WIDMER, N.S., MOSS, G. L. – Sistemas Digitais – princípios e aplicações (11ª Ed.)

## Subsistemas Contadores - Projetos

❑ **Exercício 1:** Projetar um contador síncrono que execute a seguinte sequência de contagem: **0 – 1 – 2 – 3 – 4 – 0 ....** (contador módulo 5).

Este contador deve ser um **contador não autocorretor (estados fora dessa sequência são considerados irrelevantes)**. Para garantir o início da sequência deve ser utilizado um sinal de início assíncrono para o estado **0** (zero). Utilizar um conjunto de **FF's JK** para a implementação do circuito.

**Procedimento de Projeto:**

1. **Número de bits** do contador:
2. **Diagrama de Estados** do contador:

## Subsistemas Contadores - Projetos

❑ **Exercício 1:** Projetar um contador síncrono: **0-1-2-3-4-0..** (não autocorretor).

**Procedimento de Projeto:**

3. Elaborar a **Tabela de Transição de Estados**.
4. Acrescentar colunas para as entradas do **FF** considerando a **Tabela de Transição do FF JK**:


**Diagrama de Estados do Contador**

**Tabela de Transição de Estados do Contador**

Estado Atual			Estado Futuro			Entradas do FF JK					
C	B	A	C*	B*	A*	J <sub>C</sub>	K <sub>C</sub>	J <sub>B</sub>	K <sub>B</sub>	J <sub>A</sub>	K <sub>A</sub>
0	0	0									
0	0	1									
0	1	0									
0	1	1									
1	0	0									
1	0	1									
1	1	0									
1	1	1									

**Tabela de Transição do FF JK**

J	K	Q <sub>n</sub> → Q <sub>n+1</sub>
		0 → 0
		0 → 1
		1 → 0
		1 → 1



centro universitário

CE3512 - Sistemas Digitais - Prof. Dr. Valter F. Avelino

(2021)

Aula 16

15

## Subsistemas Contadores - Projetos

---

❑ **Exercício 1:** Projetar um contador síncrono: **0-1-2-3-4-0..** (não autocorretor).

**Procedimento de Projeto:**

5. Determinar a equação lógica de cada entrada do **FF (Mapas de Karnaugh)**:

$J_C$

$J_B$


$J_A$

$K_C$

$K_B$

$K_A$

15



centro universitário

CE3512 - Sistemas Digitais - Prof. Dr. Valter F. Avelino

(2021)

Aula 16

16

## Subsistemas Contadores - Projetos

---

❑ **Exercício 1:** Projetar um contador síncrono: **0-1-2-3-4-0..** (não autocorretor).

**Procedimento de Projeto:**

6. Representar os circuitos lógicos (Diagrama Esquemático-Lógico) a partir das equações:

16

*As notas de aula servem como roteiro de aula para o professor, contendo os principais tópicos que serão explorados durante as aulas. Podem também servir como roteiro de estudo, mas não substituem o livro texto da disciplina: TOCCI, R.J., WIDMER, N.S., MOSS, G. L. – Sistemas Digitais – princípios e aplicações (11ª Ed.)*



centro universitário

**FEI**

CE3512 - Sistemas Digitais - Prof. Dr. Valter F. Avelino

**Subsistemas Contadores - Projetos**

(2021)

Aula 16

17

❑ **Exercício 1:** Projetar um contador síncrono: **0 – 1 – 2 – 3 – 4 – 0**.

**Procedimento de Projeto:**

Formas de onda do circuito projetado:

17

centro universitário

**FEI**

CE3512 - Sistemas Digitais - Prof. Dr. Valter F. Avelino

**Subsistemas Contadores - Projetos**

(2021)

Aula 16

18

❑ **Exercício 2:** Projetar um contador síncrono que execute a seguinte sequência de contagem: **0-1-2-3-4-0..** (contador módulo 5).

Este contador deve ser um **contador autocorretor**, sendo que neste caso os estados fora de sequência devem levar ao estado **0** (zero).

Utilizar um conjunto de **FF's D** para a implementação do circuito.

**Procedimento de Projeto:**

1. Determinar número de bits do contador;
2. Elaborar o Diagrama de Estados do contador;
3. Elaborar a Tabela de Transição de Estados;
4. Acrescentar colunas considerando a Tabela de Transição do FF D;
5. Determinar a equação lógica das entradas dos FF (Mapas de Karnaugh);
6. Representar o circuito lógico resultante (Diagrama Esquemático-Lógico).

18

As notas de aula servem como roteiro de aula para o professor, contendo os principais tópicos que serão explorados durante as aulas. Podem também servir como roteiro de estudo, mas não substituem o livro texto da disciplina: TOCCI, R.J., WIDMER, N.S., MOSS, G. L. – Sistemas Digitais – princípios e aplicações (11ª Ed.)

## Subsistemas Contadores - Projetos

❑ **Exercício 2:** Projetar um contador síncrono que execute a seguinte sequência de contagem: **0-1-2-3-4-0..** (contador módulo 5).

Este contador deve ser um **contador autocorretor**, sendo que neste caso os estados fora de sequência devem levar ao estado **0** (zero).

Utilizar um conjunto de **FF's D** para a implementação do circuito.

### Procedimento de Projeto:

1. **Número de bits** do contador:
2. **Diagrama de Estados** do contador:

## Subsistemas Contadores - Projetos

❑ **Exercício 2:** Projetar um contador síncrono que execute a seguinte sequência de contagem: **0-1-2-3-4-0..** (com FF's D).

### Procedimento de Projeto:

3. Elaborar a **Tabela de Transição de Estados**.
4. Acrescentar colunas para cada entrada do **FF** considerando a **Tabela de Transição do FF D**:


**Diagrama de Estados do Contador**

**Tabela de Transição de Estados do Contador**

Estado Atual			Estado Futuro			Entradas do FF D		
C	B	A	C*	B*	A*	D <sub>C</sub>	D <sub>B</sub>	D <sub>A</sub>
0	0	0						
0	0	1						
0	1	0						
0	1	1						
1	0	0						
1	0	1						
1	1	0						
1	1	1						

**Tabela de Transição do FF D**

D	Q <sub>n</sub> → Q <sub>n+1</sub>
	0 → 0
	0 → 1
	1 → 0
	1 → 1



centro  
universitário

CE3512 - Sistemas Digitais - Prof. Dr. Valter F. Avelino

(2021)

Aula 16  
21

## Subsistemas Contadores - Projetos

---


❑ **Exercício 2:** Projetar um contador síncrono que execute a seguinte sequência de contagem: **0-1-2-3-4-0..** (com FF's D).

**Procedimento de Projeto:**

5. Determinar a equação lógica de cada entrada (**Mapas de Karnaugh**):

$D_C$ 
 $D_B$ 
 $D_A$

21



centro  
universitário

CE3512 - Sistemas Digitais - Prof. Dr. Valter F. Avelino

(2021)

Aula 16  
22

## Subsistemas Contadores - Projetos

---

❑ **Exercício 2:** Projetar um contador síncrono que execute a seguinte sequência de contagem: **0-1-2-3-4-0..** (com FF's D).

**Procedimento de Projeto:**

6. Representar o Diagrama Esquemático-Lógico do circuito projetado:

22

*As notas de aula servem como roteiro de aula para o professor, contendo os principais tópicos que serão explorados durante as aulas. Podem também servir como roteiro de estudo, mas não substituem o livro texto da disciplina: TOCCI, R.J., WIDMER, N.S., MOSS, G. L. – Sistemas Digitais – princípios e aplicações (11ª Ed.)*