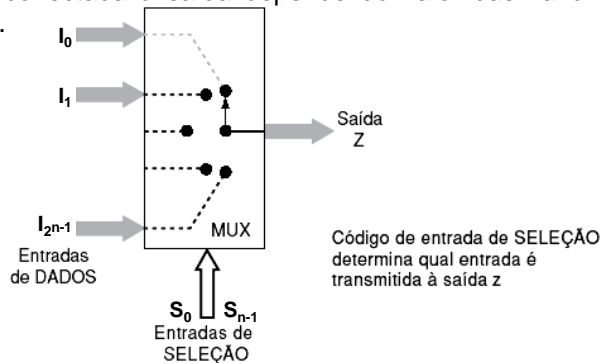


Multiplexadores

□ Multiplexador (MUX)

□ **Definição:** Um **multiplexador** (**multiplexer** ou **MUX**) é um bloco lógico funcional (sistema combinacional) que implementa uma chave seletora eletrônica com diversas entradas de dados.

- O MUX possui 2^n entradas, n variáveis de seleção e **uma única saída Z**;
- Apenas uma das 2^n entradas é conectada à saída, sendo que a definição de qual entrada está conectada à saída depende do valor das variáveis (endereço) de seleção.



1

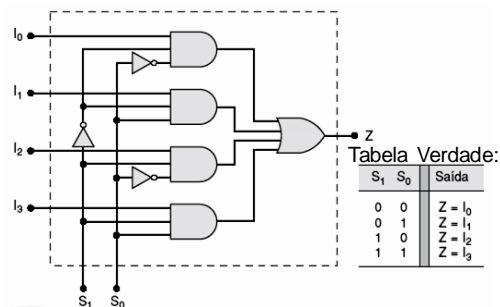
Multiplexadores

□ Multiplexador (MUX)

Observações:

- As entradas de seleção (também chamadas de **endereço de seleção**) formam palavras binárias de n bits;
- As entradas de seleção podem assumir valores de 0 a 2^n-1 ;
- A entrada de dados selecionada corresponde àquela cujo índice corresponde ao valor da palavra binária das entradas de seleção. Cada entrada selecionada representa um **mintermo** ($Z_i = I_i \cdot m_i$). Por exemplo: Seleção: $S_2 S_1 S_0 = 011$ (3_{10}) \Rightarrow Saída $Z = I_3 \cdot (S_2' \cdot S_1 \cdot S_0)$

Exemplo: Multiplexador de quatro entradas de dados e uma saída (MUX 4x1):



2

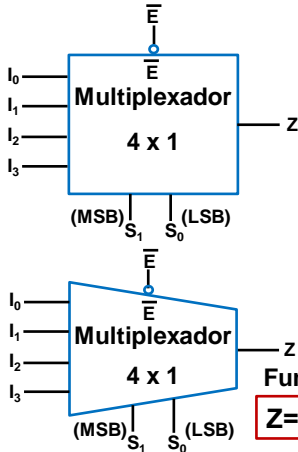
As notas de aula servem como roteiro de aula para o professor, contendo os principais tópicos que serão explorados durante as aulas. Podem também servir como roteiro de estudo, mas não substituem o livro texto da disciplina: TOCCI, R.J., WIDMER, N.S., MOSS, G. L. – Sistemas Digitais – princípios e aplicações (11ª Ed.)

Multiplexadores

□ Multiplexador - Exemplos

Exemplo: Multiplexador de quatro entradas de dados e uma saída (com **Enable** ativo em zero): **Mux 4 x 1** (ou **Mux 4 por 1**)

Símbolos Lógicos:



Mapa de Karnaugh:

S_1	0	1
S_0	I_0	I_1
	I_2	I_3

Tabela Verdade:

Enable	Entradas		Saída
$/E$	S_1	S_0	Z
0	0	0	I_0
0	0	1	I_1
0	1	0	I_2
0	1	1	I_3
1	X	X	0

Função da Saída:

$$Z = E' \cdot \{ I_0 \cdot (S_1' \cdot S_0') + I_1 \cdot (S_1' \cdot S_0) + I_2 \cdot (S_1 \cdot S_0') + I_3 \cdot (S_1 \cdot S_0) \}$$

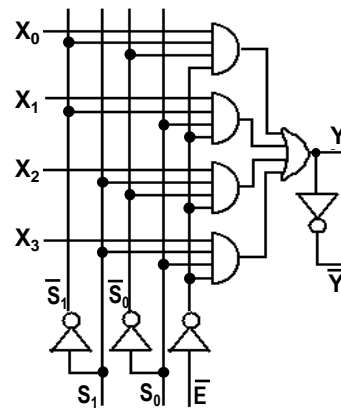
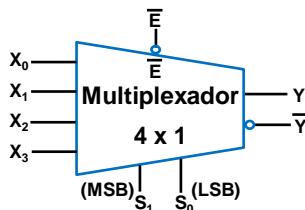
3

Multiplexadores

□ Multiplexador - Exemplos

Exemplo: Multiplexador de quatro entradas de dados e uma saída (com **Enable** ativo em zero e **saída complementada**): **Mux 4 x 1 – Circuito Interno**:

Símbolo Lógico:



Função da Saída:

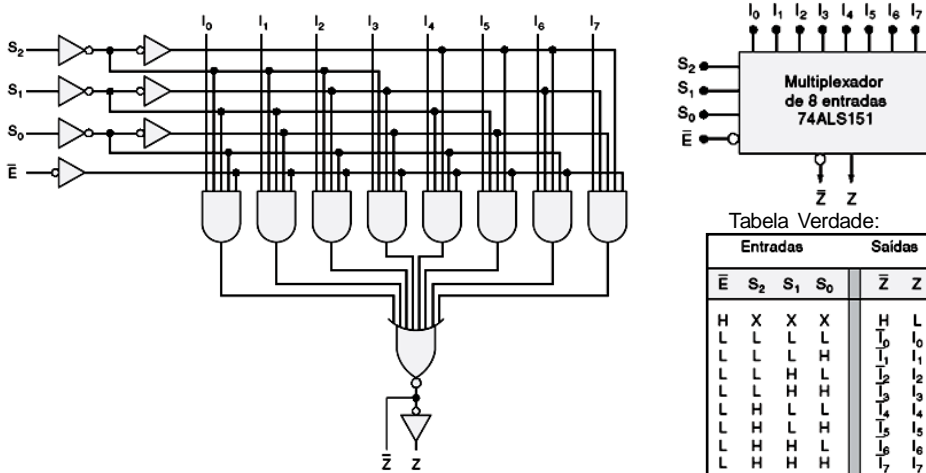
$$Y = E' \cdot X_0 \cdot (S_1' \cdot S_0') + E' \cdot X_1 \cdot (S_1' \cdot S_0) + E' \cdot X_2 \cdot (S_1 \cdot S_0') + E' \cdot X_3 \cdot (S_1 \cdot S_0)$$

4

Multiplexadores

□ Multiplexador - Exemplos

Exemplo: Multiplexador 74LS151 (Multiplexador de oito entradas de dados e uma saída complementada (com **Enable**): **Mux 8 x 1** (ou **Mux 8 por 1**):



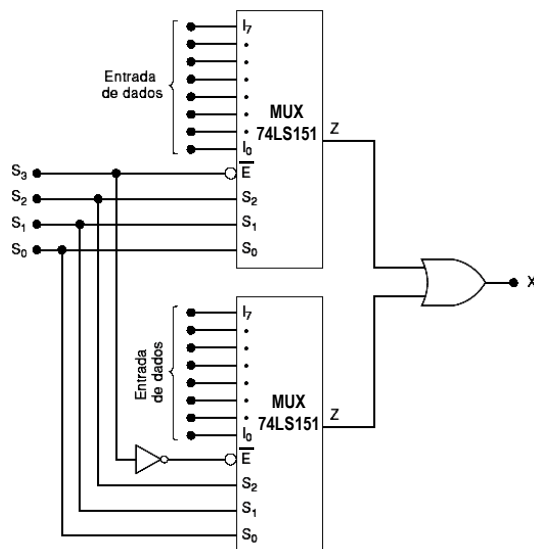
5

Multiplexadores

□ Expansão de Entradas de Multiplexadores

□ **Conceito:** O número de entradas de um sistema de multiplexação pode ser expandido utilizando-se diversos blocos multiplexadores em paralelo. Cada conjunto de entradas (bloco) é selecionado pela ativação da respectiva entrada de habilitação (**Enable**) do bloco e as saídas dos blocos são compostas pela lógica **OR**.

Exemplo: Arranjo de dois MUX 8 x 1 (CI: 74LS151) formado um MUX 16 x 1.



6

Multiplexadores

Exercício 1

Projetar um circuito lógico **multiplexador 16 x 1** utilizando **multiplexadores 4 x 1**, **decodificadores 2 x 4** (representados abaixo) e o **mínimo** de portas lógicas adicionais.

- Pede-se:
- Desenhar o diagrama esquemático do circuito lógico (identificar entradas e saídas);
 - Representar a Tabela Verdade do circuito.

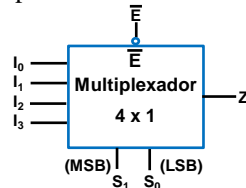


Tabela Verdade:

Enable	Entradas	Saída
/E	S ₁ S ₀	Z
0	0 0	I ₀
0	0 1	I ₁
0	1 0	I ₂
0	1 1	I ₃
1	X X	0

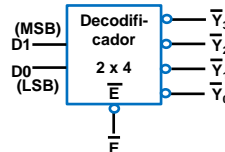


Tabela Verdade:

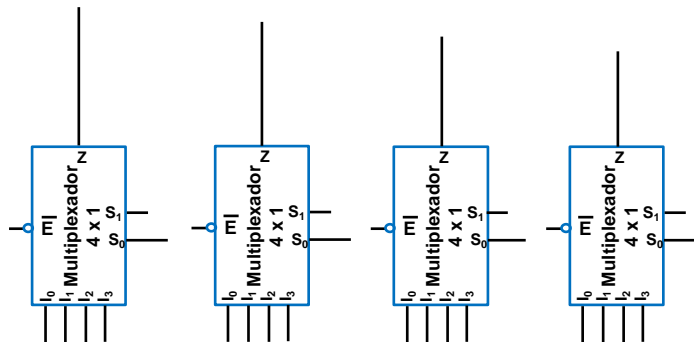
Enable	Entradas	Saídas
/E	D ₁ D ₀	Y ₃ Y ₂ Y ₁ Y ₀
0	0 0	1 1 1 0
0	0 1	1 1 0 1
0	1 0	1 0 1 1
0	1 1	0 1 1 1
1	X X	1 1 1 1

7

Multiplexadores

Exercício 1

- a) Desenho do diagrama esquemático do circuito lógico:



8

Multiplexadores

Exercício 1

b) Tabela Verdade do circuito lógico:

Entradas				Saída
S ₃	S ₂	S ₁	S ₀	X
0	0	0	0	
0	0	0	1	
0	0	1	0	
0	0	1	1	
0	1	0	0	
0	1	0	1	
0	1	1	0	
0	1	1	1	
1	0	0	0	
1	0	0	1	
1	0	1	0	
1	0	1	1	
1	1	0	0	
1	1	0	1	
1	1	1	0	
1	1	1	1	

9

Multiplexadores

Síntese de Funções Lógicas com Multiplexadores

Conceito: Em um Multiplexador de n variáveis de seleção cada entrada selecionada corresponde a um **mintermo** ($Z_i = I_i.m_i$) composto por essas n variáveis de seleção.

Dessa forma, qualquer função de n variáveis pode ser implementada com um único **MUX $2^n \times 1$** , bastando associar as variáveis da função às variáveis de seleção do **MUX** e ativar as entradas que correspondem aos **mintermos** da função.

Essa correlação pode ser obtida comparando-se a Tabela Verdade do multiplexador com a Tabela Verdade da função desejada, como mostrado no exemplo seguinte.

10

As notas de aula servem como roteiro de aula para o professor, contendo os principais tópicos que serão explorados durante as aulas. Podem também servir como roteiro de estudo, mas não substituem o livro texto da disciplina: TOCCI, R.J., WIDMER, N.S., MOSS, G. L. – Sistemas Digitais – princípios e aplicações (11ª Ed.)

Multiplexadores

□ Síntese de Funções Lógicas com Multiplexadores - Exemplos

Exemplo: Implementar a função $F(b,a) = b'.a + b.a'$ com multiplexador de quatro entradas (Mux 4 x 1):

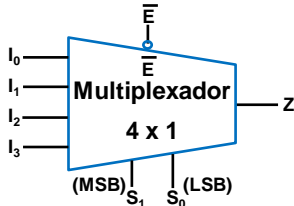


Tabela Verdade do MUX 4x1		
Entradas		Saída
S ₁	S ₀	Z
0	0	I ₀
0	1	I ₁
1	0	I ₂
1	1	I ₃

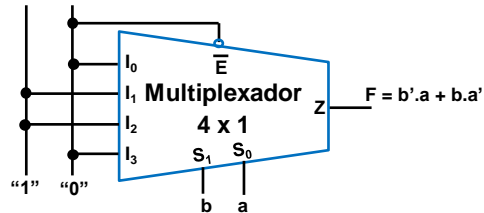
Tabela Verdade da Função			Saída do MUX
B	A	F	Z
0	0	0	I ₀
0	1	1	I ₁
1	0	1	I ₂
1	1	0	I ₃

- Fazendo $S_1 = B$ e $S_0 = A$ para cada combinação de BA temos uma entrada correspondente na saída do multiplexador

- Comparando-se as colunas da Tabela Verdade:

$I_0 = 0, I_1 = 1, I_2 = 1, I_3 = 0$

O circuito lógico que realiza essa função é:

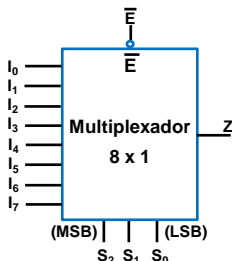


11

Multiplexadores

□ Exercício 2

Projetar um circuito lógico que implemente a função: $F = B.A' + C.B + C'.B'.A$ com multiplexadores 8 x 1 e o mínimo de portas lógicas adicionais.



12

Multiplexadores

Exercício 2

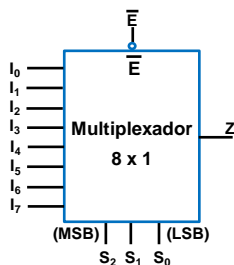
Circuito lógico que implementa a função: $F = B.A' + C.B + C'.B'.A$

13

Multiplexadores

Exercício 3

Projetar um circuito lógico que implemente a função: $F = B.A' + \textcolor{red}{D}.C.B + C'.B'.A$ com **multiplexadores 8 x 1** e o **mínimo** de portas lógicas adicionais.



14

Multiplexadores

□ Exercício 3

Circuito lógico que implementa a função: $F = B.A' + D.C.B + C'.B'.A$ com multiplexadores 8 x 1 e o mínimo de portas lógicas adicionais: