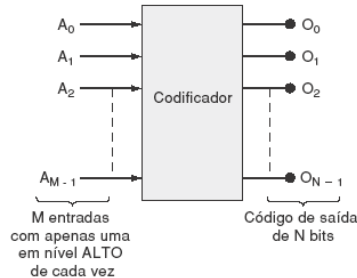


## Codificadores

### Codificadores

**Definição:** Um **codificador** (ou **transcodificador**) é um bloco lógico funcional (sistema combinacional) que gera um **código específico** de  **$n$  bits** de saída quando uma das  **$m$  linhas** de entrada está ativa.

**Normalmente  $M > N$**   
(mais linhas de  
entrada que saídas)



Observações:

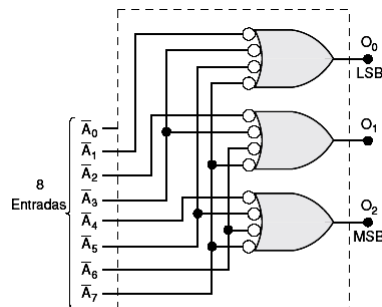
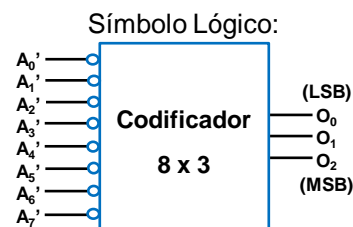
- Nas  $m$  entradas binárias apenas um bit está ativo;
- As  $n$  saídas usualmente são numeradas de  $0$  a  $n-1$  e podem gerar até  $m$  códigos de  $n$  bits (a saída é  $1$  entre  $2^n$  códigos possíveis);
- O código de saída corresponde ao índice da entrada ativa. Por exemplo: Entrada:  $A_4A_3A_2A_1A_0 = 01000$  ( $A_3$  ativa)  $\Rightarrow$  Código de Saída  $O_3O_2O_1O_0 = 011$  ( $3_{10}$ ).

1

## Codificadores

### Codificadores - Exemplos

Exemplo: **Codificador octal para binário** (oito linhas para três linhas).



\*Apenas uma  
entrada em nível  
BAIXO de cada vez

Tabela Verdade:

Entradas								Saídas		
$\bar{A}_0$	$\bar{A}_1$	$\bar{A}_2$	$\bar{A}_3$	$\bar{A}_4$	$\bar{A}_5$	$\bar{A}_6$	$\bar{A}_7$	$O_2$	$O_1$	$O_0$
X	1	1	1	1	1	1	1	0	0	0
X	0	1	1	1	1	1	1	0	0	1
X	1	0	1	1	1	1	1	0	1	0
X	1	1	0	1	1	1	1	0	1	1
X	1	1	1	0	1	1	1	1	0	0
X	1	1	1	1	0	1	1	1	0	1
X	1	1	1	1	1	0	1	1	1	0
X	1	1	1	1	1	1	0	1	1	1

2

As notas de aula servem como roteiro de aula para o professor, contendo os principais tópicos que serão explorados durante as aulas. Podem também servir como roteiro de estudo, mas não substituem o livro texto da disciplina: TOCCI, R.J., WIDMER, N.S., MOSS, G. L. – Sistemas Digitais – princípios e aplicações (11ª Ed.)

## Codificadores

### □ Codificadores – Exemplo de Aplicação

Exemplo: Codificador de chaves (codificador decimal para BCD).

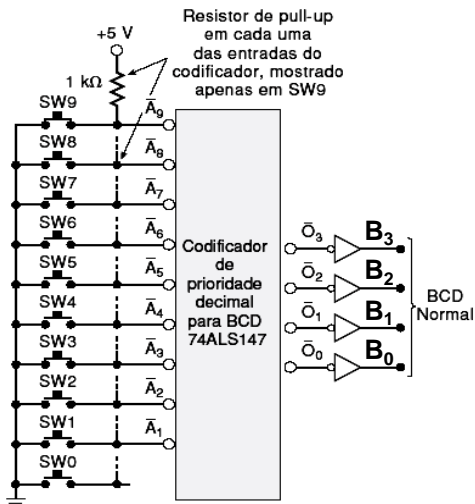


Tabela Verdade:

ENTRADAS										SAÍDAS			
SW <sub>9</sub>	SW <sub>8</sub>	SW <sub>7</sub>	SW <sub>6</sub>	SW <sub>5</sub>	SW <sub>4</sub>	SW <sub>3</sub>	SW <sub>2</sub>	SW <sub>1</sub>	SW <sub>0</sub>	B <sub>3</sub>	B <sub>2</sub>	B <sub>1</sub>	B <sub>0</sub>
X	X	X	X	X	X	X	X	X	X	0	1	0	1
X	X	X	X	X	X	X	X	X	0	1	1	0	0
X	X	X	X	X	X	X	X	0	1	1	0	1	1
X	X	X	X	X	X	0	1	1	1	0	1	1	0
X	X	X	X	X	0	1	1	1	1	0	1	0	1
X	X	X	X	0	1	1	1	1	1	0	1	0	0
X	X	X	0	1	1	1	1	1	1	0	0	1	1
X	X	0	1	1	1	1	1	1	1	0	0	1	0
X	0	1	1	1	1	1	1	1	1	0	0	0	1
X	1	1	1	1	1	1	1	1	1	0	0	0	0

3

## Codificadores

### □ Exercício 1

Projetar um circuito codificador de 4 entradas ( $E_0$  a  $E_3$ ) e 2 linhas de saída ( $S_1$  a  $S_0$ ). As entradas apresentam **nível lógico 1** quando ativas, sendo que uma entrada de **índice maior tem prioridade** em relação às outras entradas de índice menor. A codificação de saída apresenta o código binário da entrada de maior prioridade ativada, no formato:  $S_1 S_0$  (cada bit tem peso:  $2^1 2^0$ ).

Considerar que pode existir qualquer número de entradas ativas. Em particular, se nenhuma entrada estiver ativa, deve ser gerado o código de saída **00** (equivalente à indicação de entrada  $E_0$  ativa).

Pede-se:

- Desenhar o diagrama de blocos do sistema (identificar entradas e saídas);
- Representar a Tabela Verdade do circuito;
- Descrever as expressões booleanas de cada uma das saídas  $S_1 S_0$ ;
- Simplificar as expressões booleanas (utilizar os Teoremas da Álgebra Booleana).

4

As notas de aula servem como roteiro de aula para o professor, contendo os principais tópicos que serão explorados durante as aulas. Podem também servir como roteiro de estudo, mas não substituem o livro texto da disciplina: TOCCI, R.J., WIDMER, N.S., MOSS, G. L. – Sistemas Digitais – princípios e aplicações (11ª Ed.)

centro universitário

**FEI**

CE3512 - Sistemas Digitais - Prof. Dr. Valter F. Avelino

(2021)

Aula 7

5

## Codificadores

---

❑ **Exercício 1**

- Diagrama de blocos do sistema:
- Tabela Verdade do sistema:
- Expressões booleanas das saídas:
- Simplificação das expressões booleanas:

5

centro universitário

**FEI**

CE3512 - Sistemas Digitais - Prof. Dr. Valter F. Avelino

(2021)

Aula 7

6

## Decodificadores

---

❑ **Decodificadores**

❑ **Definição:** Um **decodificador** (ou **decoder**) é um bloco lógico funcional (sistema combinacional) que possui  $n$  entradas e (até)  $m = 2^n$  saídas. Sendo que **para cada combinação** de valores das  $n$  entradas **apenas uma saída** é ativada.

**Normalmente  $N < M$**   
(mais linhas de saídas que entradas)

**Observações:**

- As entradas formam palavras binárias de  $n$  bits;
- As palavras de entrada podem assumir  $2^n$  valores;
- As  $m$  saídas usualmente são numeradas de  $0$  a  $2^n - 1$ ;
- A saída ativa corresponde àquela cujo índice corresponde ao valor da palavra binária de entrada. Cada saída representa um **mintermo** ( $S_i = m_i$ ). Por exemplo: Entrada:  $A_2A_1A_0 = 011$  ( $3_{10}$ )  $\Rightarrow$  Saída  $O_3$  ativada.

6

As notas de aula servem como roteiro de aula para o professor, contendo os principais tópicos que serão explorados durante as aulas. Podem também servir como roteiro de estudo, mas não substituem o livro texto da disciplina: TOCCI, R.J., WIDMER, N.S., MOSS, G. L. – Sistemas Digitais – princípios e aplicações (11ª Ed.)

centro universitário

**FEI**

CE3512 - Sistemas Digitais - Prof. Dr. Valter F. Avelino

(2021)

Aula 7

7

## Decodificadores

❑ **Decodificadores - Exemplos**

Exemplo: Decodificador de três entradas de seleção e oito saídas de dados: **Decodificador 3 x 8** (ou **Decodificador 1 de 8**):

Símbolos Lógicos:

(MSB)

C

B

A

(LSB)

**Decodificador 3 x 8**

O<sub>0</sub> = C'.B'.A'

O<sub>1</sub> = C'.B'.A

O<sub>2</sub> = C'.B.A'

O<sub>3</sub> = C'.B.A

O<sub>4</sub> = C.B'.A'

O<sub>5</sub> = C.B'.A

O<sub>6</sub> = C.B.A'

O<sub>7</sub> = C.B.A

(MSB)

C

B

A

(LSB)

**Decodificador 3 x 8**

O<sub>0</sub> = C'.B'.A'

O<sub>1</sub> = C'.B'.A

O<sub>2</sub> = C'.B.A'

O<sub>3</sub> = C'.B.A

O<sub>4</sub> = C.B'.A'

O<sub>5</sub> = C.B'.A

O<sub>6</sub> = C.B.A'

O<sub>7</sub> = C.B.A

Mintermos da função

**Tabela Verdade:**

C	B	A	O <sub>7</sub>	O <sub>6</sub>	O <sub>5</sub>	O <sub>4</sub>	O <sub>3</sub>	O <sub>2</sub>	O <sub>1</sub>	O <sub>0</sub>
0	0	0	0	0	0	0	0	0	0	1
0	0	1	0	0	0	0	0	0	1	0
0	1	0	0	0	0	0	0	1	0	0
0	1	1	0	0	0	0	1	0	0	0
1	0	0	0	0	0	1	0	0	0	0
1	0	1	0	0	1	0	0	0	0	0
1	1	0	0	1	0	0	0	0	0	0
1	1	1	1	0	0	0	0	0	0	0

7

centro universitário

**FEI**

CE3512 - Sistemas Digitais - Prof. Dr. Valter F. Avelino

(2021)

Aula 7

8

## Decodificadores

❑ **Enable:** Sinal que permite habilitar/desabilitar todas as saídas de um bloco lógico:

- Se **Enable** estiver ativo: funcionamento normal (apenas uma saída ativa);
- Se **Enable** estiver inativo: nenhuma saída ativa (independente do código de seleção de entrada). Inibe todos os **mintermos**.

**Tabela Verdade:**

(MSB)

A<sub>2</sub>

A<sub>1</sub>

A<sub>0</sub>

(LSB)

**Decodificador 3 x 8**

D<sub>0</sub>

D<sub>1</sub>

D<sub>2</sub>

D<sub>3</sub>

D<sub>4</sub>

D<sub>5</sub>

D<sub>6</sub>

D<sub>7</sub>

ENABLE (E)

Enable	Entradas			Saídas							
E	A <sub>2</sub>	A <sub>1</sub>	A <sub>0</sub>	D <sub>7</sub>	D <sub>6</sub>	D <sub>5</sub>	D <sub>4</sub>	D <sub>3</sub>	D <sub>2</sub>	D <sub>1</sub>	D <sub>0</sub>
0	X	X	X	0	0	0	0	0	0	0	0
1	0	0	0	0	0	0	0	0	0	0	1
1	0	0	1	0	0	0	0	0	0	1	0
1	0	1	0	0	0	0	0	0	1	0	0
1	0	1	1	0	0	0	0	1	0	0	0
1	1	0	0	0	0	0	1	0	0	0	0
1	1	0	1	0	0	1	0	0	0	0	0
1	1	1	0	0	1	0	0	0	0	0	0
1	1	1	1	1	0	0	0	0	0	0	0

8

As notas de aula servem como roteiro de aula para o professor, contendo os principais tópicos que serão explorados durante as aulas. Podem também servir como roteiro de estudo, mas não substituem o livro texto da disciplina: TOCCI, R.J., WIDMER, N.S., MOSS, G. L. – Sistemas Digitais – princípios e aplicações (11ª Ed.)

## Decodificadores

- ❑ **Saídas Complementadas:** Os decodificadores podem ter as saídas invertidas ou complementadas (**ativas em nível lógico zero**).
  - Nesse caso as saídas inativas (ou inibidas) são mantidas em nível lógico um e a única saída ativa vai a nível lógico zero;
  - Nomenclatura das saídas:  $S_i'$  ou  $\overline{S_i}$  (saída **representada com um círculo**);
  - Cada saída representa um **Maxtermo** ( $S_i' = M_i$ ).
- ❑ **Enable Complementado:** O sinal de **Enable** também pode ser **ativo em nível lógico zero** (entrada **representada com um círculo**)
  - Se **Enable** = 0 circuito habilitado;
  - Se **Enable** = 1 todas as saídas são desabilitadas.

Tabela Verdade:

Enable	Entradas		Saídas			
/E	D <sub>1</sub>	D <sub>0</sub>	S <sub>3</sub>	S <sub>2</sub>	S <sub>1</sub>	S <sub>0</sub>
0	0	0	1	1	1	0
0	0	1	1	1	0	1
0	1	0	1	0	1	1
0	1	1	0	1	1	1
1	X	X	1	1	1	1

9

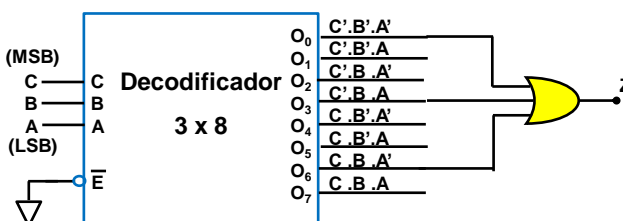
## Decodificadores

### Síntese de Funções com Decodificadores

❑ **Conceito:** As saídas de um decodificador, **quando ativas em nível lógico um**, são os **mintermos** das funções que podem ser representadas pelas variáveis de entrada.

Dessa forma, se uma função for expressa na **Primeira Forma Canônica** (soma de produtos canônicos) então essa função pode ser representada pela soma lógica (**OU**) das saídas do decodificador cujas variáveis de entrada são as variáveis da função (soma de **mintermos**).

Exemplo: Utilizando um decodificador 3 x 8 projetar um circuito lógico que represente a função:  $Z = C'.B'.A' + C'.B.A + C.B.A'$



10

## Decodificadores

### Exercício 2

Projetar um circuito lógico capaz de gerar uma saída **X**, ativa em **nível lógico um**, sempre que o número de três bits de entrada (**B<sub>2</sub> B<sub>1</sub> B<sub>0</sub>**) **contiver um número par de uns** (**B<sub>2</sub>** é o **MSB**). Utilize um **decodificador 3 x 8** e implemente de duas formas: com a **quantidade mínima de portas lógicas adicionais** e com portas universais (**NAND** e **NOR**).

Pede-se:

- Desenhar o diagrama de blocos do sistema (identificar entradas e saídas);
- Representar a Tabela Verdade do circuito;
- Descrver a expressão booleana da saída **X** na Primeira Forma Canônica;
- Desenhar o circuito lógico equivalente utilizando apenas um **decodificador 3x8** e o **mínimo de portas lógicas adicionais**.
- Desenhar o circuito lógico equivalente utilizando apenas um **decodificador 3x8** e **portas NAND** e **NOR** de duas entradas.

## Decodificadores

### Exercício 2

- Diagrama de blocos do sistema:

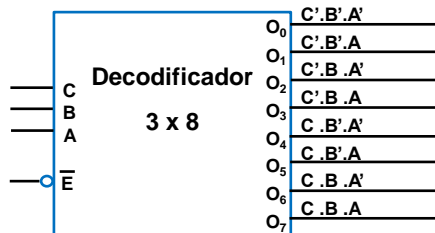
- Tabela Verdade da saída **X**:

- Expressão booleana da saída **X** no formato da **Primeira Forma Canônica**:

## Decodificadores

### Exercício 2

- d) Desenhar o circuito lógico equivalente utilizando um decodificador 3x8 e o mínimo de portas adicionais:



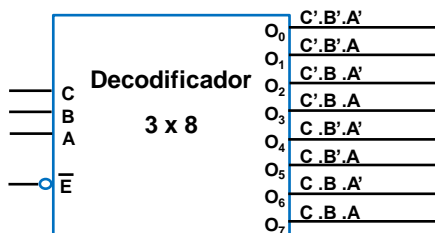
13

## Decodificadores

### Exercício 2

- e) Reescrever a expressão booleana utilizando apenas portas **NAND** e **NOR** de duas entradas:

Desenhar o circuito lógico equivalente utilizando decodificador:



14

## Decodificadores

### Exercício 3

Projetar um circuito lógico para indicar a faixa de velocidade de um motor elétrico através de três lâmpadas coloridas: azul (AZ), verde (VD) e vermelha (VM). O valor da velocidade é indicado por um código de três bits ( $B_2 B_1 B_0$ ), conforme a tabela abaixo. As lâmpadas devem acender seguindo o seguinte critério:

- AZ: acende se a velocidade estiver abaixo de 200 rpm (rotações por minuto);
- VD: acende se a velocidade estiver no mínimo em 200 rpm e abaixo de 500 rpm;
- VM: acende se a velocidade for maior ou igual a 500 rpm.

As lâmpadas acendem em nível lógico zero (ativação de saída em nível baixo).

Pede-se:

- Desenhar o diagrama de blocos do sistema (identificar entradas e saídas);
- Representar a Tabela Verdade do circuito;
- Determinar as expressões canônicas das saídas a partir da tabela verdade;
- Implementar o circuito lógico utilizando apenas um **decodificador 3x8** e o **mínimo de portas lógicas adicionais**.

$B_2 B_1 B_0$	Velocidade (rpm)
0 0 0	0
0 0 1	100
0 1 0	200
0 1 1	300
1 0 0	400
1 0 1	500
1 1 0	600
1 1 1	700

## Decodificadores

### Exercício 3

- Diagrama de blocos do sistema:
- Tabela Verdade das saídas:
- Expressão booleana das saídas no formato canônico:



## Decodificadores

### □ Exercício 3

- d) Desenhar o circuito lógico equivalente utilizando decodificador 3x8 e o mínimo de portas adicionais: