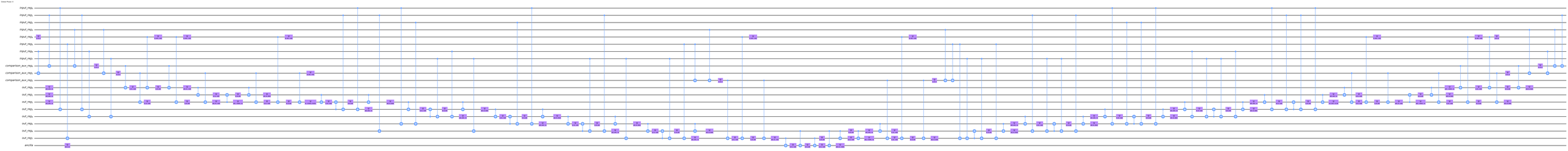
Global Phase: 0
input_reg0
input_reg1
input_reg2
input_reg3
input_reg4
input_reg5
input_reg6
input_reg7
input_reg8
input_reg9
comparison_aux_reg0
comparison_aux_reg1
comparison_aux_reg2
out_reg0
out_reg1
out_reg2
out_reg3
out_reg4
out_reg5
out_reg6
out_reg7
ancilla