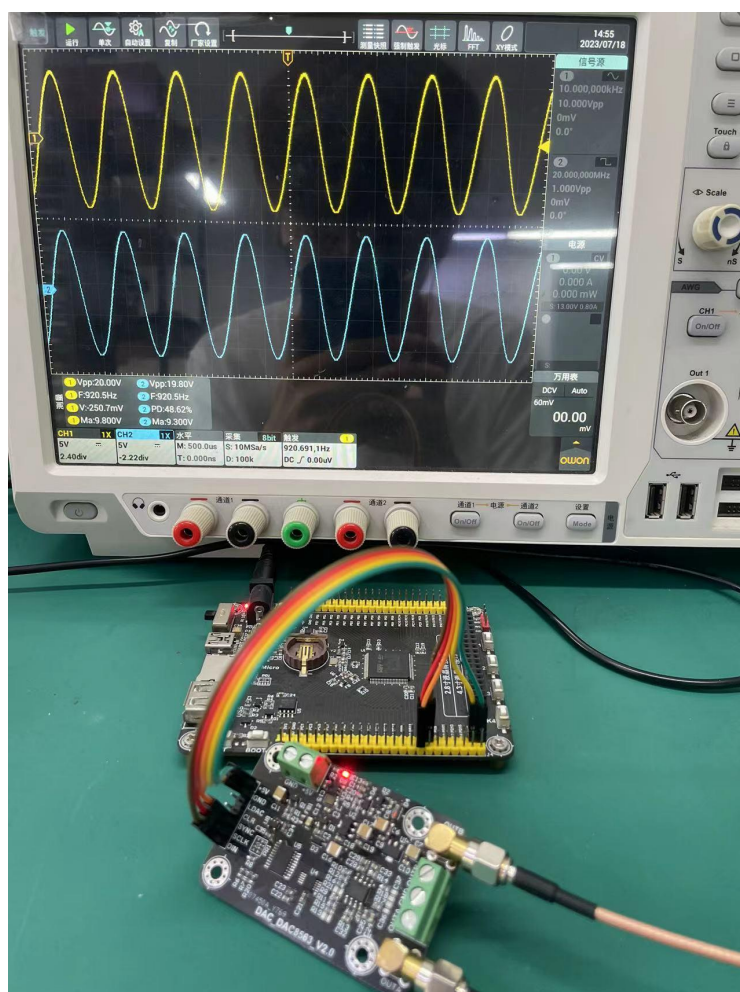


DAC8563 模块

用户手册 V1.0



淘宝官网: <http://fzlzdz.taobao.com>

专注仪器仪表 20 年，一定带给您更多的方便与惊喜！



凌睿智捷电子 出品

2023 年 07 月

官方店铺: <http://fzlzdz.taobao.com>

凌智电子  力作

目 录

| | | |
|-----|------------------|----|
| 1 | 模块简介 | 1 |
| 1.1 | 模块主要特性 | 1 |
| 2 | 模块电路设计 | 1 |
| 2.1 | 防反接电路设计 | 2 |
| 2.2 | 电源电路设计 | 3 |
| 2.3 | DAC 转换电路设计 | 3 |
| 2.4 | 后级放大缓冲电路设计 | 3 |
| 3 | 模块连接方法 | 4 |
| 4 | 测试程序设计 | 5 |
| 4.1 | DAC8563 命令 | 6 |
| 4.2 | 数字量与模拟量关系 | 6 |
| 4.3 | 输出量程设置 | 7 |
| 5 | 模块测试结果 | 7 |
| 5.1 | 测试仪器 | 7 |
| 5.2 | 测试结果 | 7 |
| 6 | 模块使用注意事项 | 12 |
| 7 | 模块版本历史 | 12 |

1 模块简介

选用 DAC 模块需要特别注意如下几个问题：

(1) 需要正确使用供电电源。不可以直接使用没经过任何滤波措施的开关电源（由于大多开关电源纹波都很大），在条件许可的情况下强烈建议使用低纹波的线性直流稳压电源。

(2) 注意 DAC 数据接口的抗干扰设计，保证数据正常通信。

(3) 在不影响转换精度的前提下，允许输入电压范围越宽越好。

本模块很好地解决了以上问题，性能优异，很适合做高精度高速信号的采集和分析。具体指标和设计如下所述。

1.1 模块主要特性

模块的主要特性如下：

- (1) 分辨率 : 16bit。
- (2) 输出幅度 : $\pm 10V$ 。
- (3) 基准电压 : 内部 2.5V 基准电压源。
- (4) 通道数 : 双通道。
- (5) 通信协议 : SPI 通信。
- (6) 数字接口电平 : 3.3V。
- (7) 模块供电 : +5V 单电源。
- (8) 模拟信号输入接口采用两种形式：一个是 5.08 间距端子接口，一个是 SMA 接口。
- (9) 数字信号接口：2.54 间距排针。

2 模块电路设计

DAC8563 模块硬件电路如图 2.1 所示，包括防反接电路、电源电路、DAC 电路和后级放大缓冲电路四个部分。防反接电路是用于防止用户把供电电源的正负极接反而造成模块不可逆的损坏。电源电路是将单电源转换成 $\pm 12V$ 的双电源，用于给后级放大电路的运放供电。DAC 电路是核心电路，数模转换输出电压。后级放大电路是将输出电压范围放大至 $\pm 10V$ 。

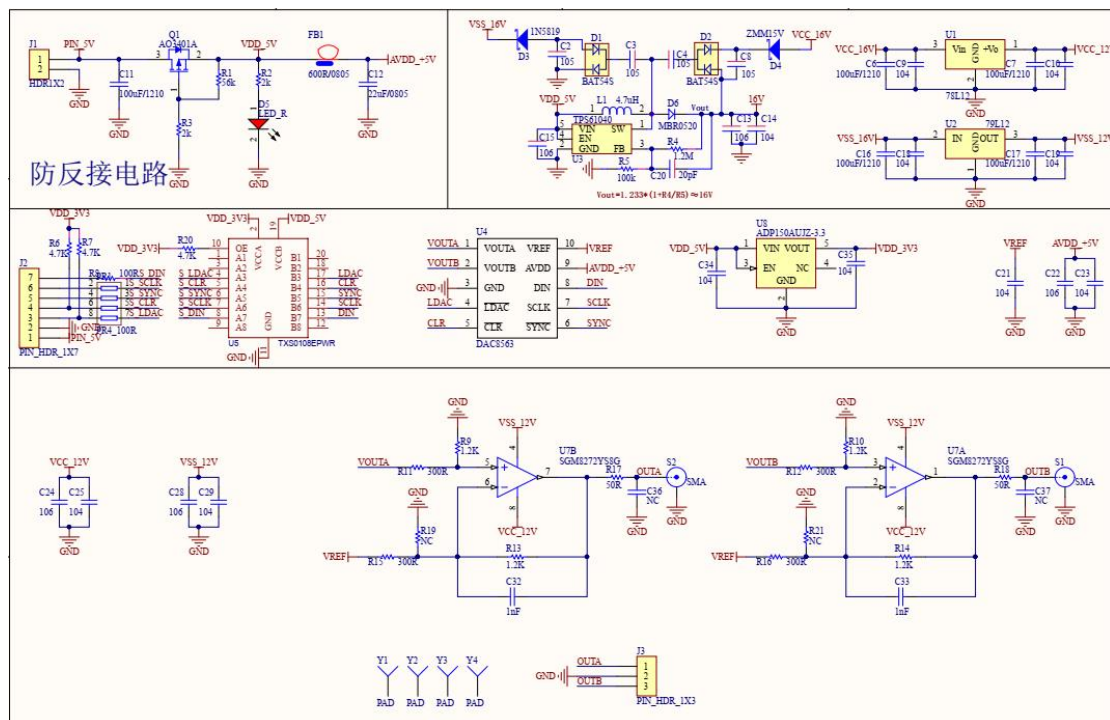


图 2.1 模块硬件电路图

2.1 防反接电路设计

场效应管防反接电路其功能和二极管防反接电路一样，其目的都是防止电源的正负输入端接反而导致负载电路烧毁等意外情况发生。场效应管防反接电路相比二极管防反接电路最大的优势是几乎零压降，二极管的压降一般都 0.5V~1V 左右，但是场效应管就不一样了，场效应管的内阻很小，小的只有几 $m\Omega$ 。假如 $5m\Omega$ 的内阻，经过 1A 的电流压降只有 5mV，10A 电流压降也才 50mV。

其缺点是成本高、电路略复杂。二极管防反接其电路设计简单，只需串联一个二极管即可，成本也低，缺点是压降大，即使几十 mA 的小电流二极管的压降也有 0.4V~0.6V 左右，使用场效应管其压降能做到 1mV 以下，相差好几个数量级。

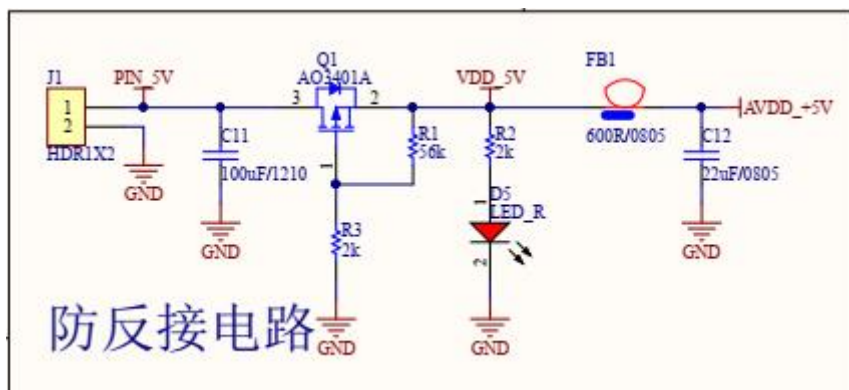


图 2.1.1 防反接电路

2.2 电源电路设计

电源转换电路是使用升压芯片将单电源变双电源的方法。这种方法的实现原理是通过升压芯片将单电源电压升高到两倍，然后再通过两个二极管进行整流和滤波，最终得到正负电压。为了保证电源的稳定性，另外加了 78L12 和 79L12 稳压芯片稳定电压。

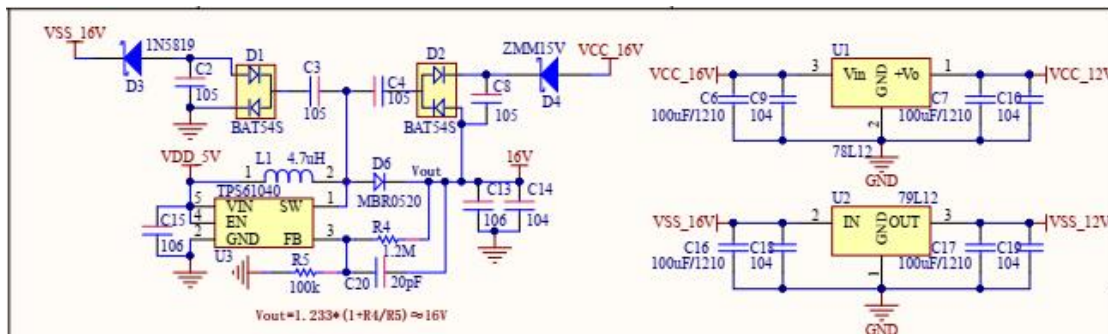


图 2.2.1 电源电路

2.3 DAC 转换电路设计

DAC8563 内部自带 2.5V 的基准电压源，本模块选用内部基准。为了扩大输出电压范围，所以选择+5V 电压进行供电。但是这也会导致一个问题就是控制信号的电压的高电平的最低电压为 0.7 倍的 AVDD（即 3.5V），而 STM32 的接口电平为 3.3V。为了防止出现问题，添加了一个电平转换芯片，用于将 3.3V 的电平转换成 5V。

| PARAMETER | TEST CONDITIONS | MIN | TYP | MAX | UNIT |
|-----------------------------------|-----------------|-----------------|------|-----------|------|
| LOGIC INPUTS⁽²⁾ | | | | | |
| Input-pin leakage current | | -1 | ±0.1 | 1 | μA |
| Logic input LOW voltage V_{IL} | | 0 | | 0.8 | V |
| Logic input HIGH voltage V_{IH} | | 0.7 × AV_{DD} | | AV_{DD} | V |

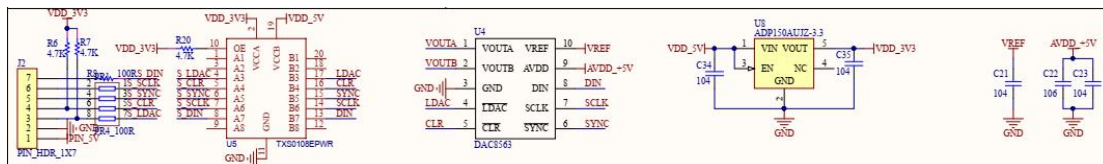


图 2.3.1 DAC 转换电路

2.4 后级放大缓冲电路设计

为了实现 ±10V 输出电压，增加一个后级放大电路，也有一个缓冲的作用。DAC8563 通过放大 2 倍，可以输出 0~5V 的电压。DAC8563 的输出信号先经过一个电阻分压衰减为 0~4V，再通过运放放大 5 倍得到 0~20V 的电压。运放的反相端输入 DAC8563 的基准电压 2.5V，放大 4 倍为 10V，最终得到一个范围为 -10V~10V 的电压。



图 3.1 模块接口说明



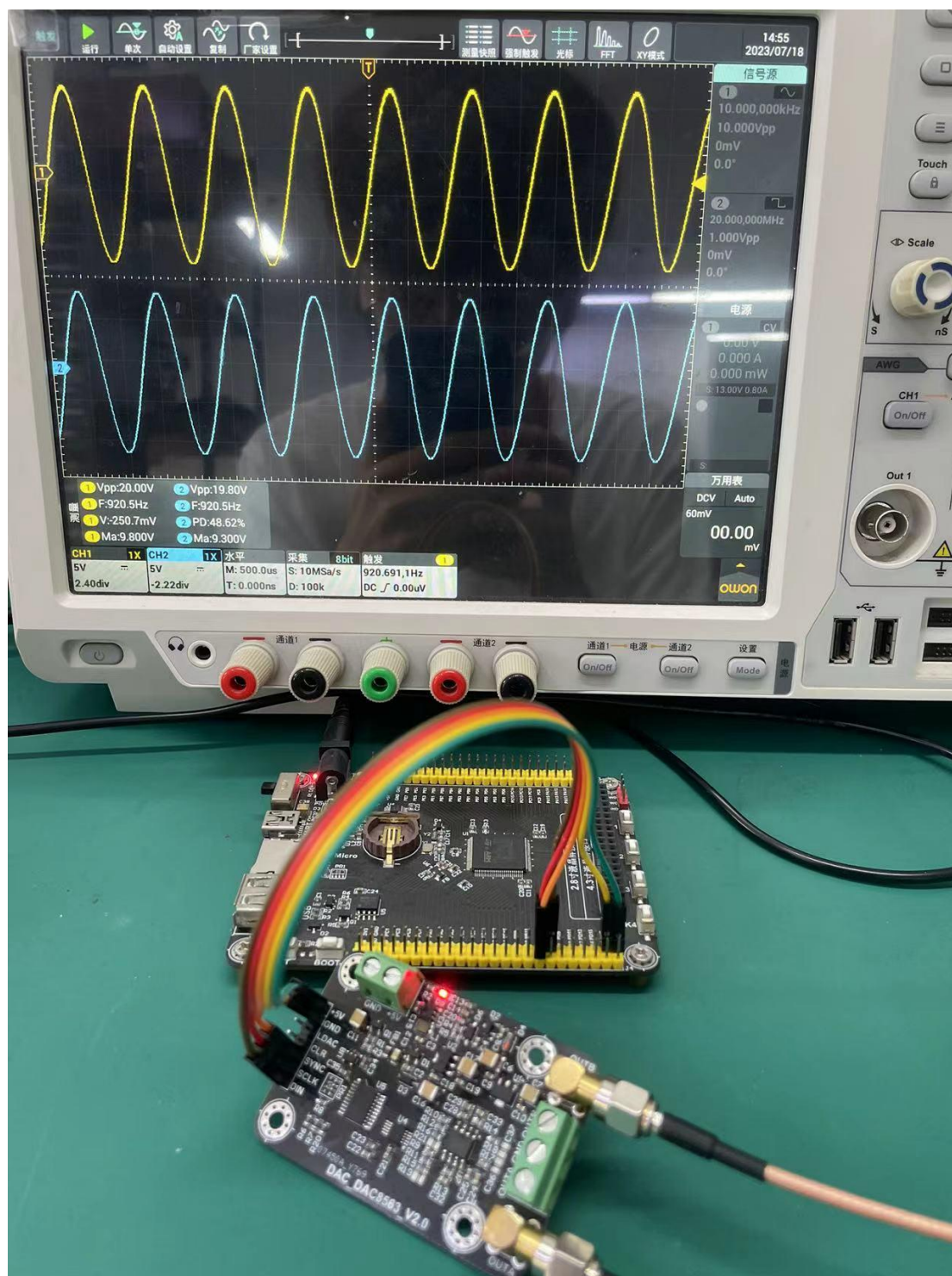


图 3.3 系统测试连接图

4 测试程序设计

4.1 DAC8563 命令

DAC8563 模块可通过 SPI 进行通信，主要使用到的命令为下图中红色画框中的命令。

官方店铺：<http://fzlzdz.taobao.com>

凌智电子  力作

Table 17. Command Matrix for the DAC756x, DAC816x, and DAC856x Devices

| DB23-DB22 | Command | | | Address | | | Data | | | | | | DESCRIPTION |
|------------------|---------|----|----|---------|----|----|------------------------------|-----|-----|---------|-----|-----|--|
| | C2 | C1 | C0 | A2 | A1 | A0 | DB15-DB6 | DB5 | DB4 | DB3-DB2 | DB1 | DB0 | |
| X ⁽¹⁾ | 0 | 0 | 0 | 0 | 0 | 0 | 16-, 14-, or 12-bit DAC data | | | | | | Write to DAC-A input register |
| | | | | 0 | 0 | 1 | 16-, 14-, or 12-bit DAC data | | | | | | Write to DAC-B input register |
| | | | | 1 | 1 | 1 | 16-, 14-, or 12-bit DAC data | | | | | | Write to DAC-A and DAC-B input registers |
| X | 0 | 1 | 0 | 0 | 0 | 0 | 16-, 14-, or 12-bit DAC data | | | | | | Write to DAC-A input register and update all DACs |
| | | | | 0 | 0 | 1 | 16-, 14-, or 12-bit DAC data | | | | | | Write to DAC-B input register and update all DACs |
| | | | | 1 | 1 | 1 | 16-, 14-, or 12-bit DAC data | | | | | | Write to DAC-A and DAC-B input register and update all DACs |
| X | 0 | 1 | 1 | 0 | 0 | 0 | 16-, 14-, or 12-bit DAC data | | | | | | Write to DAC-A input register and update DAC-A |
| | | | | 0 | 0 | 1 | 16-, 14-, or 12-bit DAC data | | | | | | Write to DAC-B input register and update DAC-B |
| | | | | 1 | 1 | 1 | 16-, 14-, or 12-bit DAC data | | | | | | Write to DAC-A and DAC-B input register and update all DACs |
| X | 0 | 0 | 1 | 0 | 0 | 0 | X | | | | | | Update DAC-A |
| | | | | 0 | 0 | 1 | X | | | | | | Update DAC-B |
| | | | | 1 | 1 | 1 | X | | | | | | Update all DACs |
| X | 0 | 0 | 0 | 0 | 1 | 0 | X | | | | 0 | 0 | Gain: DAC-B gain = 2, DAC-A gain = 2 (default with internal V _{REF}) |
| | | | | | | | | | | | 0 | 1 | Gain: DAC-B gain = 2, DAC-A gain = 1 |
| | | | | | | | | | | | 1 | 0 | Gain: DAC-B gain = 1, DAC-A gain = 2 |
| | | | | | | | | | | | 1 | 1 | Gain: DAC-B gain = 1, DAC-A gain = 1 (power-on default) |
| X | 1 | 0 | 0 | X | | | X | 0 | 0 | X | 0 | 1 | Power up DAC-A |
| | | | | | | | | | | | 1 | 0 | Power up DAC-B |
| X | 1 | 0 | 0 | X | | | X | 0 | 1 | X | 1 | 1 | Power up DAC-A and DAC-B |
| | | | | | | | | | | | 0 | 1 | Power down DAC-A; 1 kΩ to GND |
| | | | | | | | | | | | 1 | 0 | Power down DAC-B; 1 kΩ to GND |
| | | | | | | | | | | | 1 | 1 | Power down DAC-A and DAC-B; 1 kΩ to GND |
| X | 1 | 0 | 0 | X | | | X | 1 | 0 | X | 0 | 1 | Power down DAC-A; 100 kΩ to GND |
| | | | | | | | | | | | 1 | 0 | Power down DAC-B; 100 kΩ to GND |
| | | | | | | | | | | | 1 | 1 | Power down DAC-A and DAC-B; 100 kΩ to GND |
| X | 1 | 0 | 0 | X | | | X | 1 | 1 | X | 0 | 1 | Power down DAC-A; Hi-Z |
| | | | | | | | | | | | 1 | 0 | Power down DAC-B; Hi-Z |
| | | | | | | | | | | | 1 | 1 | Power down DAC-A and DAC-B; Hi-Z |
| X | 1 | 0 | 1 | X | | | X | | | | X | 0 | Reset DAC-A and DAC-B input register and update all DACs |
| | | | | | | | | | | | X | 1 | Reset all registers and update all DACs (Power-on-reset update) |
| X | 1 | 1 | 0 | X | | | X | | | | 0 | 0 | LDAC pin active for DAC-B and DAC-A |
| | | | | | | | | | | | 0 | 1 | LDAC pin active for DAC-B; inactive for DAC-A |
| | | | | | | | | | | | 1 | 0 | LDAC pin inactive for DAC-B; active for DAC-A |
| | | | | | | | | | | | 1 | 1 | LDAC pin inactive for DAC-B and DAC-A |
| X | 1 | 1 | 1 | X | | | X | | | | X | 0 | Disable internal reference and reset DACs to gain = 1 |
| | | | | | | | | | | | X | 1 | Enable internal reference and reset DACs to gain = 2 |

图 4.1 DAC8563 命令

4.2 数字量与模拟量的关系

首先，先计算 DAC 的数字量与输出的电压关系，公式如下所示：

$$V = (D/65535) \cdot V_{REF} \cdot G$$

其中，V 为 DAC8563 输出的电压，D 为数字量，65535 是 DAC8563 的分辨率，V_{REF} 为基准电压，G 为 DAC8563 的内部增益。

该模块 V_{REF} 的基准电压使用的是 DAC8563 的基准电压源 2.5V，提供的例程程序设置的增益为 2，即公式为：

$$V = (D/65535) \cdot 2500 \cdot 2 = (D/65535) \cdot 5000$$

从上图可推导出 DAC8563 的输出电压范围为 0~5V。

为了实现 ±10V 输出电压，增加一个后级放大电路。DAC8563 的输出信号先经过一个电阻分压衰减为 0~4V，再通过运放放大 5 倍得到 0~20V 的电压。运放的反相端输入 DAC8563 的基准电压 2.5V，放大 4 倍为 10V，最终得到一个范围为 -10V~10V 的电压。

所以最终模块输出的电压公式为：

$$V = (D/65535) \cdot 20000 - 10000$$

V 为模块最终输出的电压，输出电压单位为 mV，D 为程序控制的数字量。

反向推导 V 与 D 的关系，公式为：D = (V+10000)/20000*65535

4.3 输出量程设置

设置输出量程为 $\pm 10V$ ，操作步骤如下所示：

1. 将 DAC8563 模块的 R15 和 R16 焊接 300Ω 的电阻，并且 R19 和 R21 不焊接。
2. 例程的模拟转换公式变为： $D = (V+10000)/20000*65535$

设置输出量程为 $\pm 5V$ ，操作步骤如下所示：

1. 将 DAC8563 模块的 R11、R12、R15、R16 焊接 $1K\Omega$ 的电阻，R9、R10、R13、R14 焊接 $2K\Omega$ 的电阻。
2. 例程的模拟转换公式变为： $D = (V+5000)/10000*65535$

设置输出量程为 $0V\sim 10V$ ，操作步骤如下所示：

1. 将 DAC8563 模块的 R9、R10、R15 和 R16 不焊接，并且 R19、R21、R13、R14 焊接 $1K\Omega$ 的电阻。
2. 例程的模拟转换公式变为： $D = V/10000*65535$

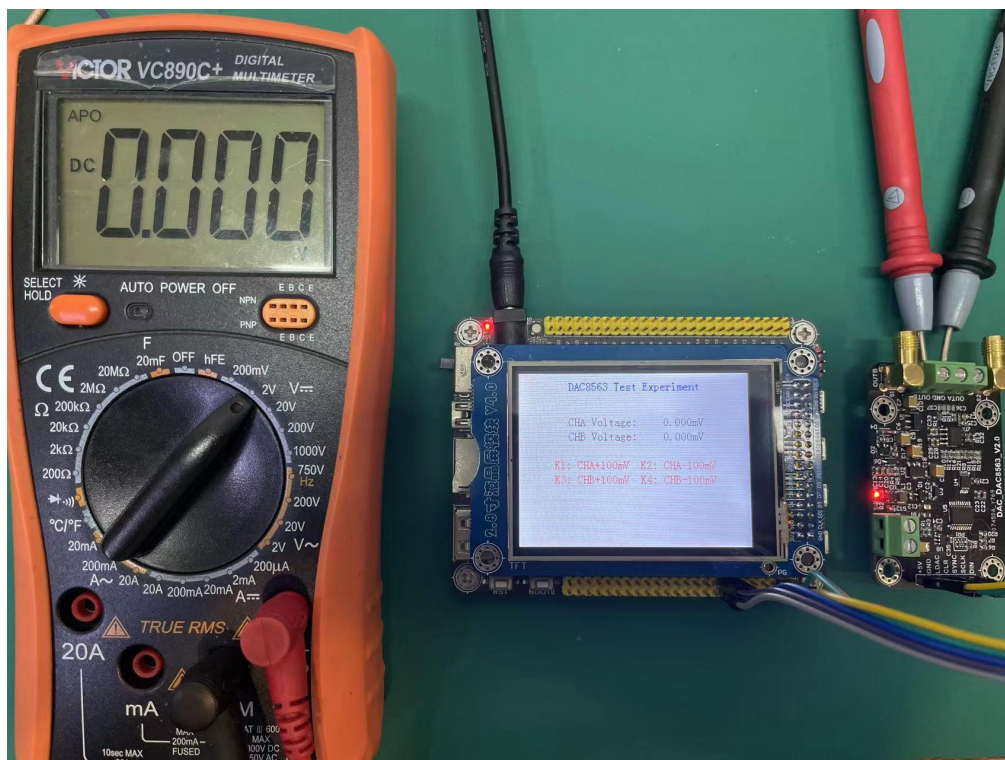
5 模块测试结果

5.1 测试仪器

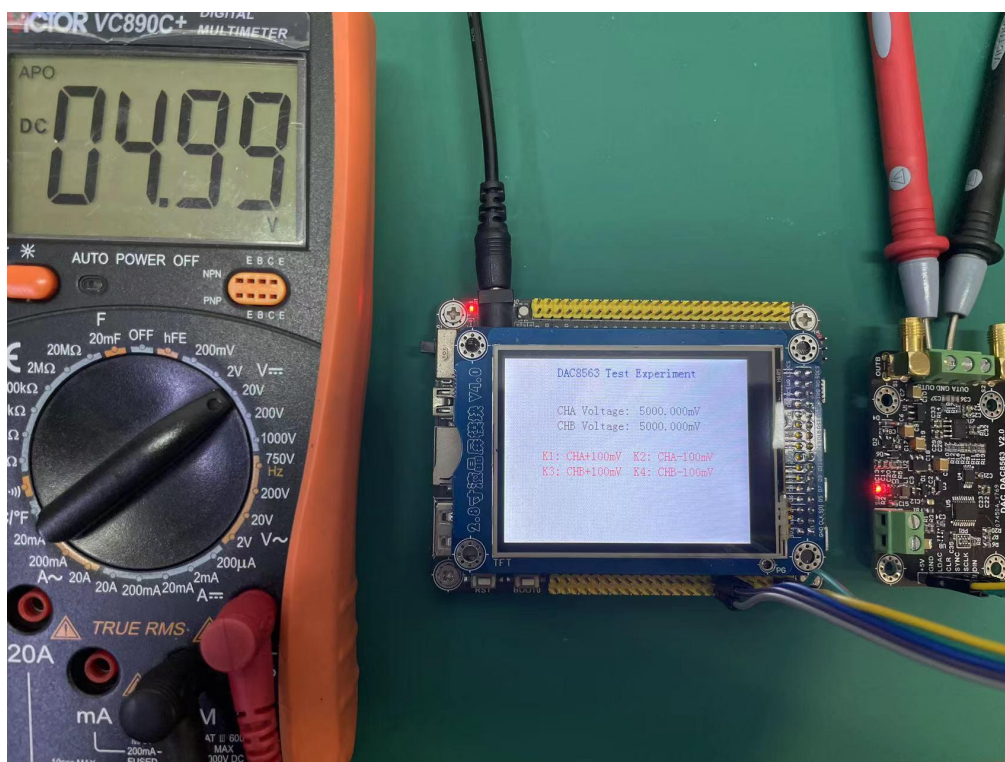
示波器：RIGOL DS1102CA 100MHz

万用表：VICTOR VC980+

5.2 测试结果



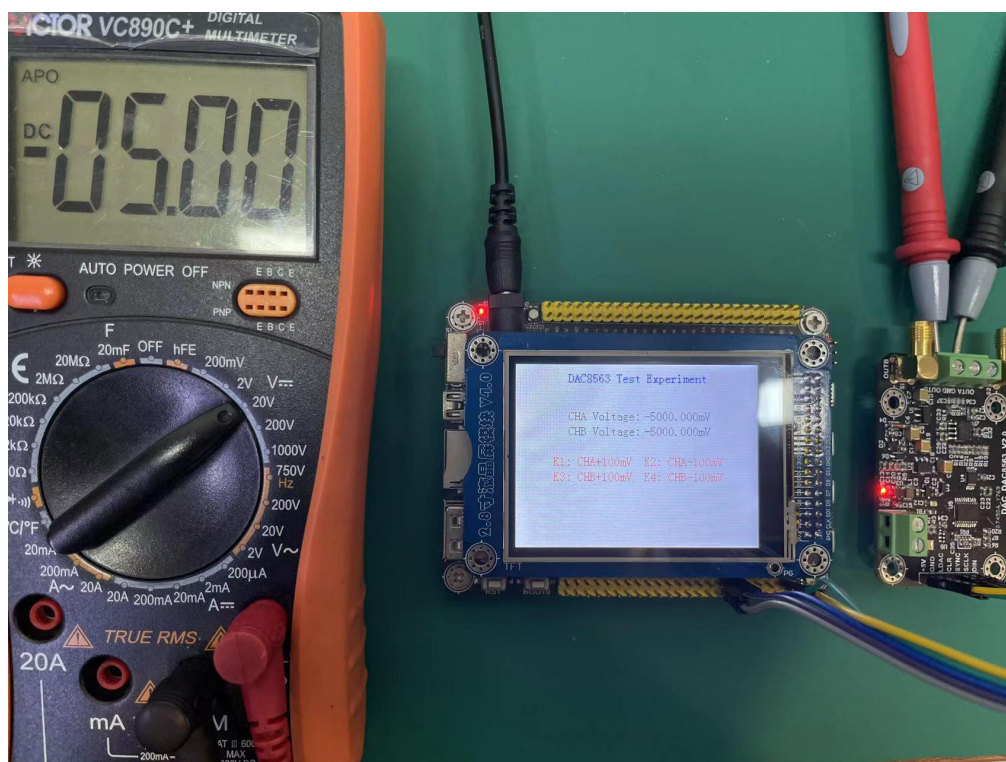
输出直流量 0V



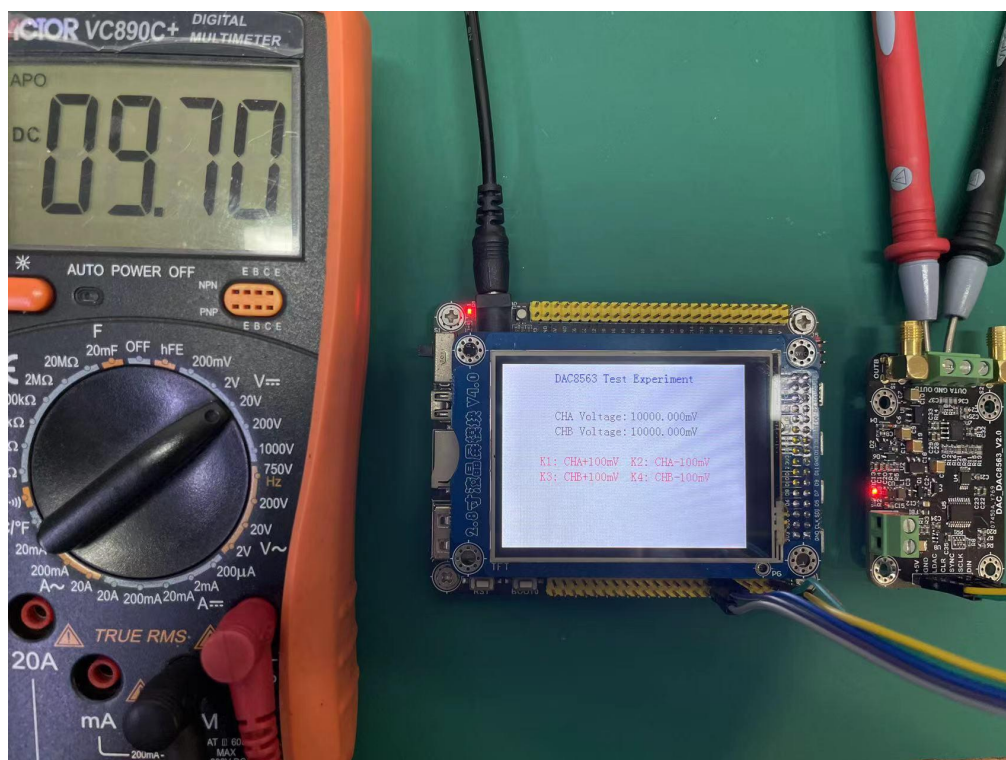
输出直流量 5V

官方店铺: <http://fz1zdz.taobao.com>

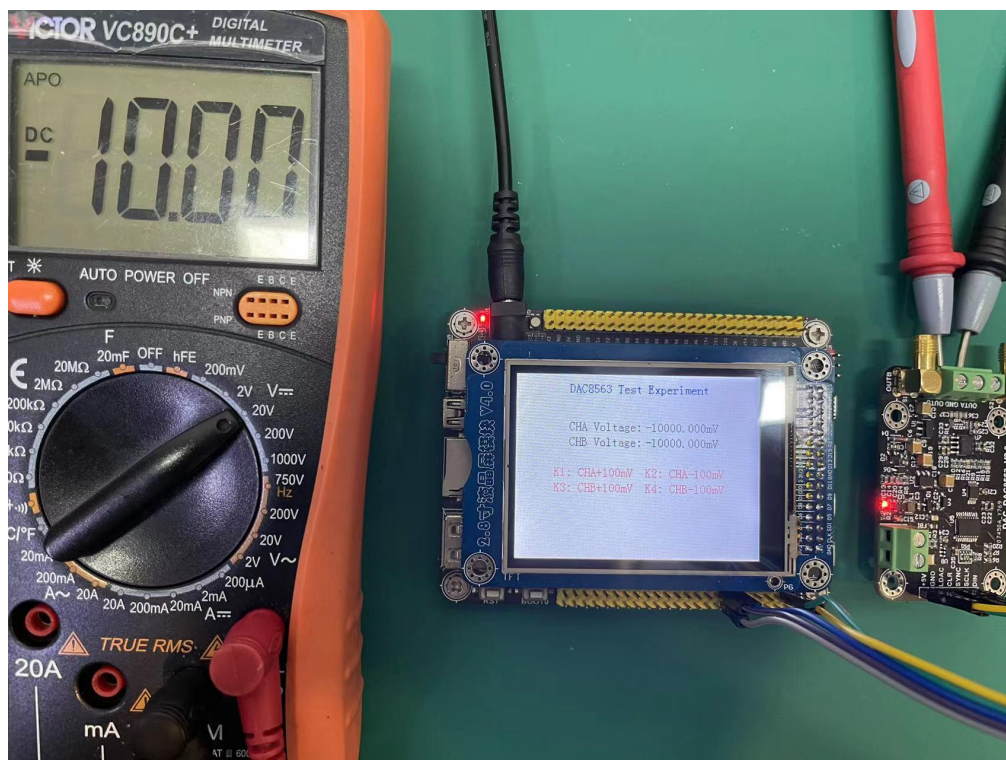
凌智电子  力作



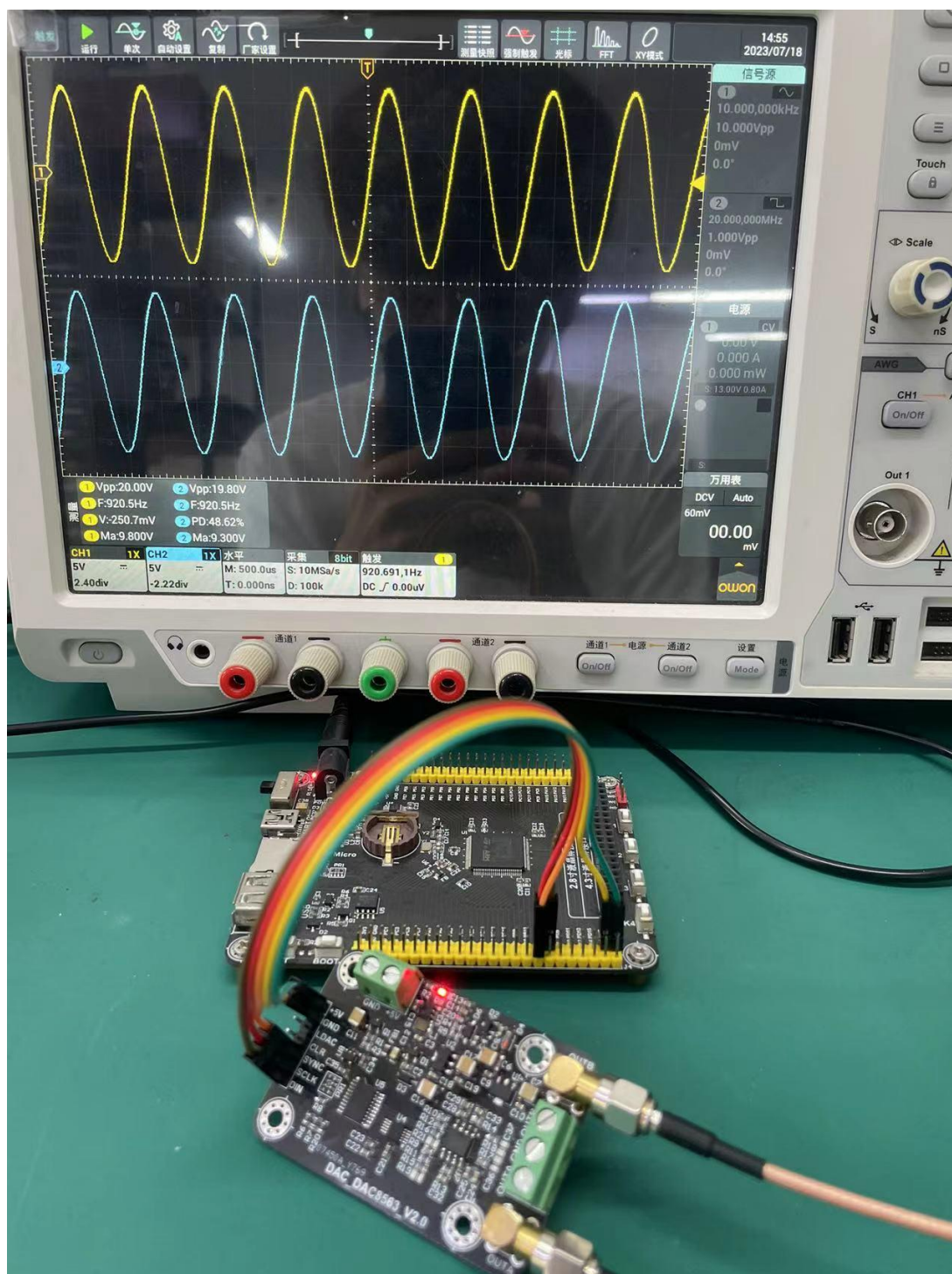
输出直流量-5V



输出直流量 10V（存在芯片偏移误差所以达不到 10V）



输出直流量-10V



输出正弦波

6 模块使用注意事项

- (1) 供电说明：切记+5V 电源和地不要接反；由于模块有模拟电路，请一定使用纹波系数小的线性直流稳压电源，千万不要使用开关电源供电（此类电源的纹波太大了！）。
- (2) 本模块输出接口采用两种形式，一个是端子接口，一个是 SMA 接口。模块默认使用标准的 RG316 射频同轴电缆线测试，特性阻抗为 50Ω。
- (3) 以上测试结果和测试仪器也有关系，不同测试仪器结果有点偏差属于正常现象。
- (4) 如果模块的供电电源没有达到+5V，会导致输出电压范围缩小。

7 模块版本历史

| 版本号 | 修改时间 | 修改内容 |
|------|------------|------|
| V1.0 | 2023.07.18 | 定稿 |
| | | |
| | | |
| | | |
| | | |