

Le transistor

Farouk Vallette

Un peu d'histoire

1904 : Invention de la diode par FLEMMING

1907 : Mise au point de la triode

1948 : Le transistor bipolaire à jonctions (BARDEEN, BRATTAIN & SHOCKLEY)

1954 : Le transistor au silicium

1959 : Le transistor à effet de champs

1959 : Mise au point de la technologie "planar"

1961 : Premier circuit intégré (6 composants)

1970 : Technologie MOS

1976 : Premier microprocesseur (2250 transistors sur 6 cm²)

1982 : Naissance du premier PC IBM

1996 : Intel Pentium (5,5 millions de transistors)

Loi de Moore

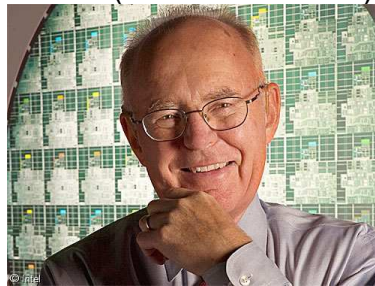
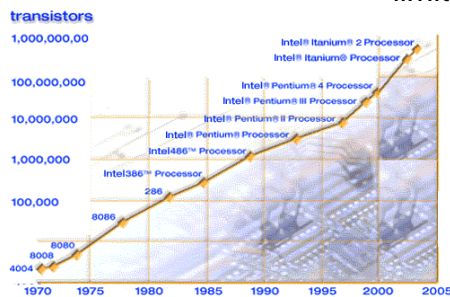
Gordon E. Moore

1965 : "Cramming more components into integrated circuits"

- Le coût de production des circuits intégrés va rester stable dans le temps malgré l'augmentation de la complexité
- La densité d'intégration d'un circuit intégré double tous les 18 mois

1995 : Vérification OK

1997 : L'accroissement de la densité des microprocesseurs atteindra sa limite en 2017 (taille des atomes)



Les défis des années 2000-2015

- Intel poursuit sa course à la finesse de gravure
 - Actuellement production avec un facteur d'échelle de 65 nm
 - Prévisions à 45nm pour 2007, 32nm pour 2009, 22 nm pour 2011 ...
- Les limites physiques seraient atteintes en 2018
 - A l'échelle de 5nm la charge électrique traversera le transistor même si il n'est pas sollicité
- Intel / ADM
 - 2001 Pentium 4 : 42 millions de transistors
 - 2001 Athlon XP300+ : 54 millions de transistors

Le milliard de transistors sur une puce a été atteint en 2008

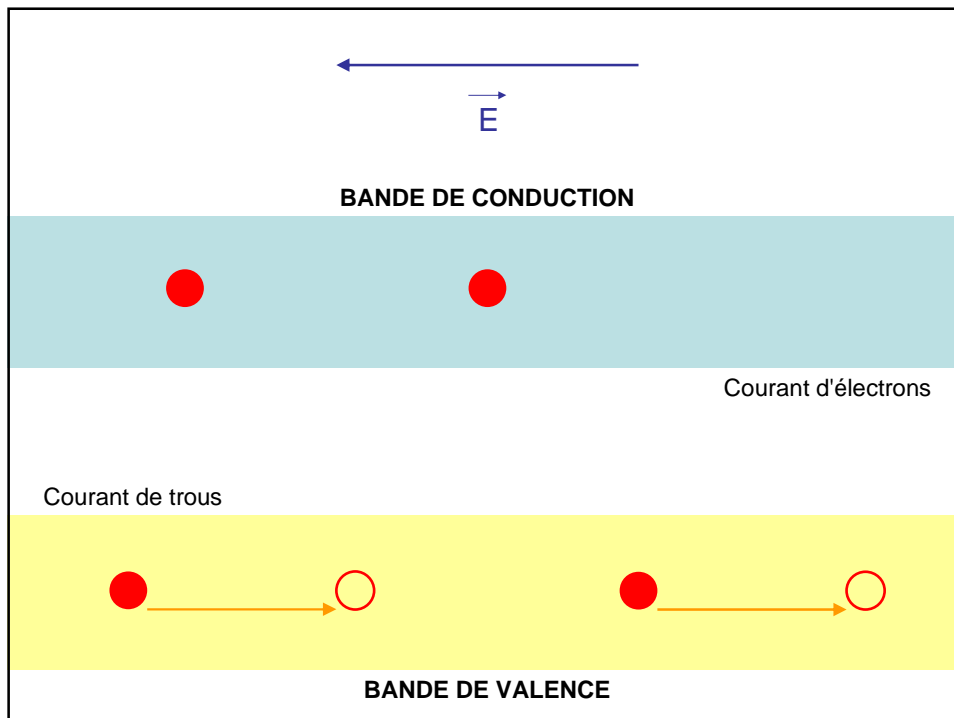
Conduction Electrique

Elle est assurée par

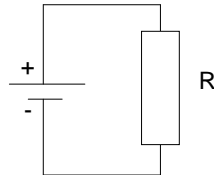
- les électrons périphériques des atomes appelés **électrons "libres"**
- les espaces libres laissés sur les dernières orbites des atomes appelés **"trous"**

Courant électrique :

- déplacement des électrons du – vers le + d'un générateur de tension
- "déplacement" des trous du + vers le – d'un générateur



Propriétés électriques des matériaux



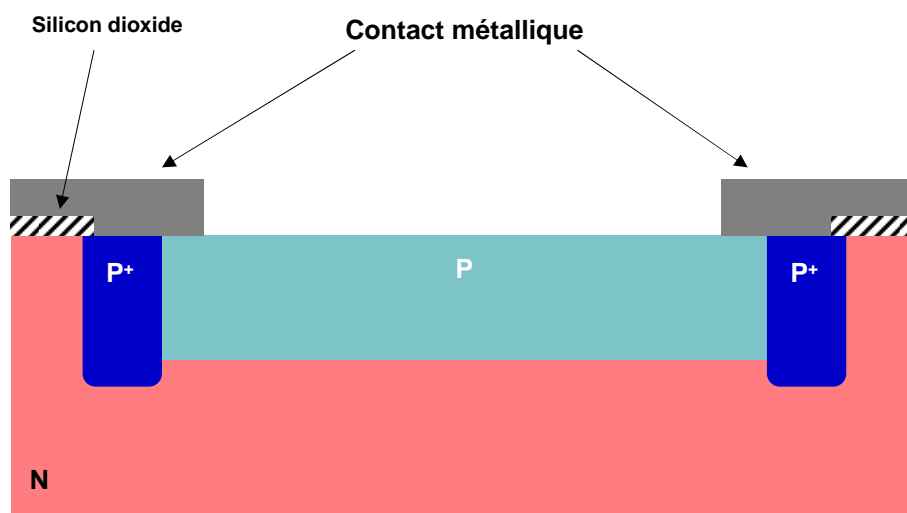
- Conducteur R petit, quelques Ω
- Isolant R grand, plusieurs $M\Omega$
- Semi-conducteur R grand

Un semi-conducteur pur est un mauvais conducteur, mais en ajoutant quelques atomes différents de concentration N_A (accepteur) ou N_D (donneur) on peut modifier ses propriétés électriques et jouer sur sa résistivité

→ DOPAGE

On obtient un semi-conducteur de type N (électrons porteurs de charge majoritaires ou de type P (trous porteurs de charge majoritaires)

Coupe d'une Résistance en technologie planar



La jonction PN



Une barrière de potentiel (0,6 à 0,7 V) se crée qui empêche le mouvement des charges à travers la jonction → Diode

Pourquoi le transistor ?

Idée :

J'applique une tension d'excitation sur une triode et cette tension me permet:

- de faire passer un courant électrique entre deux noeuds de la triode
- de moduler le courant en fonction de la tension d'excitation

Familles de transistors

BJT Bipolar Junction Transistor

- 2 jonctions
- Effet transistor (phénomène complexe et difficile à expliquer)
- Applications essentiellement analogiques

FET Field Effect Transistor

- Fonctionnement simple : conduction électrique assurée par un canal
- 2 Familles : JFET (Canal diffusé), **MOSFET (Canal induit)**

Listes non exhaustives

Le transistor MOS

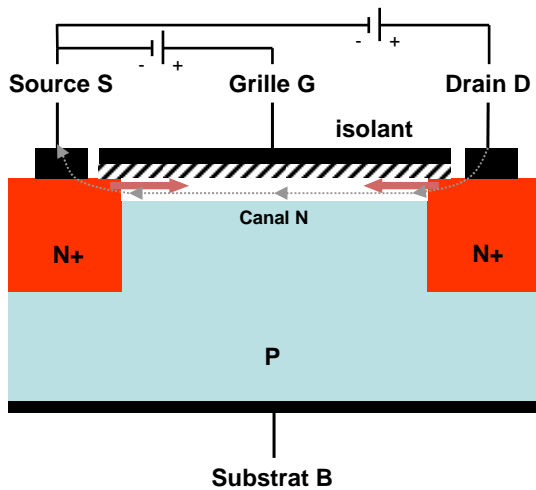
MOS : **M**etal **O**xyde **S**emi-conductor

Canal **N** ou Canal **P**

Principe de fonctionnement :

Une tension de commande supérieure à un seuil appliquée entre grille et source rend le transistor passant

Le transistor NMOS



▪ On applique une tension $V_{GS} > V_{Tn}$

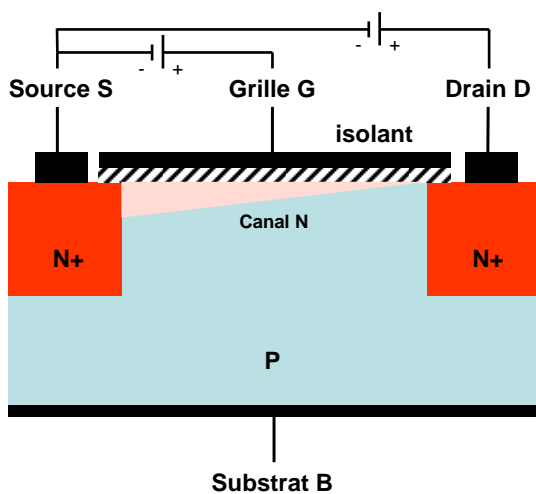
→ Les trous sous le canal sont repoussés vers le substrat

→ Les électrons de la source et du drain sont attirés sous la grille

création d'un canal N

→ Si on applique une tension $V_{DS} > 0$ alors un courant I_{Dn} circule du drain vers la source

Le transistor NMOS

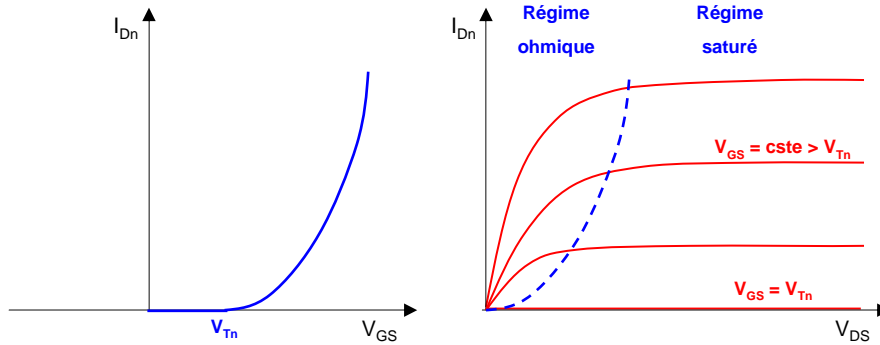


▪ Pour des tensions V_{DS} faibles le courant I_{Dn} augmente linéairement avec V_{DS}

▪ Lorsque la tension V_{DS} augmente on constate un effet de **pincement**

→ Le courant I_{Dn} tend à se stabiliser et à rester à peu près constant

Caractéristiques $I_D(V_{GS})$ et $I_D(V_{DS})$



- Si $V_{GS} < V_{Tn}$, le transistor est bloqué
- Si $V_{GS} > V_{Tn}$, le transistor est passant
→ un courant circule entre D et S

- Si $V_{DS} < V_{GS} - V_{Tn}$, le transistor fonctionne en régime ohmique
- Si $V_{DS} > V_{GS} - V_{Tn}$, le transistor fonctionne en régime saturé

Courant dans le NMOS

Tension de seuil : $V_{Tn} \approx 1V$

- Régime bloqué : Si $V_{GS} \leq V_{Tn}$

$$I_{Dn} = 0$$

- Régime ohmique : Si $V_{GS} \geq V_{Tn}$ et $V_{DS} \leq V_{GS} - V_{Tn}$

$$I_{Dn} = \left(\frac{W_n}{L_n} \right) \mu_n \cdot C_{ox} \left[V_{GS} - V_{Tn} - \frac{V_{DS}}{2} \right] V_{DS}$$

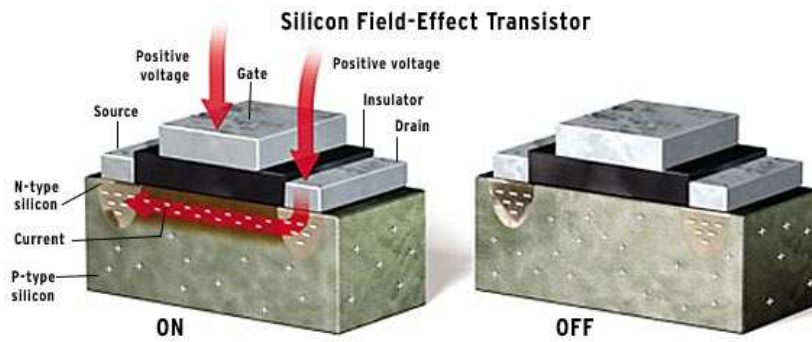
- Régime saturé : Si $V_{GS} \geq V_{Tn}$ et $V_{DS} \geq V_{GS} - V_{Tn}$

$$I_{Dn} = \frac{1}{2} \left(\frac{W_n}{L_n} \right) \mu_n \cdot C_{ox} [V_{GS} - V_{Tn}]^2$$

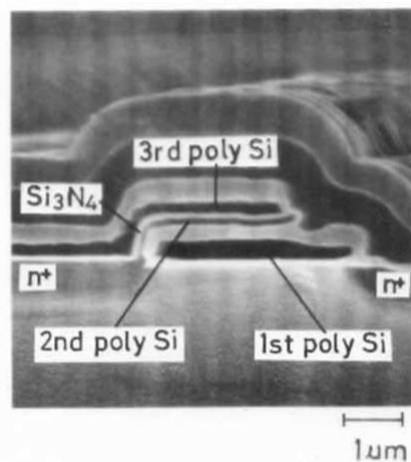
Remarques :

- On a choisi de négliger l'effet de modulation de largeur du canal
- Si on néglige l'effet du substrat alors V_{Tn} est constante

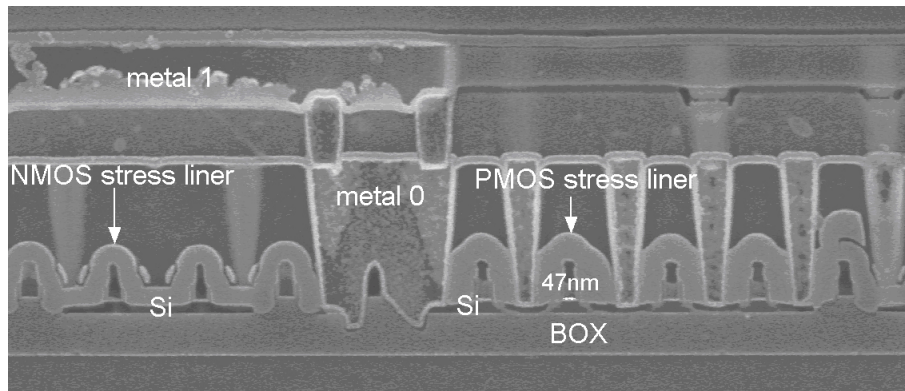
Le transistor NMOS



Le transistor NMOS

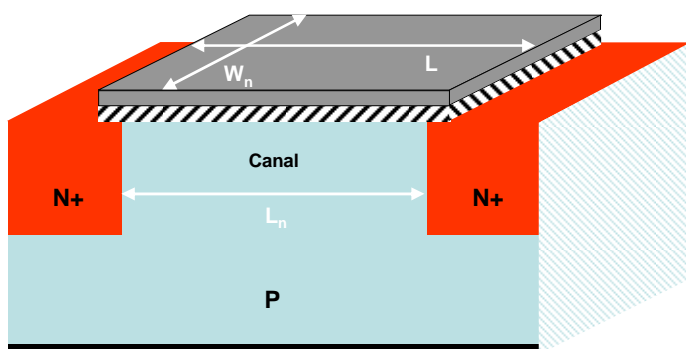


Le transistor NMOS



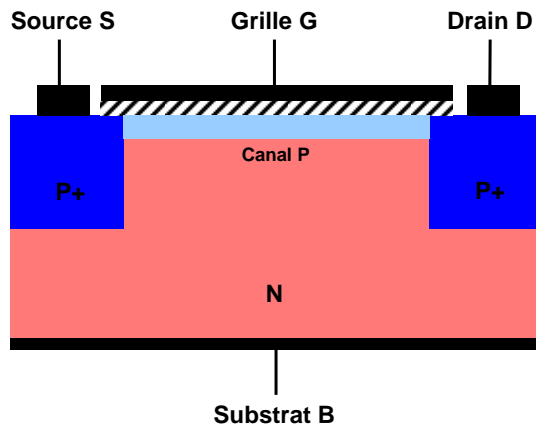
Sony CXD2964GB Cell processor used in the Playstation III and the Microsoft X02046 PowerPC processor found in the Xbox 360 are both fabricated with essentially the same IBM 90 nm process

Choix des Dimensions



$$I_{Dn} \propto \left(\frac{W_n}{L_n} \right)$$

Le transistor PMOS



• On applique une tension $V_{GS} < V_{Tp}$

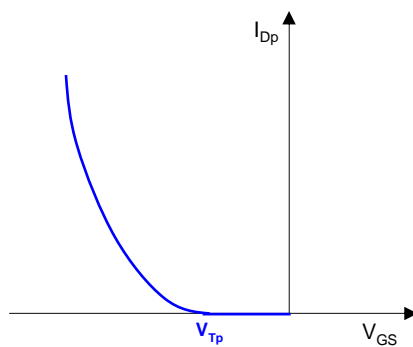
→ Les électrons sous le canal sont repoussés vers le substrat

→ Les trous de la source et du drain sont attirés sous la grille

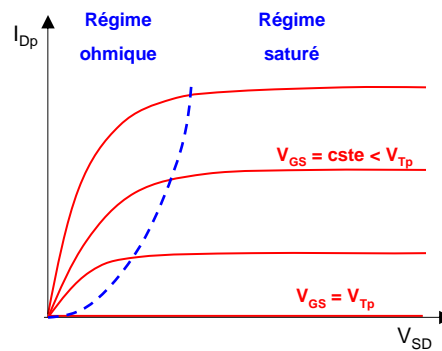
création d'un canal P

→ Si on applique une tension $V_{SD} > 0$ alors un courant I_{Dp} circule de la source vers le drain

Caractéristiques $I_D(V_{GS})$ et $I_D(V_{DS})$



- Si $V_{GS} > V_{Tp}$, le transistor est bloqué
- Si $V_{GS} < V_{Tp}$, le transistor est passant
→ un courant circule entre S et D



- Si $V_{SD} < V_{SG} - |V_{Tp}|$, le transistor fonctionne en régime ohmique
- Si $V_{SD} > V_{SG} - |V_{Tp}|$, le transistor fonctionne en régime saturé

Courant dans le PMOS

Tension de seuil : $V_{Tp} \approx -1V$

▪ Régime bloqué : Si $V_{GS} \geq V_{Tp}$

$$I_{Dp} = 0$$

▪ Régime ohmique : Si $V_{GS} \leq V_{Tp}$ et $V_{SD} \leq V_{SG} + V_{Tp}$

$$I_{Dp} = \left(\frac{W_p}{L_p} \right) \mu_p \cdot C_{ox} \left[V_{SG} + V_{Tp} - \frac{V_{SD}}{2} \right] V_{SD}$$

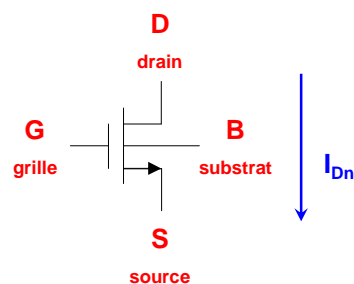
▪ Régime saturé : Si $V_{GS} \leq V_{Tp}$ et $V_{SD} \geq V_{SG} + V_{Tp}$

$$I_{Dp} = \frac{1}{2} \left(\frac{W_p}{L_p} \right) \mu_p \cdot C_{ox} [V_{SG} + V_{Tp}]^2$$

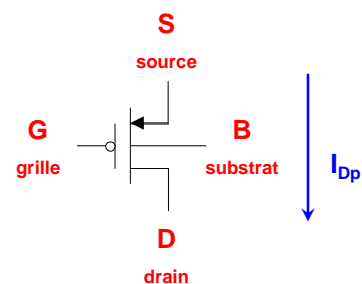
Remarques :

- On a choisi de négliger l'effet de modulation de largeur du canal
- Si on néglige l'effet du substrat alors V_{Tp} est constante

Symboles électriques

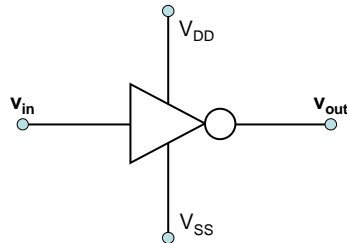


NMOS



PMOS

L'inverseur CMOS



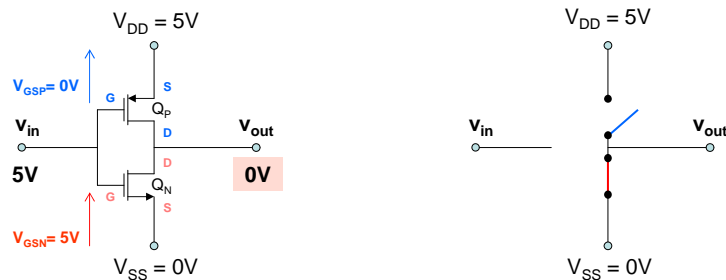
- V_{DD} et V_{SS} sont les tensions d'alimentation de l'inverseur (par exemple 5V-0V) qui fixent le niveau logique HAUT ("1" logique) et le niveau logique BAS ("0" logique)

- Table de vérité :

- si $v_{in} = 0$, alors $v_{out} = 1$
- si $v_{in} = 1$, alors $v_{out} = 0$

L'inverseur CMOS

Si $V_{in} = 5V$

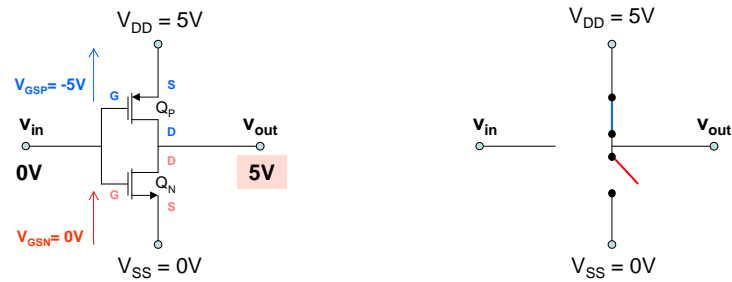


Si $V_{GSN} > V_{TN} \rightarrow Q_N$ est passant

Si $V_{GSP} > V_{TP} \rightarrow Q_P$ est bloqué

L'inverseur CMOS

Si $V_{in} = 0\text{ V}$



Si $V_{GSN} < V_{TN} \rightarrow Q_N$ est bloqué

Si $V_{GSP} < V_{TP} \rightarrow Q_P$ est passant

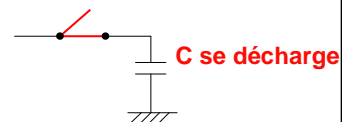
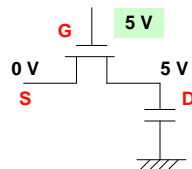
Le transistor d'accès



Si $V_{GSN} = 0\text{ V} < V_{TN} \rightarrow Q_N$ est bloqué

Si $V_{GSN} = 5\text{ V} > V_{TN} \rightarrow Q_N$ est passant

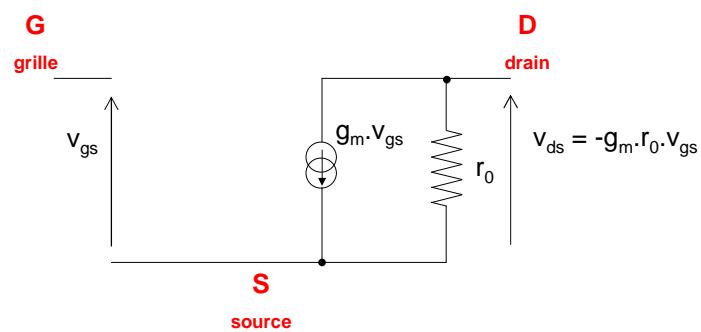
Le transistor d'accès



Si $V_{GSN} = 0V < V_{TN} \rightarrow Q_N$ est bloqué

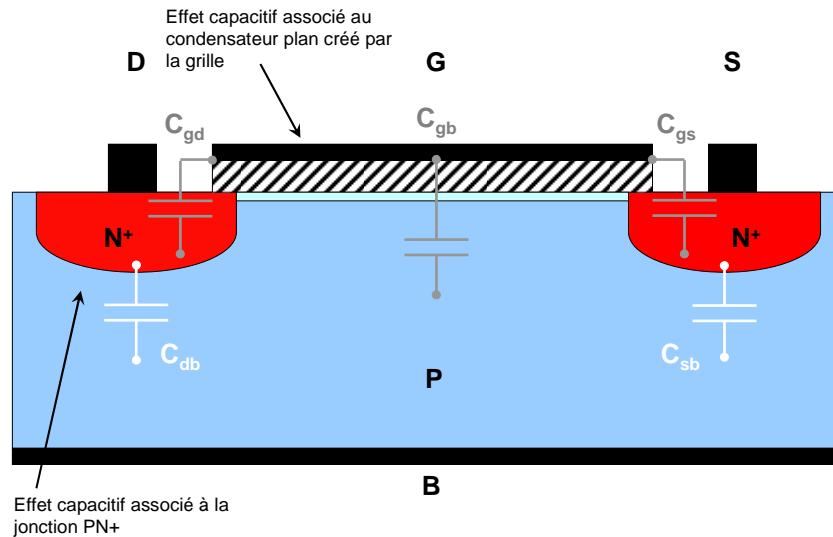
Si $V_{GSN} = 5V > V_{TN} \rightarrow Q_N$ est passant

Schéma équivalent en courant alternatif



→ Amplification en tension

Effets Capacitifs



Limitations dues aux Effets Capacitifs

L'ensemble des capacités peut être représentée par une capacité unique entre sortie et plan de masse.

→ **Filtre RC passe-bas**

Le fonctionnement en amplification est limité en hautes fréquences.

→ **Constante de temps RC**

Les temps de propagation (proportionnels à RC) sont limités.