

**LAPORAN PRAKTIKUM  
SISTEM DIGITAL**

**Modul 9  
REGISTER DAN COUNTER**



**DISUSUN OLEH :**

**Alfin Ilham Berlianto**

**2311102047**

Asisten Praktikum:

Zahra Salsabila (2211102206)

Ainnun Nisa Khuttrunnada (2211102351)

**LABORATORIUM MULTIMEDIA  
FAKULTAS INFORMATIKA  
INSTITUT TEKNOLOGI TELKOM PURWOKERTO  
2024**

## MODUL 9

### REGISTER DAN COUNTER

#### I. TUJUAN PRAKTIKUM

1. Mengenal rangkaian pencacah (Counter).
2. Mengenal register parallel in-parallel out (PIPO) dan register serial in-parallel out (SIPO).
3. Mengetahui dan memahami perpindahan data dari satu register ke register lainnya.

#### II. DASAR TEORI

##### REGISTER

Register adalah rangkaian yang tersusun dari satu atau beberapa flip-flop yang digabungkan menjadi satu.

- Flip-Flop disebut juga sebagai register 1 bit.
- Jadi untuk menyimpan 4 bit data, register harus terdiri dari 4 buah flip-flop.
- Register selain digunakan sebagai penyimpan data, juga sering digunakan sebagai Counter dan operasi bilangan.

Untuk menyimpan data pada register, dapat dilakukan dengan dua cara :

1. Disimpan secara sejajar (Parallel In) :

Pada cara ini semua bagian register atau masing-masing flip-flop di isi (dipicu) pada saat yang bersamaan.

2. Disimpan secara seri (Serial In) :

Pada cara ini, data dimasukkan bit demi bit mulai dari flipflop yang paling ujung (dapat dari kiri atau dari kanan), dan digeser sampai semuanya terisi. Bila data digeser dari kanan ke kiri disebut “Register geser kiri” (Shift Left Register), sebaliknya bila data digeser dari kiri kekanan disebut “Register geser kanan” (Shift Right Register).

Seperti pada penyimpanan data, untuk mengeluarkan data juga dapat dilakukan dengan dua cara :

1. Dikeluarkan secara sejajar (Parallel Out)
2. Dikeluarkan secara seri (Serial Out)

Sehingga Register dapat dibagi atas:

1. Parallel In – Parallel Out (PIPO)

2. Serial In – Serial Out (SISO)
3. Parallel In – Serial Out (PISO)
4. Serial In – Parallel Out (SIPO)

## COUNTER

Counter (pencacah) merupakan register yang mampu menghitung jumlah pulsa detak yang masuk melalui masukan detakannya.

- Pencacah terdiri dari flip-flop yang diserikan dimana keadaan arus keluaranya ditahan sampai ada clock .
- Pencacah dapat dibagi menjadi dua tipe, yaitu :

Synchronous dan Asynchonomous, dimana keduanya dibedakan dengan bagaimana cara diclock.

Pencacah Asynchonomous didisain dengan menggunakan flip-flop pada keadaan toggle.

- Flip-flop JK atau D dapat dibuat kedalam keadaan toggle.
- Flip-flop JK dapat dibuat dalam keadaan toggle dengan menghubungkan kedua input J dan K pada logika 1(high).
- Sedangkan untuk flip-flop tipe D, dapat dibuat dalam keadaan toggle dengan menghubungkan keluaran Q' kembali ke input.

Pencacah asynchonomous bekerja dengan mengkaskade seri flip-flop dalam keadaan toggle secara bersamaan. Keluaran tiap-tiap flip-flop digunakan sebagai clock untuk flip-flop berikutnya secara berurutan. Hal ini menyebabkan flip-flop berubah secara asynchonomous, seperti gelombang.

- Pencacah asynchonomous lebih dikenal sebagai pencacah ripple.

### III. ALAT DAN BAHAN

- Kertas HVS ukuran A4
- Laptop
- bolpoint / pulpen tinta biru
- Penggaris
- DSCH

#### IV. Analisis dan Pembahasan

Berdasarkan praktikum yang telah dilakukan dengan Register dan counter. Di dalam susunan counter yang dapat dilakukan dua kali percobaan yaitu

pada Rangkaian Asynchronous Counter modulo-8 bit dan pada Rangkaian Synchronous Counter 3-bit.

Komponen dalam menyusun kedua rangkaian ini yang hampir sama, yang terdiri dari gerbang fall edge sensitive reset, clock, dan output.

Seperti percobaan dalam menyusun Rangkaian counter

Rangkaian register dapat dilakukan percobaan

kedua kalinya yaitu SISO 4 bit dan PISO 4 bit

Mengenai tabel kebenaran Rangkaian Synchronous Counter Modulo-8 bit dan tabel kebenaran Rangkaian Synchronous counter 3-bit pada lembar kerja saya

memberikan kesimpulan bahwa kedua Rangkaian tersebut memperoleh inputan dan outputan yang

sama. untuk tabel kebenaran Rangkaian Register

SISO 4 bit dan Tabel kebenaran Rangkaian Register

PISO 4-bit sudah tertera di lembar kerja

hasil kesimpulannya dari kedua rangkaian tersebut dapat mengambil nilai dengan bilangan

~~biner 2~~ berbasis atau biner 4-bit

## V. kesimpulan

Dari percobaan yang telah dilakukan, dapat disimpulkan bahwa:

1. Register dan counter memiliki besaran persamaan spesies dalam mesin rangkaian
2. Counter dapat digunakan untuk menghitung siklus sinyal input.
3. Register sebagai tempat menyimpan sementara dalam bentuk biter.



# LEMBAR KERJA MODUL IX

Nama: Ahmad Titani Nanda pramudya

Nim : 2311102042

Kelas : IF-11-B

1.) Tabel kebenaran rangkaian asynchronous counter modulo - 8

Cik	Output			Des
	C	B	A	
0	0	0	0	0
1	0	0	1	1
2	0	1	0	2
3	0	1	1	3
4	1	0	0	4
5	1	0	1	5
6	1	1	0	6
7	1	1	1	7

2.) Tabel kebenaran Synchronous counter 3 bit

Cik	Output			Des
	C	B	A	
0	0	0	0	0
1	0	0	1	1
2	0	1	0	2
3	0	1	1	3
4	1	0	0	4
5	1	0	1	5
6	1	1	0	6
7	1	1	1	7

3.) Kesimpulan

Pada counter sinkron terhubung pada setiap input dan flip-flop yang terdapat dalam rangkaian. Jika ada perubahan sumber maka akan terjadi perubahan. sedangkan counter asinkron clock masuk dalam flip-flop pertama. Setelah itu diteruskan secara berturut sampai berakhir

4). Tabel kebenaran rangkaian SIPO 4-bit

No	Cik	Input	Output			
			Q <sub>3</sub>	Q <sub>2</sub>	Q <sub>1</sub>	Q <sub>0</sub>
0	-	-	0	0	0	0
1	[ ]	1 (LSB)	1	0	0	0
		0	0	1	0	0
		1 (MSB)	0	0	1	0
2	[ ]	0 (LSB)	0	0	0	0
		1	0	0	1	0
		0 (MSB)	0	0	0	1
3	[ ]	0 (LSB)	0	0	0	0
		0	0	0	0	0
		1 (MSB)	0	0	0	0

5). Tabel register PIPO 4-bit

Cik	Reset	Input				Output			
		D <sub>3</sub>	D <sub>2</sub>	D <sub>1</sub>	D <sub>0</sub>	Q <sub>3</sub>	Q <sub>2</sub>	Q <sub>1</sub>	Q <sub>0</sub>
X	sesaat	x	x	x	x	Q <sub>n-1</sub>			
X	sesaat	1	0	1	1	1	0	1	1
X	sesaat	x	x	x	x	Q <sub>n-1</sub>			
X	sesaat	1	0	1	0	1	0	1	0
X	sesaat	x	x	x	x	Q <sub>n-1</sub>			
X	sesaat	1	1	0	0	1	1	0	0
X	sesaat	x	x	x	x	Q <sub>n-1</sub>			
X	sesaat	1	1	0	1	1	1	0	1

6.) dalam register terdapat serial dan paralel, perbedaan dari keduanya, seperti serial berarti dimasukkan / dikeluarkan secara berturut-turut melalui suatu jalur. Sedangkan paralel dimasukkan / dikeluarkan secara bersamaan melalui jalur paralel.



## DAFTAR PUSTAKA

1. Insitut Teknologi Telkom Purwokerto (2023. 03 Mei) REGISTER DAN COUNTER. Diakses pada 06 Juni 2024, dari [https://emiiryanti.dosen.ittelkom-pwt.ac.id/wp-content/uploads/sites/24/2017/03/13-14\\_Counter-dan-Register.pdf](https://emiiryanti.dosen.ittelkom-pwt.ac.id/wp-content/uploads/sites/24/2017/03/13-14_Counter-dan-Register.pdf)
2. Scribd(2023, 19 Januari) Register Dan Counter. Diakes pada 06 Juni 2024, dari <https://id.scribd.com/doc/286784720/Register-Dan-Counter>



