

UNIVERSITÀ DI TRIESTE	
Corso: Architetture dei Sistemi Digitali	Professore: Martino Trevisan
Data:	Fila: A
Nome e Cognome:	
Matricola:	
Esame di esempio	

Istruzioni:

Per ogni domanda aperta, nel caso si ritenga che manchino delle informazioni o ipotesi necessarie, le si esplicitino nello svolgimento. Si scriva nel riquadro, usando una calligrafia e una dimensione del testo che permettano una lettura agevole.

1. Si consideri un sistema con memoria cache non associativa di 1024 blocchi da 32 Byte per una memoria principale di 16 GB.

Si determinino, mostrando sinteticamente i passaggi per arrivare al risultato:

- La dimensione dei tag in bit.
- L'incremento percentuale della dimensione del tag in bit conseguente al dimezzamento della dimensione del blocco a parità di numero di linee.
- La dimensione complessiva, in bit, della memoria cache.
- La variazione percentuale della dimensione complessiva della memoria cache conseguente al dimezzamento della dimensione del blocco a parità di numero di linee.



2)

TAG	#Blocco	OFFSET
13	10	5

b)

T	#B	O
20	10	4

 ; $\frac{N-V}{V} \cdot 100 = \frac{20-13}{13} \approx 5\%$

c)

1024 {	<table border="1" style="display: inline-table; border-collapse: collapse;"><tr><td style="padding: 2px;">DATA</td><td style="padding: 2px;">TAG</td></tr><tr><td style="text-align: center; padding: 2px;">32B</td><td style="text-align: center; padding: 2px;">13B VAL 1B</td></tr></table>	DATA	TAG	32B	13B VAL 1B
DATA	TAG				
32B	13B VAL 1B				

$$Dim. = 1024 \cdot (32 \cdot 8 + 13 \cdot 8 + 1 \cdot 8)$$

$$= 2^{10} \cdot (2^8 + 2^2 \cdot 5) \cdot 8$$

$$= (2^{18} + 2^{12} \cdot 5) \cdot 8 = 256 \text{ kB} + 20 \text{ kB}$$

$$= 276 \text{ kB}$$

d)

1024 {	<table border="1" style="display: inline-table; border-collapse: collapse;"><tr><td style="padding: 2px;">D</td><td style="padding: 2px;">T</td></tr><tr><td style="text-align: center; padding: 2px;">16B</td><td style="text-align: center; padding: 2px;">20B VAL 1B</td></tr></table>	D	T	16B	20B VAL 1B
D	T				
16B	20B VAL 1B				

$$Dim_2 = 1024 (16 \cdot 8 + 20 \cdot 8 + 1 \cdot 8) = 128 \text{ kB} + 21 \text{ kB} = 149 \text{ kB}$$

VAR: $\frac{149 - 276}{276} = \frac{-127}{276} \approx -0,46 = -46\%$

[FETCH INCLUSO NEL CPI=4]



2. Si consideri un sistema con un CPI di 4 e un miss penalty di 200 cicli per le scritture e 130 per le letture. Si consideri un programma con il 25% di istruzioni di lettura dalla memoria e il 5% di istruzioni di scrittura.

Si determinino, mostrando sinteticamente i passaggi per arrivare al risultato:

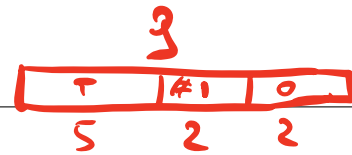
- (a) Il valore effettivo del CPI medio per un miss rate del 15% complessivo.
(b) La variazione percentuale del CPI effettivo medio conseguente ad un hit rate che passa dal 95% al 85%.

$$a) CPI_{EFF, MEDIO} = 4 + 130 \cdot 0,25 \cdot 0,15 + 200 \cdot 0,05 \cdot 0,15$$

$$= 4 + 4,875 + 1,5 \approx 10,4 \text{ CLK}$$

$$b) CPI_{EFF, MEDIO} (85\%) = 4 + 130 \cdot 0,25 \cdot 0,05 + 200 \cdot 0,05^2 = 4 + 1,625 + 0,5 = 6,1$$

$$VAR = \frac{10,4 - 6,1}{6,1} \approx 70\%$$



3. Si consideri un sistema con memoria cache con 8 blocchi da 4 Byte ciascuno e un'associatività di 2 (gruppi di 2 blocchi ciascuno), inizialmente vuota, e una memoria principale da 512 byte. Si determini, mostrando sinteticamente i passaggi per arrivare al risultato, miss rate per la sequenza di letture 0x01, 0x14, 0x05, 0x0C, 0x09, 0x01, 0x04, 0x02, 0x05, 0x05 (indirizzi esadecimali).

Addr	Tag	AI	Off	I0	I1	I2	I3	H/M
0x01	0000	00	01	0				H
0x14	1	01	00	0	1			H
0x05	0	01	01	0	1	0		H
0x0C	0	11	00	0	1	0	0	H
0x09	0	10	01	0	1	0	0	H
0x01	0	00	01	0	1	0	0	H
0x04	0	01	00	0	1	0	0	H
0x02	0	00	10	0	1	0	0	H
0x05	0	01	01	0	1	0	0	H
0x05	0	01	01	0	1	0	0	H

$$MISS RATE = 5/10 = 0,5 = 50\%$$

4. Si consideri un elaboratore con memoria virtuale su 40bit e una memoria fisica da 8GB. Il sistema usa pagine da 2kB.

(a) Si calcoli la dimensione totale in Mega Byte della Memory Address Table

(b) Si calcoli il tempo medio effettivo di accesso alla memoria in nanosecondi, se la memoria principale ha un tempo di accesso di 60ns, la memoria secondaria un tempo di accesso di 2ms e l'hit rate della Memory Management Unit è 0.9999. Si trascuri il ruolo della cache.

2) P.V. su 40b
 P.F. su 33b
 PAG su 11b

$$\begin{aligned} \text{MAT} &= 2^{23} \cdot 22b \\ &= 2^{23} \cdot 2 \cdot 11b \\ &= 2^{24} \cdot 11b \\ &= 1408 \text{ MB} \end{aligned}$$

I.V. 40b

P.V. 23 OFF 11

MAT

P.F. 22 OFF 11

I.F. 33b

HIT RATE MMU

2)
$$\begin{aligned} T_{\text{ACC, MEDIO}} &= 60 \text{ ns} + 2 \text{ ms} \cdot 10^{-4} = \\ &= 60 \text{ ns} + 2 \cdot 10^6 \text{ ns} \cdot 10^{-4} = \\ &= 60 \text{ ns} + 2 \cdot 10^2 \text{ ns} = 260 \text{ ns} \end{aligned}$$