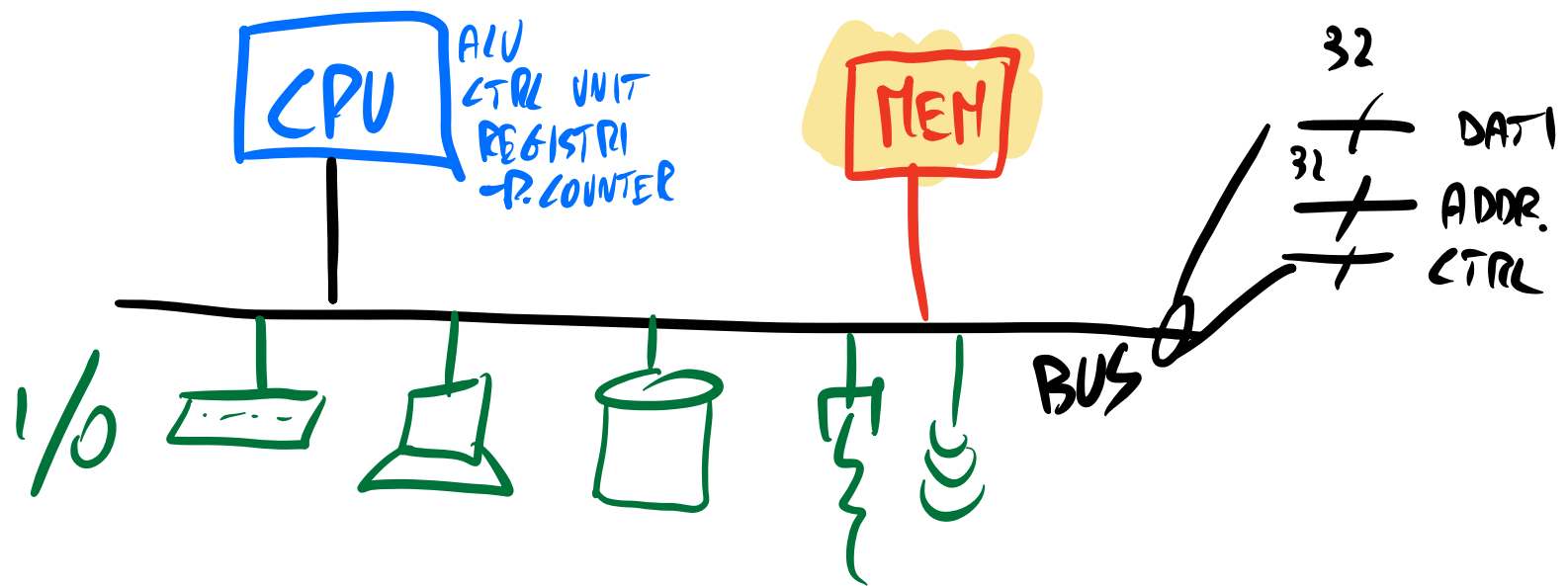


LEZIONE 1

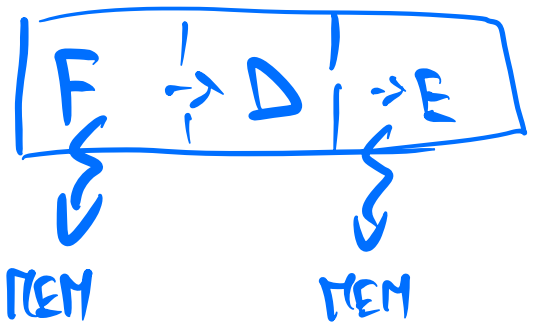
SISTEMI A PROCESSORE



LA CPU HA BISOGNO DI 2 ZONE DI M.

- CODE
- DATI

PER OGNI ISTRUZIONE

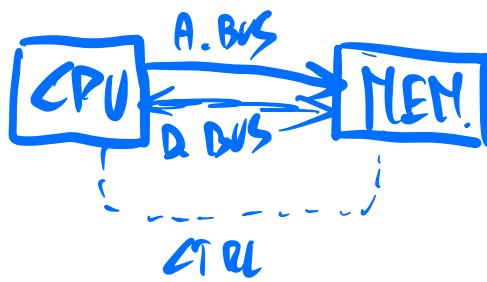


⇒ "SISTEMA DI MEMORIA"

CPU INTERAGISCE CON S.I.M. A OGNI ISTRUZIONE.
COMBINIAMO TANTI BLOCCHI NEL S.I.M

• 2 ARCHITETURE

VON NEUMANN



- + SEMPLICE
- + ECONOMICA
- PRESTAZ.

⇒ + USATA

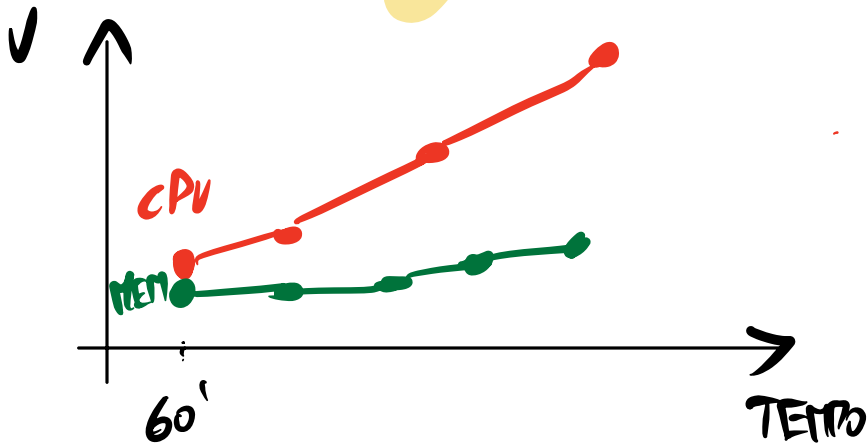
HARVARD



+ COSTA

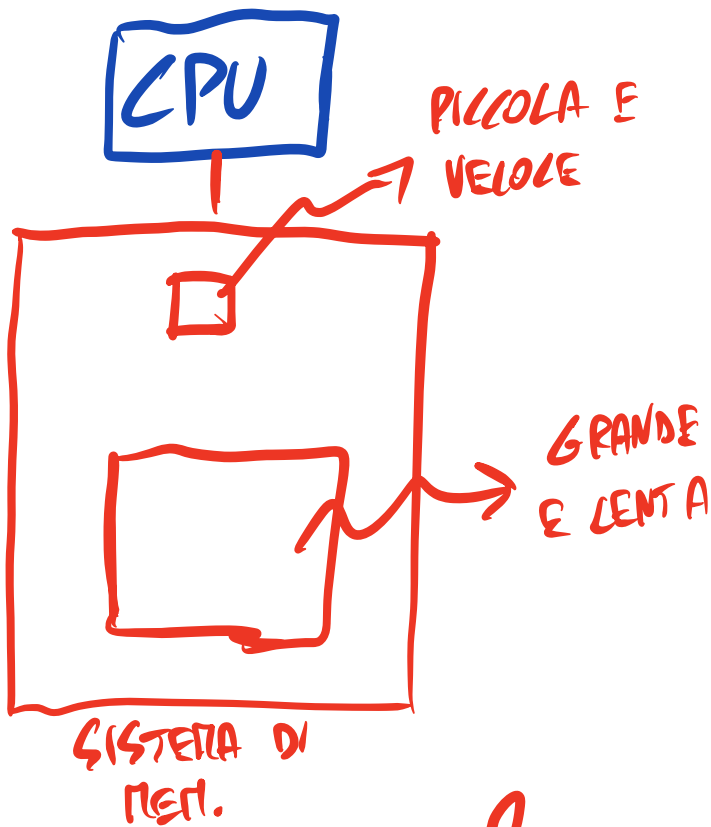
+ PRESTAZ.

PRESTAZIONI



⇒ MEM PENALIZZANO LE PREST. DEI SIST. A ELABORATORE

⇒ MEM SEMPRE + GRANDI



OBBIETTIVO:

FAR TROVARE A CPU

I DATI CHE GLI SERVONO
IN M. VELOCE

⇒ "PREVEDERE IL FUTURO"

⇒ "ILUSIONE DI MEM. GRANDE E VELOCE"

h : HIT RATE $\in [0,1]$ $\approx 0,8$

$$= t_{A, \text{MEDIO}} = t_{M, \text{VELOCE}} \cdot h + t_{M, \text{LENTA}} (1-h)$$

GERARCHIA DELLE MEM.

