

Folha de Dados Primeira Lista Exercícios

Entrega via Aprender3 em formato PDF

Nome: Alceu Bernardes Castanheira de Farias

Matrícula: 19/0144670

Exercício 2. Função que conta número de zeros de uma palavra de 16 bits até encontrar '1'

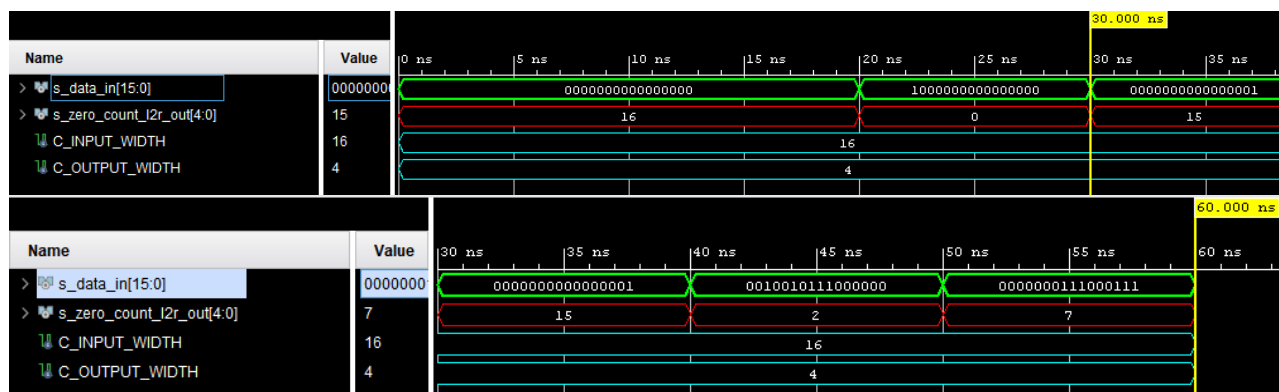
1) Diagrama esquemático RTL: Como o diagrama RTL 16 bits fica ruim para visualizar na folha de dados, ele foi exportado como um arquivo .pdf e se encontra no diretório SDA-Lista-1-Exercício-2/Ex2_Schematic_RTL.pdf.

2) Estimação consumo de recursos lógicos após a síntese lógica:

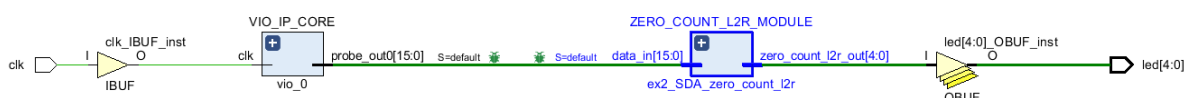
LUTs Total: 20800	FFs Total: 41600	Pinos de IOs Total: 106	Blocos DSP Total: 90	Blocos BRAM Total: 50
15 (0.72%)	0 (0%)	22 (20.75%)	0 (0%)	0 (0%)

OBS: A estimativa de recursos acima leva em consideração somente a UUT. Se analisarmos a síntese do top módulo, são utilizados 16 LUTs (0.08%) e 6 IOs (5.66 %): a entrada de clk para o VIO Core e a saída de 5 bits contendo o número de zeros encontrados na entrada, mapeada para os LEDs da Basys 3.

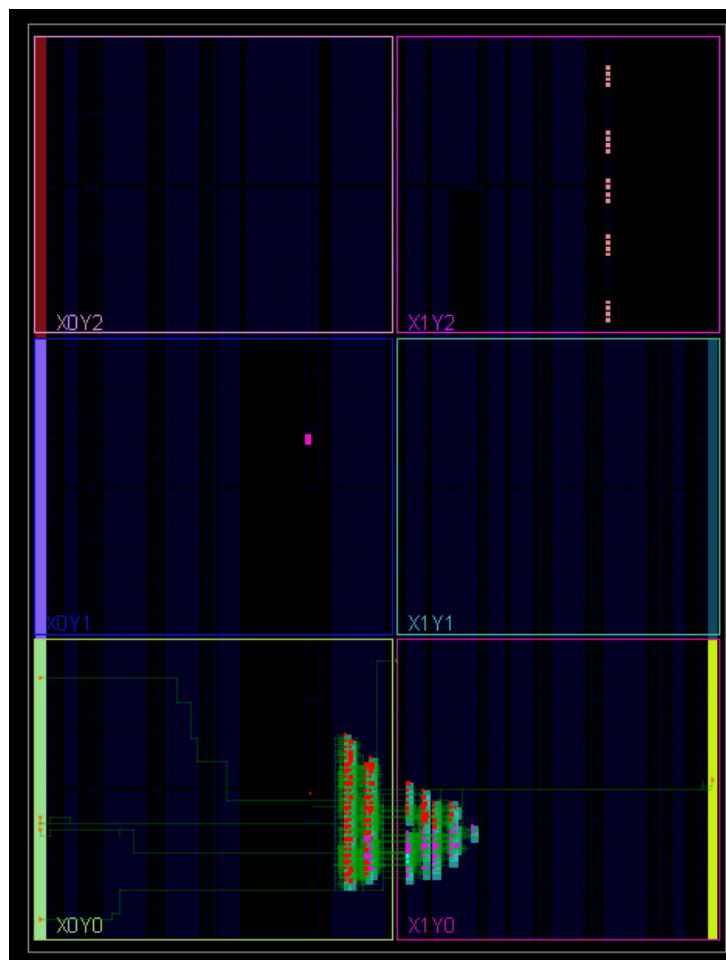
3) Gráfico(s) da(s) simulação comportamental mostrando o funcionamento do circuito. Se necessário acrescente sinais intermediários e mais quadros.



4) Esquemático da análise RTL após a inclusão do VIO core.



- 5) Layout do circuito após a implementação usando VIO core (após processo Place and Route – PAR):



OBS : Ciano = zero_count_l2r_module, Vermelho = dgb_hub, magenta = VIO_IP_CORE.

- 6) Utilização do consumo de recursos lógicos após a implementação do circuito. Discrimine a utilização de recursos do topmodule e da unidade em teste (UT).

Módulo	LUTs Total:20800	FFs Total: 41600	Pinos de IOs Total: 106	Blocos DSP Total: 90	Blocos BRAM Total: 50
Topmodule	599 (2.88%)	1003 (2.41%)	6 (%)	0 (0%)	0 (0%)
UT	15 (0.72%)	0 (0%)	0 (0%)	0 (0%)	0 (0%)

7) Estimação do consumo de energia após a implementação do circuito:

Potência total: 78 (mW)

Potência estática: 72 (mW)

Potência dinâmica: 6 (mW)

Gráfico de consumo de energia:

