

Módulo de Interrupciones

Actividad 2 Extra

Aldo Alejandro Vargas Meza

22/09/2017



Una interrupción es un recurso del cual disponen la mayoría de los procesadores y microcontroladores en el mercado hoy en día. Permiten cambiar la continuidad de ejecución de un programa para atender una necesidad, ya sea externa o interna.

Como ejemplo, un botón de RESET puede ser visto como una fuente de interrupción que de manera asíncrona detiene todos los procesos y reinicia el sistema por completo. Incluso, dependiendo del sistema, lo puede llevar a un estado inicial.

Entre las utilidades de las interrupciones podemos encontrar cosas tan simples como cambiar el valor de un puerto de 0 a 1, hasta cosas tan complejas como lo es un despachador de tareas, he allí, el poder de este recurso.

Distintos módulos utilizan interrupciones, siendo el principal el timer PIT que genera interrupciones periódicas.

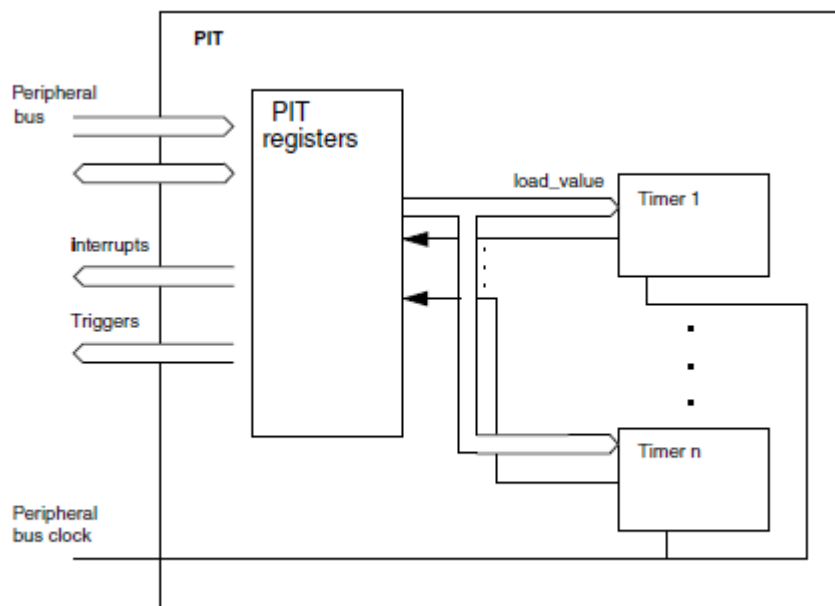


Figure 32-1. Block diagram of the PIT

El PIT no tiene salidas externas, como pines. Los registros se alojan en las siguientes direcciones:

Table 32-2. Timer Channel n / RTI Channel

Address Offset	Use	Access
Channel + 0x00	Timer Load Value Register	R/W
Channel + 0x04	Current Timer Value Register	R
Channel + 0x08	Timer Control Register	R/W
Channel + 0x0C	Timer Flag Register	R/W

PIT memory map

Absolute address (hex)	Register name	Width (in bits)	Access	Reset value	Section/ page
4003_7000	PIT Module Control Register (PIT_MCR)	32	R/W	0000_0002h	32.3.1/575
4003_70E0	PIT Upper Lifetime Timer Register (PIT_LTMR64H)	32	R	0000_0000h	32.3.2/577
4003_70E4	PIT Lower Lifetime Timer Register (PIT_LTMR64L)	32	R	0000_0000h	32.3.3/577
4003_7100	Timer Load Value Register (PIT_LDVAL0)	32	R/W	0000_0000h	32.3.4/578
4003_7104	Current Timer Value Register (PIT_CVAL0)	32	R	0000_0000h	32.3.5/578
4003_7108	Timer Control Register (PIT_TCTRL0)	32	R/W	0000_0000h	32.3.6/579
4003_710C	Timer Flag Register (PIT_TFLG0)	32	R/W	0000_0000h	32.3.7/580
4003_7110	Timer Load Value Register (PIT_LDVAL1)	32	R/W	0000_0000h	32.3.4/578
4003_7114	Current Timer Value Register (PIT_CVAL1)	32	R	0000_0000h	32.3.5/578
4003_7118	Timer Control Register (PIT_TCTRL1)	32	R/W	0000_0000h	32.3.6/579
4003_711C	Timer Flag Register (PIT_TFLG1)	32	R/W	0000_0000h	32.3.7/580

PIT Module Control Register (PIT_MCR)

Este registro activa o desactiva el timer del PIT y controla los timers cuando el PIT entra el modo de Debug.

PIT Upper Lifetime Timer Register (PIT_LTMR64H)

PIT Lower Lifetime Timer Register (PIT_LTMR64L)

Estos registros tienen la intención que encadena el timer 0 y el timer 1 para contuar un timer vitalicio de 64bits.

Timer Load Value Register (PIT_LDVALn)

Este registro selecciona el periodo de tiempo para la interrupción del timer.

Current Timer Value Register (PIT_CVALn)

Este registro indica la posición actual del timer.

Timer Control Register (PIT_TCTRLn)

Este registro otorga el control de bits del timer.

Timer Flag Register (PIT_TFLGn)

Este registro almacena las banderas de interrupciones del PIT.

Interrupts

Las interrupciones del temporizador pueden activarse ajustando TCTRLn [TIE]. TFLGn [TIF] se establecen en 1 cuando se produce un tiempo de espera en el temporizador asociado y se borran a 0 escribiendo un 1 en el correspondiente TFLGn [TIF].