

Comparador

Especificaciones V1.1

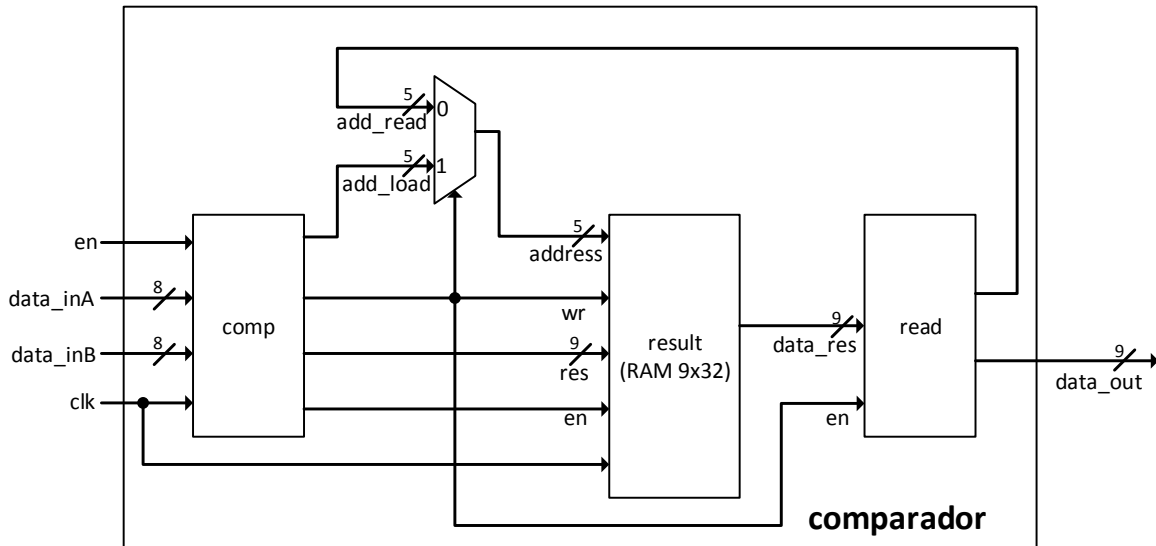


Figura 1 Diagrama esquemático del módulo **comparador**

El módulo **comparador** es encargado de comparar dos señales de 8 bits, almacenar en una memoria el resultado, y leer la memoria para generar la salida.

Módulo **comp**

Consta de un bloque **comp** que se encarga de realizar la comparación entre las señales de entrada *data_inA* y *data_inB*. Cuando la señal de *en* esté en alto, cada flanco positivo del reloj compara las señales *data_inA* y *data_inB*. Si las señales son iguales, genera de salida una señal de 9 bits, donde los 8 bits menos significativos corresponden a la señal de entrada, y el bit más significativo es uno. Si las señales no coinciden, los 9 bits de salida son cero. Esta salida del comparador se debe almacenar en una memoria RAM de 9x32 bits, en donde la localidad cero debe contener el primer resultado del comparador, y la localidad 31 el último resultado.

Módulo **result**

Bloque **result** es una memoria RAM de 9x32 bits en donde se almacenan los resultados del módulo comparador. Esta memoria tiene como entrada una señal de dirección llamada *address* de 5 bits que indica la localidad de memoria que se quiere leer o escribir, una señal de habilitación *en*, una señal de datos de entrada de 9 bits llamada *res*, y una señal para habilitar la escritura llamada *wr*. Cuando *wr* se encuentre en alto, se almacena el dato recibido de *res*, en la localidad indicada con

address, si *wr* está en bajo, no se almacena ningún dato y arroja en la salida el dato de la localidad *address*. Si la señal de habilitación *en* es cero, no se almacena ni se lee ningún dato.

Módulo **read**

El bloque **read** es el encargado de leer la memoria **result** una vez que se llene. Tiene una señal de habilitación *en*, y una señal de datos *data_res* de 9 bits en donde recibe los datos de la memoria. Como salidas tiene una dirección de salida que sirve para direccionar la memoria una vez que la señal de habilitación se activa, y una salida de datos leídos.

En la figura 2 se muestra un ejemplo de generación y almacenamiento de resultados. En la parte superior se genera el resultado para cuando las señales de entrada son iguales, el resultado es el mismo que la señal de entrada con un uno en el bit más significativo, este se almacena en la primer localidad de la memoria. Enseguida se muestra el resultado generado cuando las señales de entrada son diferentes, el resultado son los nueve bits en cero, y se almacenan en la localidad de memoria siguiente.

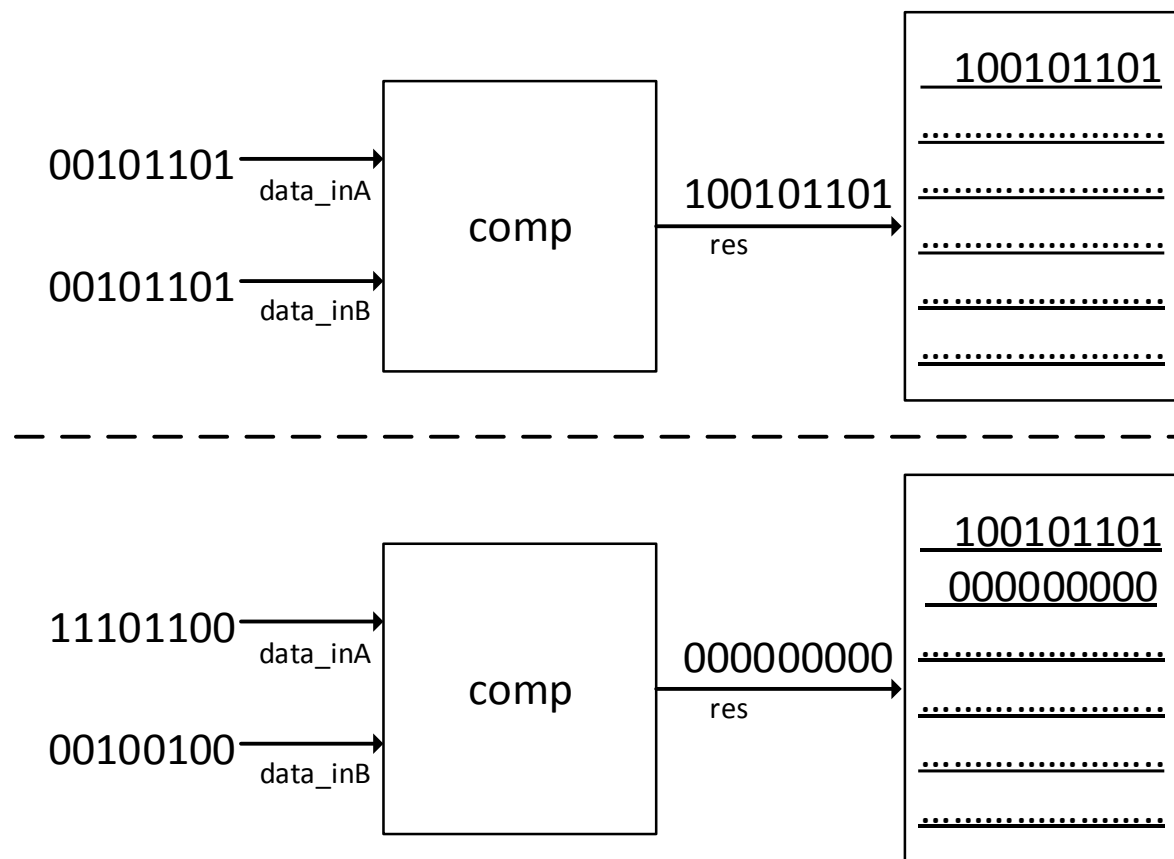


Figura 2 Ejemplo de generación y almacenamiento de resultados.