

1 Diodi

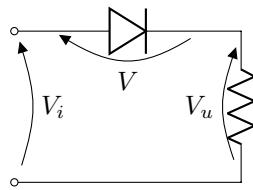


Figure 1: Circuito base con diodo

$$I = I_S \left(e^{\frac{V}{V_T}} - 1 \right)$$

Su intervallo limitato V ha una regione sufficientemente piccola, da essere approssimabile con una costante
Analogamente su intervallo limitato I è approssimabile con una costante

Polarizzazione Diretta: $V = V_\gamma$

Polarizzazione Inversa: $I = 0$

$$\begin{cases} V = V_\gamma \\ I > 0 \\ I = 0 \\ V < V_\gamma \end{cases}$$

Svolgimento circuito in figura 1:

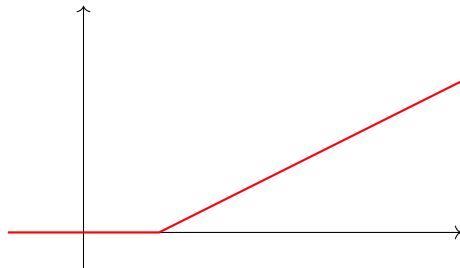
- Diodo Spento

$$\begin{cases} I = 0 \\ V_u = RI \end{cases} \quad V_u = 0$$

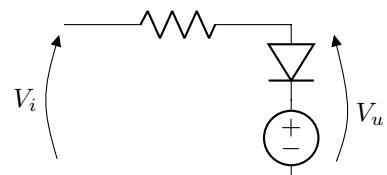
$$\begin{aligned} V &< V_\gamma \\ V &= V_i - V_u \end{aligned}$$

- Diodo Acceso

$$\begin{cases} V = V_\gamma \\ V_u = V_i - V \end{cases} \quad V_u = V_f - V_\gamma$$



1.1 Esercizio



$$1. V_u = E + C$$

$$2. I = \frac{V_i - V_u}{R}$$

- Diodo OFF

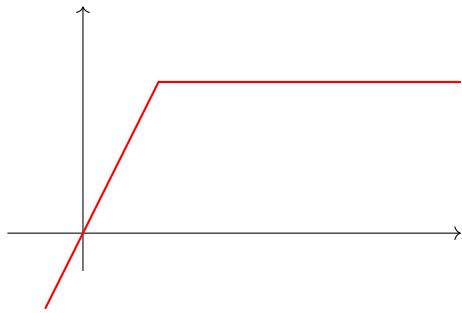
$$V < V_\gamma$$

$$\textcircled{2} \begin{cases} I = 0 \\ V_i - V_u = 0 \end{cases} \Rightarrow \begin{cases} I = 0 \\ V_u = V_i \end{cases}$$

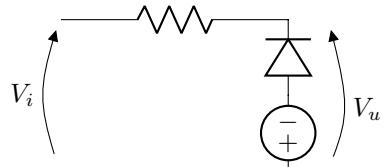
- Diodo ON

$$\begin{cases} V = V_\gamma \\ V_u = E + V \end{cases} \Rightarrow \begin{cases} V = V_\gamma \\ V_u = E + V_\gamma \end{cases}$$

$$V_u + V_\gamma = E$$



1.2 Esercizio



$$\begin{aligned} I &= -\frac{V_i - V_u}{R} \\ V_u &= -E - V \end{aligned}$$

- Diodo Acceso

$$\begin{cases} I = 0 \\ V_u = V_i \\ V_u > 0 \end{cases} \Rightarrow \begin{cases} V_u > -E - V_\gamma \\ V_i > -E - V_\gamma \end{cases}$$

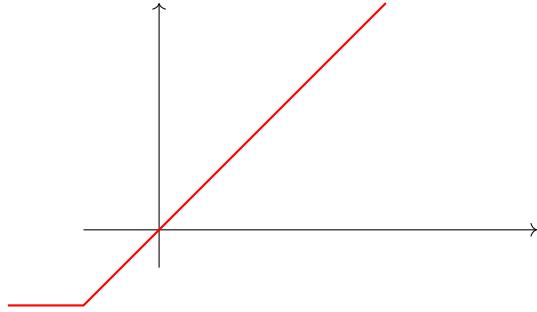
- Diodo Spento

$$\begin{cases} V = V_\gamma \\ V_u = -E - V_\gamma \end{cases} \Rightarrow E = V_u - V_\gamma$$

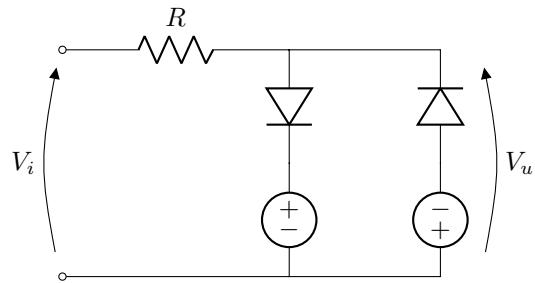
$$I > 0$$

$$\frac{V_u - V_i}{R} > 0$$

$$V_i < V_u = -E - V_\gamma$$



1.3 Esercizio



$$\begin{cases} \textcircled{1} & \frac{V_i - V_u}{R} = I \\ \textcircled{2} & I + I_2 = I_1 \\ \textcircled{3} & V_u = E_1 + V_{D1} \\ \textcircled{4} & V_u = -V_{D2} - E_2 \end{cases}$$

- D_1 e D_2 OFF

$$\begin{cases} I_1 = 0 \\ I_2 = 0 \end{cases} \xrightarrow{\textcircled{2}} I = 0 \rightarrow V_u = V_i \quad V_{D1} < V_\gamma$$

$$\textcircled{3} \begin{cases} V_{D1} = V_u - E_1 \\ V_u - E_1 < V_\gamma \end{cases} \Rightarrow \begin{cases} V_u < E_1 + V_\gamma \\ V_i < E_1 + V_\gamma \end{cases}$$

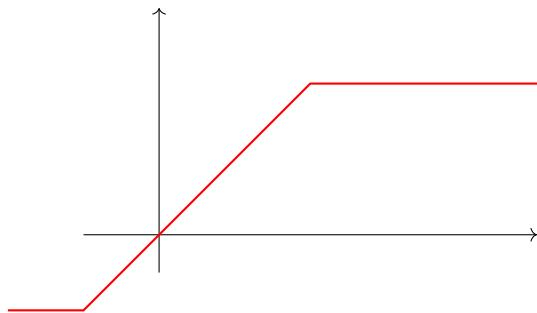
$$V_{D2} < V_\gamma$$

$$V_{D2} = -V_U - E_2$$

$$V_\gamma > -V_u - E_2$$

$$V_i > -V_\gamma - E_1$$

- D_1 Acceso e D_2 Spento



2 Appunti di Tue 21 May 2019 02:48:28 PM CEST

Potenza

- Statica = 0
- Dinamica
 - Cortocircuito
 - Carico

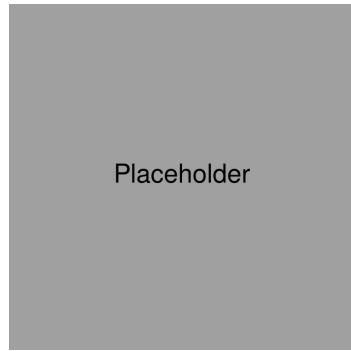


Figure 2: Grafico 1

$$\begin{aligned}
 I_D &= \frac{\beta}{2} \left\{ \frac{t}{t_R} V_{DD} - V_T \right\}^2 \\
 V_i(t) &= \frac{t_1}{t_r} V_{DD} = V_T \rightarrow t_1 = \frac{V_t}{V_{DD}} t_R \\
 V_i(t_5) &= \frac{t_5}{t_R} V_{DD} = \frac{V_{DD}}{2} \rightarrow t_5 = \frac{t_R}{2} \\
 \tilde{P} &= \frac{1}{T} \int_0^T V_{DD} I_D dt = \frac{1}{T} 4 \int_{t_1}^{t_5} V_{DD} \frac{\beta}{2} \left(t \frac{V_{DD}}{t_R} - V_T \right)^2 dt \\
 &= \frac{4}{T} \frac{\beta V_{DD}}{2} \frac{t_R}{3} \left[\left(t \frac{V_{DD}}{t_R} - V_T \right)^3 \right]_{\frac{V_T}{V_{DD}} t_R}^{\frac{t_R}{2}}
 \end{aligned}$$

$$\boxed{\tilde{P}_{CC} = \frac{\beta}{2} \frac{t_R}{T} (V_{DD} - 2V_T)^3}$$

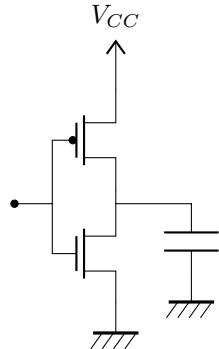


Figure 3: Circuito 1

Applicando Kirkoff: $I_{DP} = I_{Dn} + I_C$

Ricostruita la situazione possiamo analizzare la potenza media associata al carico $\tilde{P}_i = \frac{1}{T} \int_0^T I_{DD} V_{DD} dt$
Sempre dalla relazione di prima, siccome $I_C = 0 \Rightarrow I_{DD} = I_{DP}$

P-mos é **saturo** quando $V_u < V_i + V_t$

Istantaneamente posso avere un bilancio energetico non nullo, ma in un caso periodico somma dell'energia, per il principio di conservazione deve essere nulla

Sommando le tre potenze devo trovare la potenza complessiva, quindi:

$$\tilde{P}_L = \tilde{P}_n + \tilde{P}_p + \tilde{P}_C$$

$$\tilde{P} = \frac{1}{T} \int_0^T V_U I_C dt = \frac{1}{T} \int_0^T V_U C_L \frac{dV_U}{dt} dt = \frac{C_L}{T} \int_{V_U(0)=0}^{V_U(T)=0} \dots = 0$$

Ovvio che é nullo perche l'energia di un condensatore é legata alla carica

$$\begin{aligned} \tilde{P}_P &= \frac{1}{T} \int_0^T V_{BD} I_{DP} dt = \frac{1}{T} \left[\int_0^{\frac{T}{2}} V_{BD} I_{DP} dt + \int_{\frac{T}{2}}^{2T} V_{SD} I_{DD} dt \right] \\ &\quad \frac{1}{T} \int_0^{\frac{T}{2}} (V_{DD} - V_U) C_L \frac{dV_U}{dt} dt = -\frac{C_L}{T} \int (V_U - V_{DD}) dV_U = \dots \\ &\quad = \frac{C_L}{T} \frac{V_{DD}^2}{2} \end{aligned}$$

Calcolando la potenza consumata dal transitorio di Pull Down (N-mos) Osservando che nel primo semiperiodo l'n-mos é spento, La corrente é nulla, quindi ci limitiamo ad integrare nel secondo semiperiodo

$$\tilde{P} = \frac{1}{T} \int_0^T V_U I_C dt = \frac{1}{T} \int_{\frac{T}{2}}^T V_U C_L \frac{dV_U}{dt} dt =$$

Sapendo che $I_{DD} = -C_L \frac{dV_U}{dt}$ Abbiamo che:

$$-\frac{C_L}{T} \int_{V_U(T/2)=V_{DD}}^{V_U(T)=0} V_U \frac{dV_U}{dt} dt = \dots = \boxed{\frac{C_L}{T} \frac{V_{DD}^2}{2}}$$

Quindi: $\tilde{P}_L = \frac{C_L}{T} V_{DD}^2$

Si può notare che la potenza dissipata non dipende dai parametri dei transitori (β non compare nell'espressione)

Siccome quello che mi serve é caricare il condensatore, devo spendere un energia doppia rispetto a quella che ...

Se cambia β cambia solo il tempo in cui si carica/scarica il condensatore, β non influisce sull'energia $\frac{1}{T} = f \Rightarrow f C_L V_{DD}^2$

Questa che é una potenza dinamica, aumenta con la frequenza → devo caricare e scaricare il condensatore piú volte

In P_{CC} Compare il rapporto $\frac{t_R}{T}$, supponendo di essere capaci di far andare piú veloce il circuito, il rapporto tende a rimanere costante → Ridurre il periodo aumenta la potenza associata a carica-scarica, ma ha un effetto limitato sulla potenza di cortocircuito

La frequenza sicuramente cresce perche siamo sicuri di riuscire a fare dispositivi piú veloci, ma fare dispositivi piú piccoli, lo scopo della riduzione delle geometrie non é fare lo stesso circuito piú piccolo, ma per poter mettere piú "roba" all'interno dello stesso chip.

Viene sfruttata la possibilità di mettere piú componenti nello stesso spazio, la frequenza di clock dipende anche dall'architettura e da come é fatto il circuito

Rete sincrona é piú robusta e piú sicura al problema delle Alee, il periodo di clock deve garantire che tutta la rete combinatoria, abbia il tempo di completare il suo lavoro.

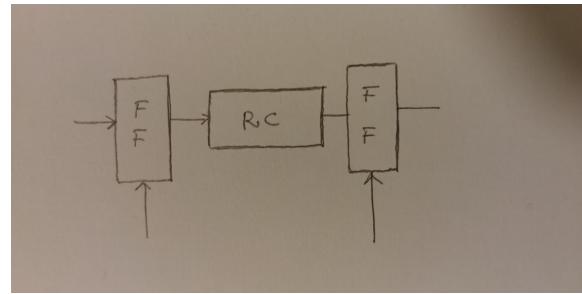


Figure 4: Esempio di clock

La possibilità di integrare circuiti più complessi viene sfruttata per implementare architetture con maggiori prestazioni, es. Circuiti in Parallello

Siccome abbiamo scoperto che la frequenza di clock impatta direttamente sulla frequenza associata al carico, e tende ad aumentare con la riduzione delle dimensioni, comporta al fatto che, se tutto il resto rimanesse costante, tutto va più veloce e consuma di più perché va più veloce: Utilizzo architetture con maggiore prestazione a cui è associato un maggiore consumo

Circuiti c-mos caratterizzato da un basso consumo di potenza statico, ma un alto consumo dinamico

Differenza fondamentale con la logica RTL era che quella consumava sia che lavorasse, sia che non lavorasse

Logica di tipo **ratioless**: Le dimensioni del transistore non impattano sulla funzionalità

3 Lezione del Wed 22 May 2019 03:45:35 PM CEST

3.1 Immunità ai disturbi in sistemi analogici

Principale differenza tra elettronica analogica e digitale é che é in grado di distinguere il segnale dal rumore.

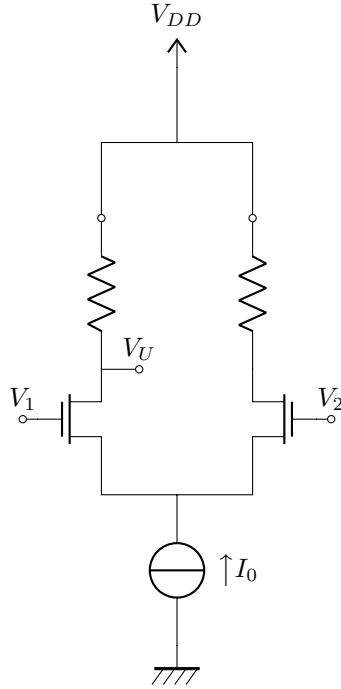


Figure 5: Amplificatore Differenziale

Osservazioni su Figura 5:

- Per Kirkoff $I_1 + I_2 = I_0$
- Siccome la somma delle correnti é non nulla, i due transistori (M_1 e M_2), non possono essere spenti allo stesso tempo
 $I_{D\text{sat}} = \frac{\beta}{2}(V_{GS} - V_T)^2$
- La caratteristica del generatore di corrente sul piano Tensione-Corrente é che é costante \Rightarrow la tensione V_X é incognita
- Per Kirkoff: $V_1 - V_{GS1} + V_{GS2} - V_2 = 0 \Rightarrow V_1 - V_2 = V_{GS1} - V_{GS2}$

Supponendo che per ipotesi: M_1 se acceso é saturo e M_2 se acceso é saturo, e, supponendo che $V_1 = V_2$, allora:

$$V_1 - V_2 = 0 \Rightarrow V_{GS2} - V_{GS1} = 0 \Rightarrow V_{GS1} = V_{GS2}$$

Siccome la corrente dipende solo da V_{GS} , se le tensini sono uguali, le correnti sono uguali $\xrightarrow{SAT} I_1 = I_2$

$$\text{Siccome } I_1 + I_2 = 0 \Rightarrow I_1 = \frac{I_0}{2}, I_2 = \frac{I_0}{2}$$

$$V_{U1} = V_{DD} - RI_1 = V_{DD} - R \frac{I_0}{2}$$

$$V_{U2} = V_{DD} - RI_2 = V_{DD} - R \frac{I_0}{2}$$

Il valore di uscita non dipende dall'ingresso, se V_1 e V_2 sono uguali tra di loro, l'uscita non dipende da loro (Se lavoriamo in regione di saturazione)

Questo tipo di circuito non vede il rumore, siccome entra uguale in entrambi gli ingressi

Supponendo ora che V_1 e V_2 siano **diversi**, (es $V_1 > V_2$):

$$V_1 - V_2 > 0 \Rightarrow V_{GS1} - V_{GS2} > 0 \Rightarrow V_{GS1} > V_{GS2}$$

$$V_{GS1} > V_{GS2} \Rightarrow I_1 > I_2$$

Dato che la somma delle correnti è limitata ($I_1 + I_2 = I_0$), la corrente I_1 continua a crescere, mentre I_2 diminuisce, fino a quando la corrente I_0 gira unicamente su un ramo. La corrente non può diventare negativa perché andrebbe contro le condizioni del transistore.

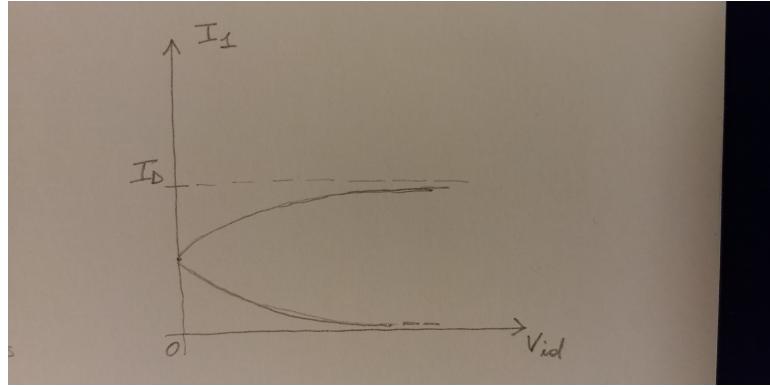
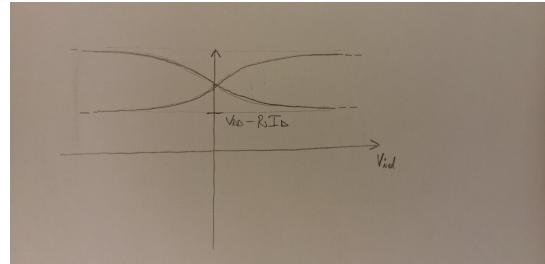


Figure 6: Grafico I_0 , V_{id}

Chiamata V_{id} la tensione differenziale, posso tracciare l'andamento di I_1 (Figura 6), il quale satura al valore I_0

$$\begin{cases} V_{u1} = V_{DD} - RI_1 \\ V_{u2} = V_{DD} - RI_2 \end{cases}$$



Comportamento radicalmente diverso se i segnali variano simultaneamente o non; Quelle non simultanee vengono amplificate

Segnale d'ingresso di modo differenziale

$$\begin{cases} V_{id} = V_1 - V_2 \\ V_{ic} = \frac{V_1 + V_2}{2} \end{cases} \Rightarrow \begin{cases} V_1 = V_{ic} + \frac{V_{id}}{2} \\ V_2 = V_{ic} + \frac{V_{id}}{2} - V_{id} = V_{ic} - \frac{V_{id}}{2} \end{cases}$$

Qualunque coppia di segnali è suddivisibile in un segnale di modo comune ed un segnale differenziale, questo circuito cancella il segnale di modo comune, mentre il segnale di modo differenziato viene amplificato.

È utile per distinguere quale segnale contribuisce all'uscita

Se mettessi in ingresso due volte lo stesso segnale all'amplificatore differenziale (Figura 5):

$$V_{ic} = \frac{V_{i0} + V_m \sin wt + V_{i0} - V_m \sin wt - V_{i0}}{2} = V_{i0}$$

$$V_m = \cancel{V_{i0}} + V_m \sin wt - \cancel{V_{i0}} + V_m \sin wt = 2V_m \sin wt$$

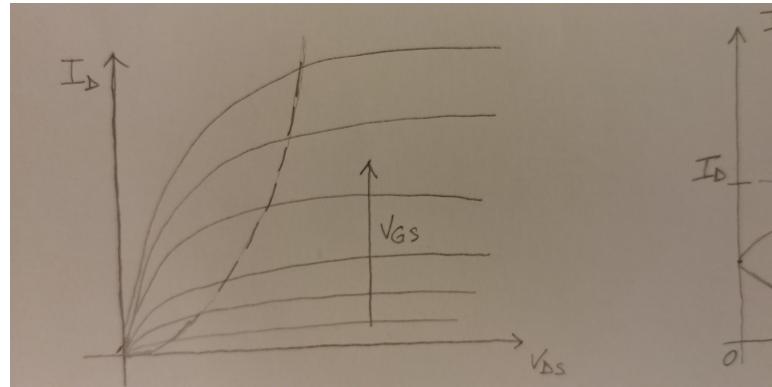
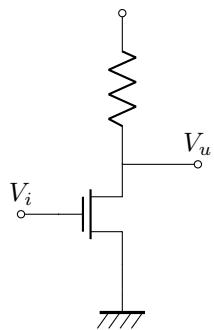


Figure 7: Grafico con linee orizzontali

3.2 Generatore di corrente

Un transistore che lavora in saturazione, genera un uscita costante

Applicando una tensione costante, il transisotore è saturo e la corrente vale $I_D = \frac{\beta}{2}(V_{GG} - V_T)^2$
Per tensioni sufficientemente grandi: $V_{GS} < V_{DS} + V_T \Rightarrow V_x > V_{GG} - V_T$ lavora in saturazione

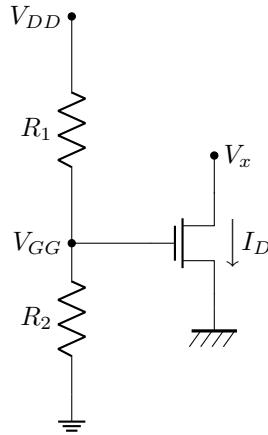


Figure 8: Disegno transitore allungato

Per partitore di tensione:

$$V_{GG} = V_{DD} \frac{R_1}{R_1 + R_2} = V_{DD} \frac{1}{1 + \frac{R_2}{R_1}} \leftarrow \text{Compare ancora il rapporto tra fattori di forma}$$

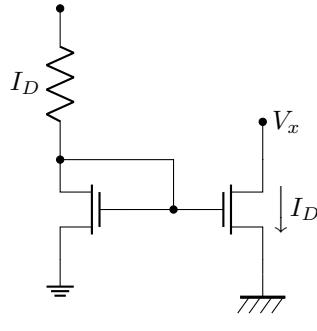


Figure 9: Disegno transitore allungato 2

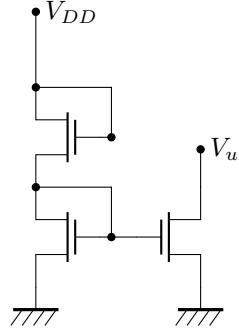


Figure 10: Figura Dubbia

Avendo connesso il gate del transistore al Drain $\Rightarrow V_{GS2} = V_{DS2} \xrightarrow{V_T > 0} V_{GS2} < V_{DS2} + V_t$
 M_2 SAT M_1 SAT

$$\left. \begin{aligned} I_{D2} &= \frac{\beta}{2}(V_{GS2} - V_t)^2 \\ I_{D1} &= \frac{\beta}{2}(V_{GS1} - V_t)^2 \end{aligned} \right\} \Rightarrow I_{D1} = I_{D2}$$

$$\left. \begin{aligned} I_D &= I_{D2} \\ I_R &= \frac{V_{DD} - V_{GS2}}{R} \end{aligned} \right\} \Rightarrow \frac{V_{DD} - V_{GS2}}{R} = \frac{\beta}{2}(V_{GS2} - V_T)^2$$

$$I_{D3} = \frac{\beta_3}{2}(V_{GS3} - V_t)^2$$

Da cui:

$$\begin{aligned} \frac{\beta_2}{2}(V_{GS2} - V_T)^2 &= \frac{\beta_3}{2}(V_{GS2} - V_T)^2 \\ \sqrt{\frac{\beta_2}{2}(V_{GS2} - V_T)^2} &= \sqrt{\frac{\beta_3}{2}(V_{GS2} - V_T)^2} \\ &\dots \\ V_{GS2} &= \frac{V_{DD} + V_T(\theta - 1)}{\theta + 1} \quad \left(\theta := \sqrt{\frac{\beta_2}{\beta_3}} \right) \end{aligned}$$

Ricordiamo che é vero solamente se entrambi i transitori lavorano in **saturazione**:

$$\begin{aligned} M_1 \text{ Saturo} \Rightarrow V_{GS1} &< V_{DS1} + V_T \\ V_1 - V_x &< V_{u1} - V_x + V_T \quad \rightarrow \boxed{V_{u1} > V_1 - V_T} \\ M_2 \text{ Saturo} \dots &\Rightarrow \boxed{V_{U2} > V_2 - V_T} \end{aligned}$$

Siccome voglio che queste due condizioni siano verificate sempre, il prodotto RI_0 é costante, Fissato V_{DD} , se non devo scendere troppo, vuol dire che impone un vincolo sul valore massimo RI_0

4 Appunti Thu 23 May 2019 02:46:13 PM CEST

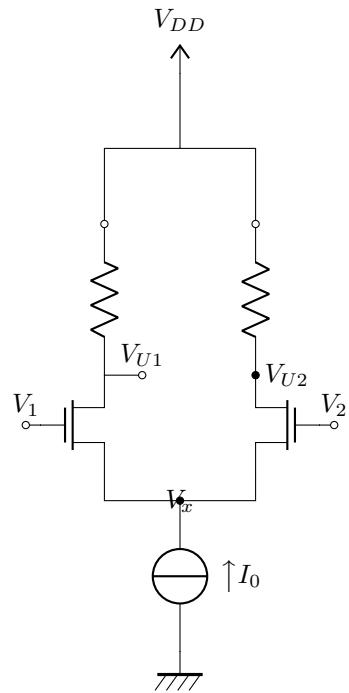
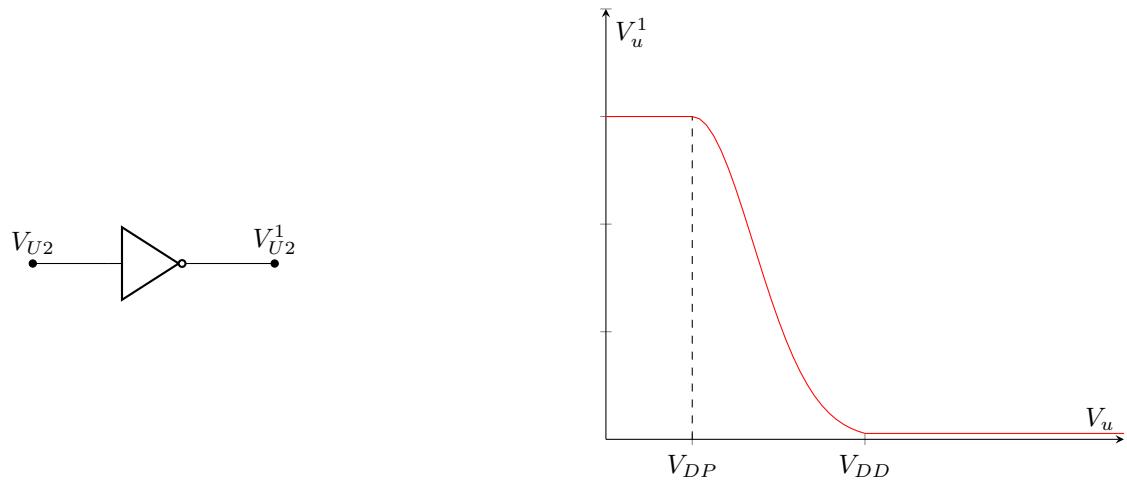


Figure 11: Amplificatore Differenziale

$$\begin{cases} V_{id} = V_1 - V_2 \\ V_{ic} = \frac{V_1 + V_2}{2} \end{cases}$$

5 Amplificatore Operazionale



Caratteristica a 3 rami:

- un ramo estremamente ripido

Figure 12: Grafico invertitore

- due rami costanti

Cambiando il modo comune V_{ic} l'uscita differenziale non cambia

Doppio ingresso ed uscita singola, posso un segnale in ingresso differenziale, V_{id} ed un segnale in ingresso in modo comune V_{ic} (Grafico)

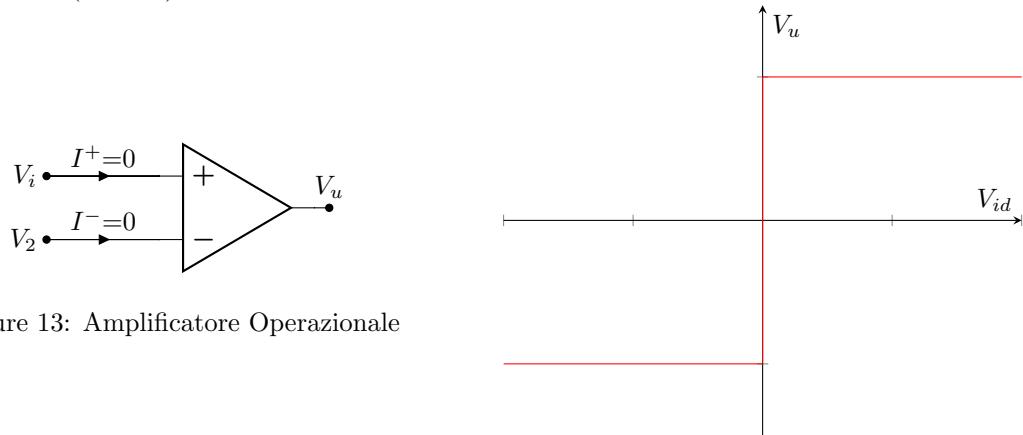


Figure 13: Amplificatore Operazionale

Posso definire la pendenza della retta passante per l'origine come $A_d = \frac{dV_u}{dV_{id}} \rightarrow \infty$

Lo chiamo guadagno differenziale perché è il guadagno dell'uscita riferito all'ingresso differenziale

All'ostesso modo posso definire anche $A_c = \frac{dV_u}{dV_{ic}} \rightarrow 0$

Possiamo introdurre un parametro di qualità: *CCMR: Common Mode Rejection Ratio*

$$\text{CMMR} = \left| \frac{A_d}{A_c} \right|$$

Idealmente $\text{CMRR} \rightarrow \infty$

Chiamata **Regione di alto guadagno(AG)** La retta quasi verticale passante per l'origine abbiamo che AG

$$\begin{aligned} V_{id} &= 0 \\ -V_n < V_n &< +V_n \end{aligned}$$

Abbiamo poi due altre regioni, in cui il guadagno è nullo, chiamandole rispettivamente . . .

SAT+: $V_u = V_M$, $V_{id} > 0$

SAT-: $V_u = -V_M$, $V_{id} < 0$

Aggiungendo un criterio di idealità , suppongo che la tensione di uscita V_u non è funzione della corrente di uscita I_u

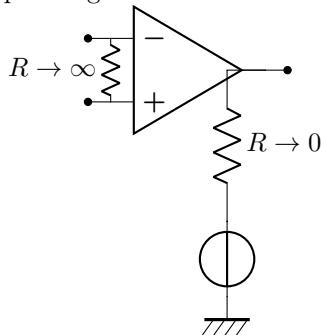
Cioé $V_u \neq f(I_u)$

→ Si comporta come generatore di tensione ideale

Le caratteristiche di questo amplificatore sono:

- corrente di ingresso nulla sui morsetti
- tensione d'uscita indipendente dalla corrente

Per ricordare, tra i due ingressi posso immaginare una resistenza che li collega con $R \rightarrow \infty$
poi un generatore ideale collegato a di corrente per I_u



5.1 Utilizzi

Quello che voglio è tracciare la caratteristica di trasferimento V_u in funzione di V_i
Inizio dalla regione di Autoguadagno:

$$V_{id} = 0$$

$$V_{id} = V^+ - V^- \rightarrow V^- = -V_{id}$$

Applicando Kirkoff

$$\left. \begin{array}{l} I_u = \cancel{I_1} + I_2 \\ I_1 = \frac{V_i - \cancel{V_u}}{R_1} = \frac{V_i}{R_i} \\ I_2 = \frac{V^- - V_u}{R_2} \end{array} \right\} \Rightarrow \frac{V_i}{R} = -\frac{V_u}{R_2} \rightarrow V_u = -\frac{R_2}{R_1} V_i$$

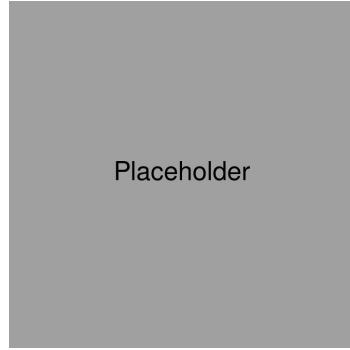


Figure 14: Grafico

$$V_u = \cancel{\frac{R_2}{R_1}} V_i = \cancel{\frac{R_2}{R_1}} V_M$$

Nella zona di SAT+:

$$\begin{aligned} V_u &= +V_M \\ V_{id} &> 0 \\ V_{id} &= V^+ - V^- \end{aligned}$$

$$\left. \begin{array}{l} I_1 = \frac{V_i - V^-}{R_1} \\ I_2 = \frac{V^- - V_u}{R_2} \end{array} \right\} \Rightarrow \frac{V_i - V^-}{R_1} = \frac{V^- - V_M}{R_2} \Rightarrow \dots \Rightarrow V^- = \frac{R_2 V_i + R_1 V_M}{R_1 + R_2} < 0$$

$$R_2 V_i + R_1 V_M < 0 \Rightarrow \boxed{V_i < -\frac{R_1}{R_2} V_M}$$

La retta è lineare \rightarrow è un buon amplificatore perché non distorce il segnale

Un altro aspetto importante è che quella curva non dipende dai parametri operazionali, dipende unicamente dalle resistenze, è totalmente indipendente dalla qualità dell'amplificatore stesso

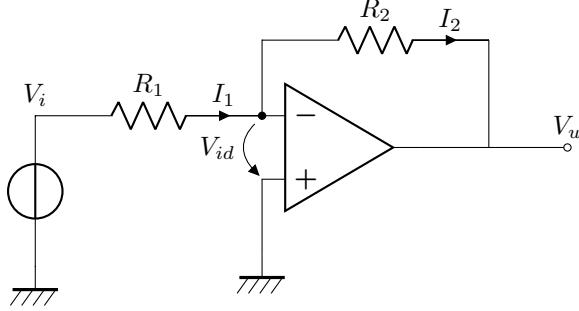


Figure 15: Amplificatore invertente

Principio di cortocircuito virtuale: non è cortocircuito dal punto di vista della corrente, ma la tensione risulta virtualmente a terra

AG

$$\left. \begin{array}{l} V_{id} = 0 \\ V_{id} = V^+ - V^- \\ I_1 = \frac{0 - V^-}{R_1} \\ I_2 = \frac{V^- - V_u}{R_2} \\ I_1 = I_2 + I' \end{array} \right\} \Rightarrow \left. \begin{array}{l} V^+ = V^- \rightarrow V^- = V_i \\ \Rightarrow \frac{V_i}{R_1} = -\frac{V_u}{R_2} \Rightarrow V_u = \frac{R_2}{R_1} V_i \end{array} \right\}$$

per $-V_M < V_u < +V_M$

SAT+

$$V_u = +V_M$$

$$\left. \begin{array}{l} V_{id} > 0 \\ V_{id} = V^+ - V^- \end{array} \right\} \rightarrow V^+ > V^-$$

$$\left. \begin{array}{l} I_1 = \frac{0 - V^-}{R_1} \\ I_2 = \frac{V^- - V_u}{R_2} \end{array} \right\} \rightarrow -\frac{V^-}{R_1} = \frac{V^- - V_M}{R_2} \rightarrow V^- \left(\frac{1}{R_2} + \frac{1}{R_1} \right) = \frac{V_M}{R_2}$$

$$V^- = \frac{R_1}{R_1 + R_2} V_M < V_i \Rightarrow \boxed{V_M < V_i \frac{R_1 + R_2}{R_1}}$$

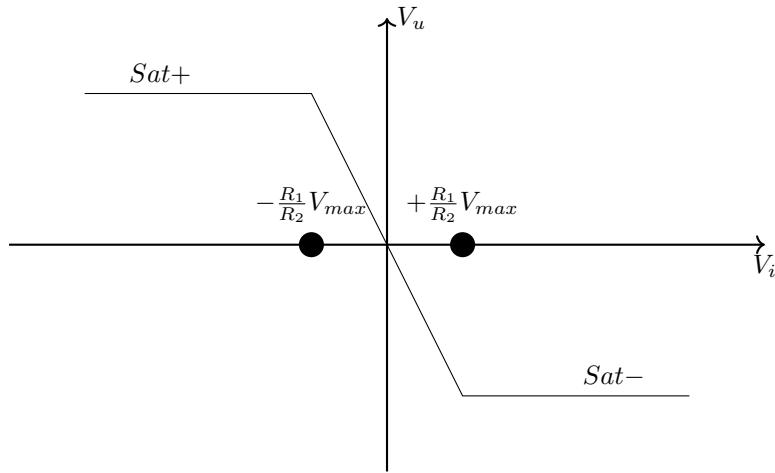


Figure 16: Grafico

⇒ Tratto orizzontale

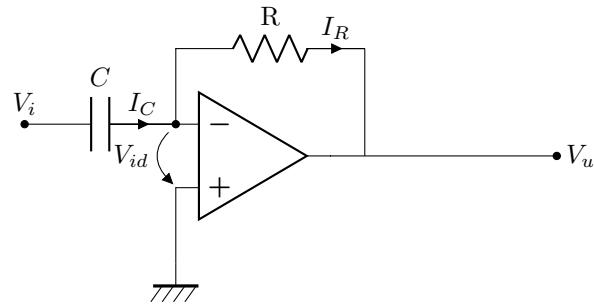


Figure 17: Circuito derivatore

AG

$$V_{id} \rightarrow V^+ - V^- = 0 \rightarrow V^- = 0$$

$$\left. \begin{array}{l} I_c = V' + I_R \\ I_c = C \frac{d(V_i - V')}{dt} \\ I_R = \frac{V' - V_u}{R} \end{array} \right\} \rightarrow C \frac{dV_i}{dt} = -\frac{V_u}{R} \rightarrow V_u(t) = -RC \frac{dV_i}{dt}$$

6 Integrazione di un segnale

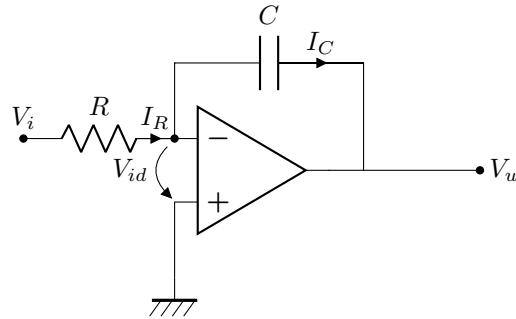


Figure 18: Circuito integratore invertente

In AG:

$$V_{Id} = 0 \rightarrow V^- = V^+ = 0$$

$$\left. \begin{array}{l} I_R = \frac{V_i - V^-}{R} \\ I_C = C \frac{d(V^- - V_u)}{dt} \\ -I_r = \cancel{I_r} + I_c \end{array} \right\} \Rightarrow \frac{V_i}{R} = -C \frac{dV_u}{dt} \Rightarrow \frac{dV_u}{dt} = -\frac{V_i}{RC} \rightarrow \int_0^t \frac{dV_u}{dt} dt = \int_0^t -\frac{V_i(t)}{RC} dt$$

$$V_u(t) - V_u(0) = -\frac{1}{RC} \int_0^t V_i(t) dt$$

$$V_u(t) = V_u(0) - \frac{1}{RC} \int_0^t V_i(t) dt$$

Tutto questo vale finche la tensione di uscita rimane compresa fra $\pm V_M$
A Differenza del derivatore, questo circuito ha memoria

6.1

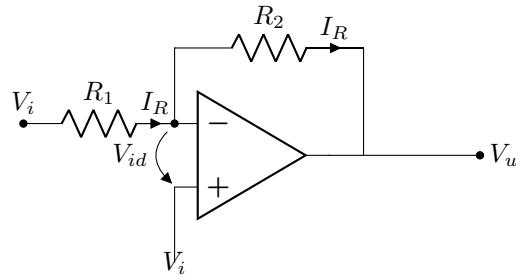
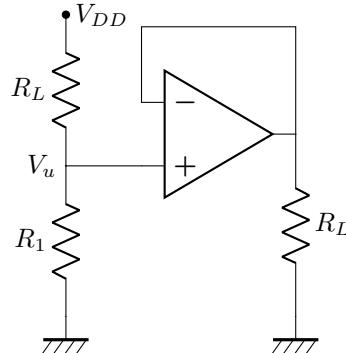
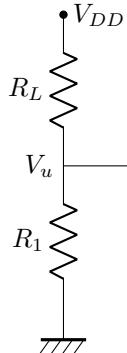


Figure 19: Circuito integratore invertente

AG

$$\left. \begin{array}{l} V^- = V_i \\ I_1 = \frac{0 - V^-}{R_1} \\ I_2 = \frac{V^- - V_u}{R_1} \\ I_2 = \cancel{I_r} + I_c \end{array} \right\} \frac{V_i}{R_1} = \frac{V_i - V_u}{R_2}$$

$$\begin{aligned}
-V_i \left(\frac{1}{R_1} + \frac{1}{R_2} \right) &= -\frac{V_u}{R_2} \\
V_u &= \left(\frac{1}{R_1} - \frac{1}{R_2} \right) R_2 V_i \\
V_u &= \left(1 + \frac{R_2}{R_1} \right) V_i \xrightarrow{R_2 \rightarrow 0} V_u = V_i
\end{aligned}$$



Da Partitore di tensione:

$$V_u = \frac{R_1}{R_1 R_2} V_{DD} = \frac{1}{1 + \frac{R_2}{R_1}} V_{DD}$$

$$V_u = \frac{1}{1 + \frac{R_2}{R_1 \parallel R_L}} V_{DD} \quad R_1 \parallel R_L < R_1$$

6.2 Circuito con piu ingressi

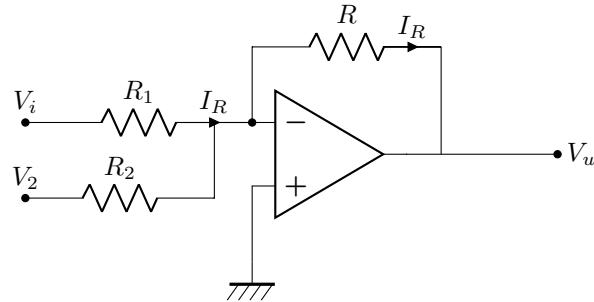


Figure 20: Circuito sommatore analogico

AG

$$V_i d = 0 \rightarrow V^- = V^+ = 0$$

Applicando Kirkoff

$$\left. \begin{array}{l} I_1 + I_2 = I^- + I_R \\ I_1 = \frac{V_1 - V^-}{R_1} \\ I_2 = \frac{V_2 - V^-}{R_2} \\ I_R = \frac{V^- - V_u}{R} = -\frac{V_u}{R} \end{array} \right\} \frac{V_1}{R_1} + \frac{V_2}{R_2} = -\frac{V_u}{R} \rightarrow V_u = -R \left(\frac{V_1}{R_1} + \frac{V_2}{R_2} \right) \xrightarrow{R_1=R_2=R^*} V_u = -\frac{R}{R^*} (V_1 + V_2)$$

Questo circuito permette di calcolare direttamente in maniera analogica una combinazione lineare di ingressi

Provando a progettare un sommatore di tipo digitale:

(X: Grafico con sommatoria)

ADC: Analog Digital converter

DAC: Digital Analog Converter

Blocco Sommatore: Es 3 + 6

$$\begin{array}{r}
 1 \quad 1 \\
 0 \quad 0 \quad 1 \quad 1 \quad + \\
 0 \quad 1 \quad 1 \quad 0 \quad = \\
 \hline
 1 \quad 0 \quad 0 \quad 1
 \end{array}$$

(X: Grafico sommatore a propagazione di riporto) (RCA: Ripple Carry Adder)

Dal circuito possiamo distinguere un HA (Half Adder) e 3 FA (Full Adder)

In questo caso aggiungere bit vuol dire aggiungere ritardo, siccome è tutto in cascata. Nel caso analogico è tutto in parallelo. Quindi aggiungere altri bit non comporta ritardo

a	b	c_H	S_H
0	0	0	1
0	1	0	1
1	0	0	1
1	1	1	0

1^a mappa k

	00	01	11	10
0	0	0	1	0
1	0	1	1	1

$$C_{out} = ab + C_{in}(a + b) =$$

ricordando che $a + b = ab + \bar{a}\bar{b} + \bar{a}b$ (Dalla tabella dell'or)

$$ab(\cancel{a + C_{in}}) + C_{in}(a\bar{b} + \bar{a}b) = C_H + +C_{in} \cdot S_H$$

2^a mappa k

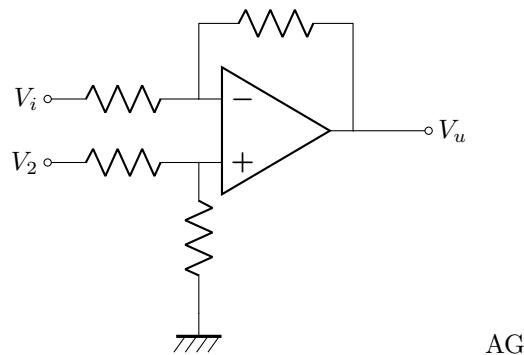
	00	01	11	10
0	0	1	0	1
1	1	0	1	0

$$S = \bar{C}_{in}\bar{a}\bar{b} + \bar{C}_{in}a\bar{b} + C_{in}\bar{a}\bar{b} + C_{in}ab$$

$$S = \bar{C}_{in}(a\bar{b} + \bar{a}b) + C_{in}(ab + \bar{a}\bar{b}) = \bar{C}_{in}S_H + C_{in}\bar{S}_H = C_{in} \oplus S_H$$

La porta analogica è più veloce e meno ingombrante di quella digitale, ma non è immune al disturbo

7 Circuito Sottrattore

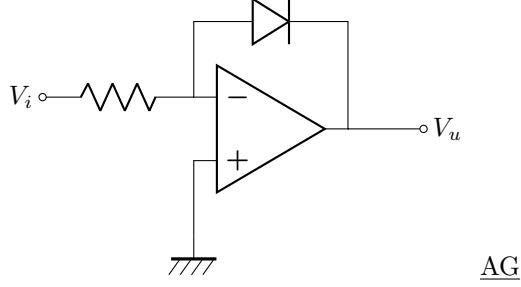


$$\left. \begin{array}{l} V_{id} = 0 \rightarrow V^+ = V^- \\ I_1 = I_2 + \cancel{I} \\ I_1 = \frac{V_2 - V^+}{R} \\ I_2 = \frac{V^+}{R} \end{array} \right\} \rightarrow \frac{V_2 + V^+}{R} = \frac{V^+}{R} \rightarrow V_2 = 2V^+ \rightarrow V^+ = \frac{V_2}{2}$$

$$\left. \begin{array}{l} V^- = \frac{V_2}{2} \\ I_3 = I_4 + \cancel{I} \\ I_3 = \frac{V_1 - V^-}{R} \\ I_4 = \frac{V^- - V_u}{R} \end{array} \right\} \rightarrow \frac{V_1 - \frac{V_2}{2}}{R} = \frac{\frac{V_2}{2} - V_u}{R}$$

$$V_u = V_2 - V_1$$

8 Amplificatore logaritmico



$$\left. \begin{array}{l} V_{id} = 0 \rightarrow V^+ = V^- = 0 \\ I_R = I_D + \cancel{I} \\ I_R = \frac{V_i - V^-}{R} I_D = I_S \left(e^{\frac{(V^- - V_u)}{V_T}} - 1 \right) \end{array} \right\} \rightarrow \frac{V_i}{R I_S} = \left(e^{\frac{(V^- - V_u)}{V_T}} - 1 \right) \rightarrow e^{\frac{(V^- - V_u)}{V_T}} = \frac{V_i}{R I_S} + 1 \xrightarrow{\ln} \ln \left(e^{-\frac{V_u}{V_T}} \right) = \ln \left(\frac{V_i}{R I_S} + 1 \right)$$

$$V_u = -V_T \ln \left(\frac{V_i}{R I_S + 1} \right)$$

(Grafico: Amplificatore logaritmico)

9 Amplificatore esponenziale/Antilogaritmico

AG

$$\left. \begin{array}{l} V_{id} = 0 \rightarrow V^+ = V^- = 0 \\ I_D = I_R + \cancel{I} \\ I_D = I_S \left(e^{\frac{V_i - V^-}{V_T}} - 1 \right) \\ I_R = \frac{V^- - V_u}{R} \end{array} \right\} \rightarrow I_S \left(e^{\frac{V_i}{V_T}} - 1 \right) = -\frac{V_u}{R} = -R I_S \left(e^{\frac{V_i}{V_T}} - 1 \right)$$

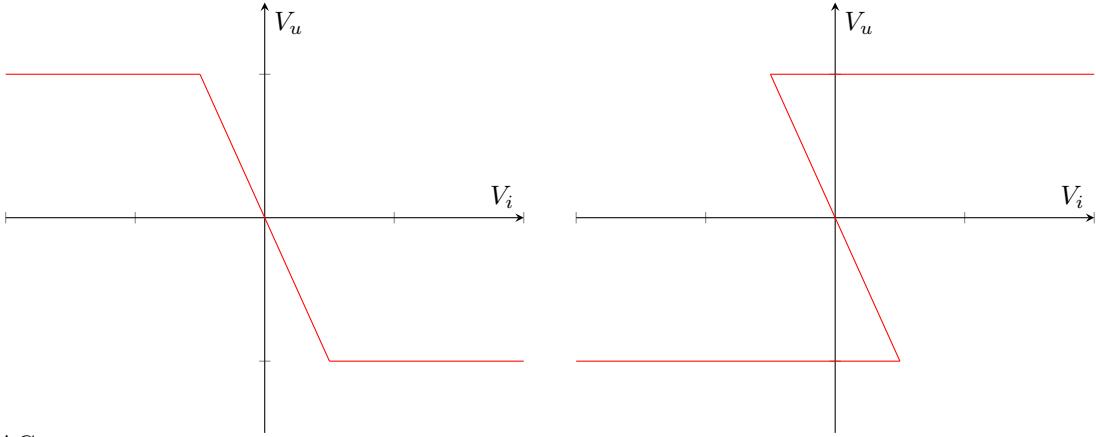
Amplificatore antilogaritmico

Ricordando che

$$\ln(A + B) = \ln(A) \cdot \ln(B)$$

(X: Circuito Sommatore)

Non é un caso che il ramo in retroazione sia sul morsetto negativo:



AG

$$\left. \begin{array}{l} V_{id} = 0 \rightarrow V^+ = V^- = 0 \\ I_1 = I_2 + \cancel{I} \end{array} \right\} \frac{V_i}{R_1} = -\frac{V_u}{R_2} \rightarrow V_u = -\frac{R_2}{R_1} V_i \quad \text{Per } -V_M < V_u < V_M$$

SAT +

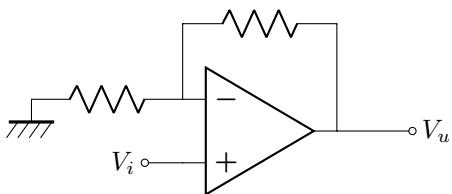
$$\left. \begin{array}{l} V_{id} > 0, \quad V_u = +V_M \\ V_{id} = V^+ - V^- \\ \frac{V_i - V^+}{R_1} = \frac{V^+ - V_u}{R_2} \end{array} \right\} \rightarrow V^+ > 0 \left\{ \begin{array}{l} \frac{V_i - V^+}{R_1} = \frac{V^+ - V_M}{R_2} \\ V^+ \left(\frac{1}{R_2} + \frac{1}{R_1} \right) = \frac{V_i}{R_1} + \frac{V_M}{R_2} \\ V^+ \left(\frac{R_1 + R_2}{R_1 R_2} \right) = \frac{V_i R_2 + V_M R_1}{R_1 R_2} \\ V^+ = \frac{R_2 V_i + R_1 V_M}{R_1 + R_2} > 0 \\ \cancel{R_2} V_i > -\frac{R_1 V_M}{R_2} \end{array} \right.$$

SAT -

$$\left. \begin{array}{l} V_{id} < 0 \rightarrow V^+ - V^- < 0 \rightarrow V^+ < 0 \\ V_u = -V_M \end{array} \right\} \dots \rightarrow V^+ = \frac{R_2 V_i - R_1 V_M}{R_1 + R_2} < 0 \Rightarrow \cancel{R_2} V_i < \frac{R_1}{R_2} V_M$$

Se il guadagno d'anello è maggiore di 1 in modulo si è rischio di stabilità
Guadagno amplificatore operazionale $\rightarrow \infty$ in alto guadagno

10 Circuito Bistabile (Circuiti Schmitt trigger)



AG

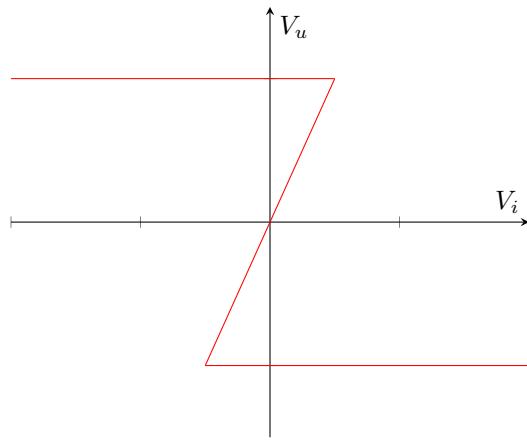
$$\left. \begin{array}{l} V_{id} = 0 \rightarrow V^+ = V^- = V_i \\ I_1 = I_2 + \cancel{I} \\ \frac{0 - V^+}{R_1} = \frac{V^+ - V_u}{R_L} \end{array} \right\} -\frac{V_i}{R_1} = \frac{V_i - V_u}{R_2} \rightarrow -V_i \left(\frac{R_2}{R_1} + 1 \right) = V_u \Rightarrow V_u = V_i \left(1 + \frac{R_1}{R_2} \right)$$

$$V_M = V_i^* \left(1 + \frac{R_2}{R_1} \right) \rightarrow V_i^* = \frac{V_M}{1 + \frac{R_2}{R_1}}$$

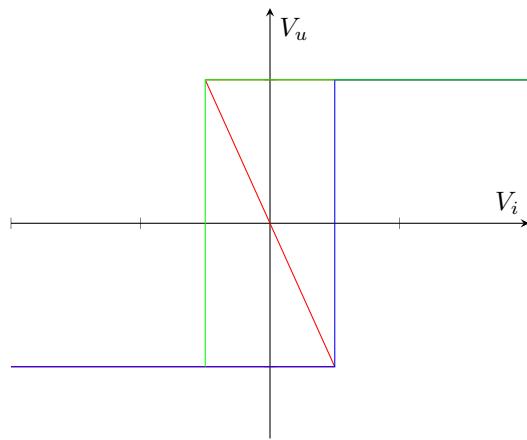
SAT +

$$\left. \begin{array}{l} V_u = +V_M \\ V_{id} > 0 \rightarrow V^+ > V^- = V_i \\ I_1 = I_2 + \cancel{I} \\ \frac{0 - V^+}{R_1} = \frac{V^+ - V_u}{R_2} \\ V^+ \left(\frac{R_1 + R_2}{R_1 R_2} \right) = \frac{V_M}{R_2} \rightarrow V^+ = \frac{R_1}{R_1 + R_2} V_M = \frac{V_M}{1 + \frac{R_2}{R_1}} \end{array} \right\} \begin{array}{l} \rightarrow -\frac{V^+}{R_1} = \frac{V^+ - V_M}{R_2} \rightarrow -V^+ \left(\frac{1}{R_1} + \frac{1}{R_2} \right) = -\frac{V_M}{R_2} \\ V_i < \frac{V_M}{1 + \frac{R_2}{R_1}} \end{array}$$

10.1 Trigger invertente



10.2 Trigger non invertente



Aumentando il valore della tensione di ingresso (da V_a) continuo a rimanere nello stesso tratto di curva, senza salti

Se sono al valore basso $-V_M$, per passare al valore alto devo applicare una tensione di ingresso che é almeno V^* . Se sono al valore alto, per passare al valore basso devo applicare una tensione che é minore di $-V^*$.

Nella fascia di ambiguitá se sono al valore basso rimango al valore basso, se sono a quello alto rimango in quello alto.

Viene percorso un **Ciclo di isteresi**

Questo circuito é Molto piú resistente al rumore rispetto ad un circuito a soglia per la fascia di ambiguitá

Applicando prima un segnale molto positivo, e riportando il segnale a 0 l'uscita rimane positiva. L'uscita del valore in 0, dipende dalla ‘storia’ del circuito. Questo circuito si ricorda se l'ultimo valore applicato é positivo o negativo (é una Cella di memoria).

É in grado di mantenere fin tanto che é acceso un valore binario in memoria → Passaggio da reti combinatorie a reti sequenziali