

Diseño de una Calculadora Pequeña en Tinkercad

Steven Villacis, Doménica Salazar, Andrés Montiel

Departamento de Eléctrica y Electrónica

Universidad de las Fuerzas Armadas ESPE

dasalazar14@espe.edu.ec, damontiel@espe.edu.ec, jsvillacis1@espe.edu.ec

Resumen-El presente trabajo tiene como finalidad diseñar una calculadora en la cual realice la operación de la suma y resta entre dos números binarios de ocho bits cada uno. La calculadora se encuentra constituida por varios circuitos sumadores y circuitos multiplexores que permiten realizar estas dos operaciones. Y el resultado es mostrado en varios displays de siete segmentos.

Palabras Claves. Circuito sumador y circuito multiplexor.

Abstract. - The present work intends to design a calculator in which to perform the addition and reset operation between two binary numbers of eight bits each. The calculator is made up of several adders and multiplexers that allow these two operations to be performed. And the result is shown on various seven-segment displays.

Keywords-Adder circuit and multiplexer circuit.

II.INTRODUCCIÓN

Los sistemas digitales son muy utilizados actualmente y una de las partes más importantes dentro de los sistemas digitales es la operación entre números binarios. La suma de números binarios es la operación más importante ya que de esta se derivan las otras operaciones, por esa razón realizar el diseño de una calculadora que sistematice la suma y la resta entre dos números binarios permitirá desarrollar sistemas digitales más complejos.

II.ESTADO DEL ARTE

En la publicación Optimal Design of Reversible Parity Preserving New Full Adder/Full Subtractor realizada por investigadores de la Universidad de Ingeniería Vaagdevi realizaron un diseño circuito sumador y restador completo utilizando la lógica reversible con la finalidad de hacer un circuito tolerable a las fallas y con un menor consumo de energía. [2]

III. MARCO TEÓRICO

A. Circuito Sumador

Un circuito sumador es un circuito cuya función es la de sumar dos números binarios. Este circuito se encuentra constituido por tres entradas donde dos de ellas representan los dos números que se van a sumar más un bit de acarreo inicial proporcionado por la suma de circuitos anteriores. [4]

Y en la salida tenemos el resultado de la suma y el acarreo de salida.[3]

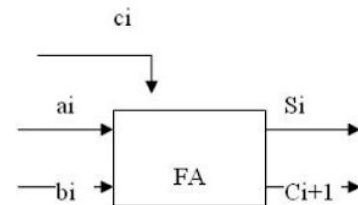


Figura 1. Esquema de un circuito sumador

B. Circuito Restador

Un circuito restador es aquel circuito encargado de realizar la resta entre dos números binarios. Posee tres entradas que son el minuendo (x), el sustraendo (y) y el préstamo inicial (P_0) el cual es utilizado para realizar la resta entre un número menor y uno menor. Y a las salidas tenemos la diferencia (D) y el préstamo de salida (R). [1]

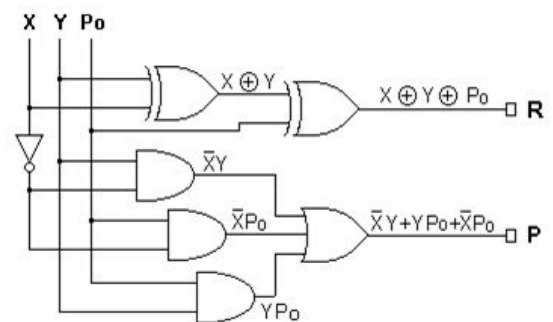


Figura 2. Esquema de un circuito restador

C. Circuito Multiplexor

Un circuito multiplexor es un circuito digital que selecciona una de las múltiples entradas que posee y su valor lógico es enviada por la única salida que posee el circuito. Esta selección de datos es realizada mediante una o varias entradas de selección. La codificación binaria que resulta de las entradas S indica el índice de la entrada I que es conducida a la salida. [5]

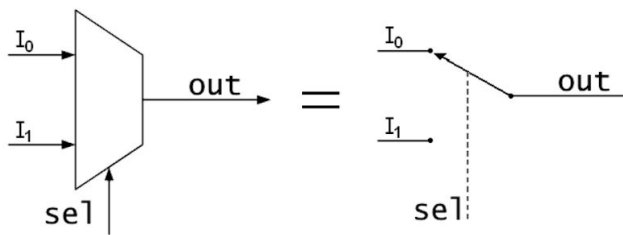


Figura 3. Esquema de un circuito multiplexor

IV. DESARROLLO DEL PROYECTO

Para el diseño de la calculadora se realizó un circuito sumador y un circuito restador de 8 bits cada uno. El resultado tanto del circuito sumador como del circuito restador fue multiplexado bit a bit por ocho multiplexores de 2 entradas más una entrada de selección, con una única salida. El proceso de multiplexión permite la selección del resultado ya sea de la suma cuando el switch del multiplexor se encuentra en 0 lógico o el valor de la resta cuando el valor del multiplexor es 1 lógico. El resultado deseado es enviado al proceso de decodificación del sistema binario a sistema BCD, para que el resultado sea enviado a los decodificadores de BCD a siete segmentos que hacen que se prendan los displays donde se puede visualizar el resultado.

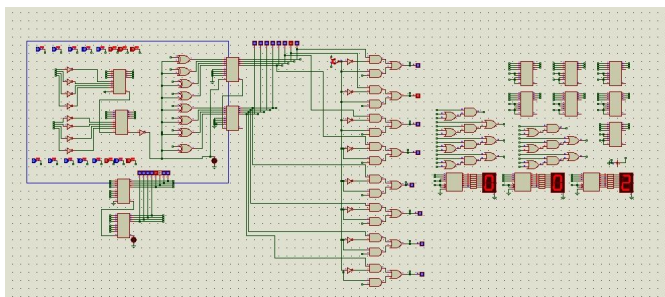


Figura 4. Diseño de la calculadora pequeña en el simulador Proteus.

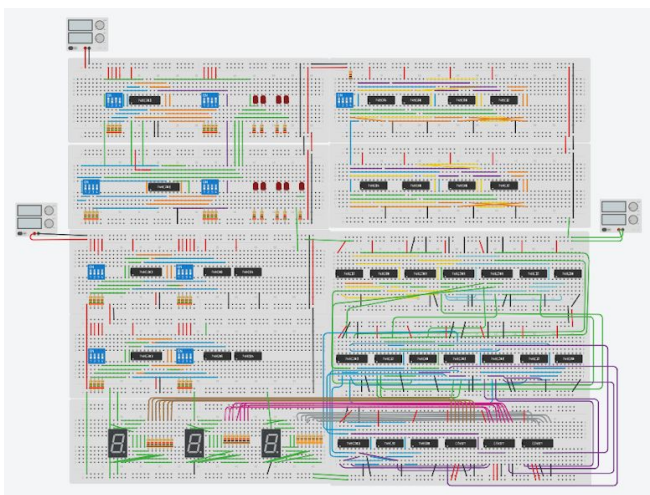


Figura 5. Diseño de la calculadora pequeña implementado en Tinkercad

V. RESULTADOS

El resultado de las operaciones de la suma y de resta pueden ser visualizados en los tres displays utilizados tanto en la simulación en el simulador Proteus y en la implementación en Tinkercad.

Aunque la implementación de los cinco procesos (la suma, la resta, la multiplexación, la decodificación y la visualización) para el diseño resultaron siendo procesos largos de implementar, fue necesario con la finalidad de realizar una calculadora funcional que cumpla con todo lo establecido.

VI. CONCLUSIONES Y RECOMENDACIONES

El diseño de una calculadora capaz de realizar la suma y la resta entre dos números binarios de ocho bits cada uno, terminó siendo un diseño bastante complejo. Para el diseño se consideró distintos aspectos tales como la complementación del segundo número para realizar la resta y la multiplexión del resultado para, posteriormente, ser mostrado en los display de siete segmentos.

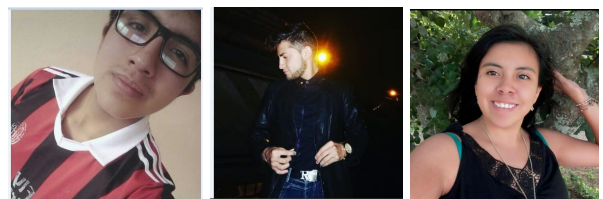
El proyecto presentado en este artículo terminó por evaluar todos los conocimientos de los realizadores que fueron adquiridos en clases, esto con la finalidad de tener éxito en el proyecto propuesto.

Para realizar el diseño de una calculadora simple, se recomienda realizar distintos diagramas del diseño que puedan ser comprobados antes de llevar a cabo la implementación del dispositivo.

VII. REFERENCIAS O BIBLIOGRAFÍA

- [1] “Restador completo – Cursos gratis.” [Online]. Available: <https://www.conocimientosweb.net/dcmt/ficha7419.html>. [Accessed: 31-Jul-2020].
- [2] A. K. Chowdhury, D. Y. W. Tan, S. L. B. Yew, G. L. C. Wyai, B. Madon, and A. Thangarajah, “Design of full adder/subtractor using irreversible IG-A gate,” in I4CT 2015 - 2015 2nd International Conference on Computer, Communications, and Control Technology, Art Proceeding, 2015, pp. 103–107, doi: 10.1109/I4CT.2015.7219546.
- [3] “Sumador y Restador | Compilando Conocimiento.” [Online]. Available: <https://compilandoconocimiento.com/2017/06/13/sumador-y-restador/>. [Accessed: 02-Aug-2020].
- [4] I. A. Balbín, E. Alvarado, S. Adrián, and A. Sangrones, “SUMADORES.”
- [5] P. Cosío, “(No Title).”

DATOS GENERALES DE LOS AUTORES



Andrés Montiel, Steven Villacís y Domenica Salazar son estudiantes de la Universidad de las Fuerzas Armadas ESPE, la cual cursan la carrera de Ingeniería en Telecomunicaciones.