



## ***Tema 10. Sistemas Secuenciales Básicos: Registros y contadores***

- **Objetivos.**

- Comprender el concepto de registro, los tipos que hay y las operaciones que realizan.
- Comprender la estructura y el funcionamiento de cada tipo de registro.
- Analizar las aplicaciones más comunes de los registros.
- Describir y aplicar la metodología de diseño de contadores binarios síncronos de módulo  $2^n$ .
- Describir y aplicar la metodología de diseño de contadores binarios en anillo y tipo Johnson.
- Metodología general de diseño de contadores de cualquier tipo y módulo



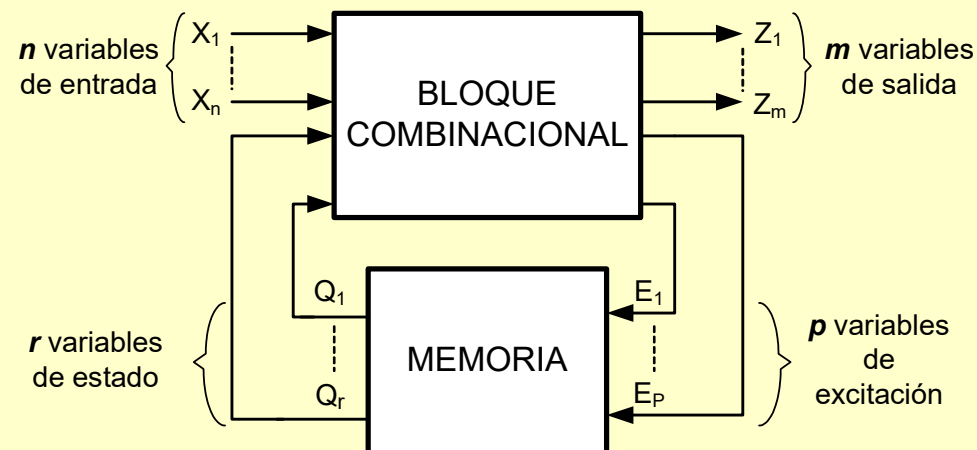
## ***Tema 10. Sistemas Secuenciales Básicos: Registros y contadores***

- **Contenidos.**
  1. Registro básico.
  2. Registro de desplazamiento.
  3. Tipos de registros en función de los modos de entrada y salida de la información.
  4. Aplicaciones de los registros. Conversión serie-paralelo y paralelo-serie.
  5. Contadores.
    - 5.1. Definición. Conceptos básicos. Clasificación.
    - 5.2. Contadores basados en registros de desplazamiento.
    - 5.3. Contadores síncronos. Contadores binarios ascendentes.
    - 5.4. Diseño general de contadores.



## Clasificación de los Sistemas Secuenciales

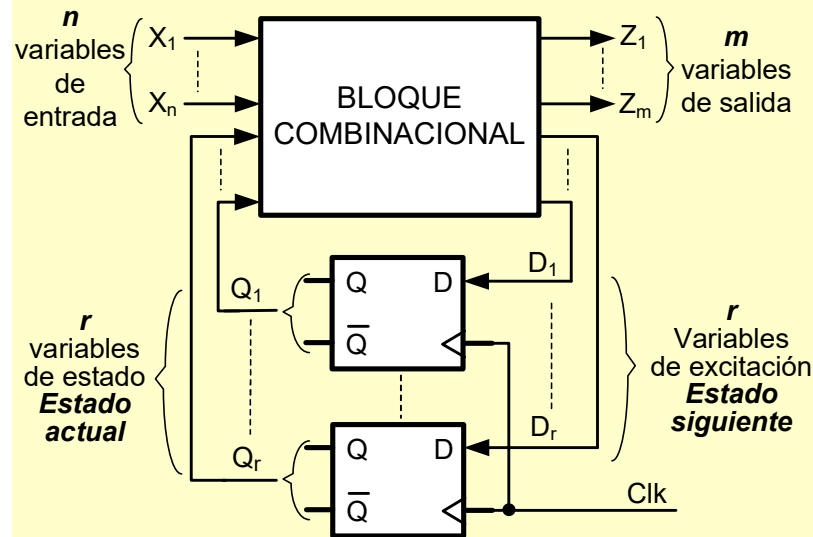
- Dependiendo de si existe una señal que sincronice los cambios de estado se distinguen dos tipos de sistemas secuenciales:
  - **Sistemas Secuenciales Síncronos.**
    - Usan una señal de sincronización denominada reloj (Clk), por lo que son más fáciles de diseñar, y permiten generar temporizaciones.
    - El bloque de memoria está formado por **flip-flops activos por flanco**.
  - **Sistemas Secuenciales Asíncronos (no se estudiarán en esta asignatura).**
    - No hay ninguna señal de sincronización.
    - Cambian de estado al hacerlo las entradas.
    - No usan flip-flops.





## Clasificación de los Sistemas Secuenciales.

### Sistemas Secuenciales Síncronos



#### ■ El bloque combinacional es asíncrono:

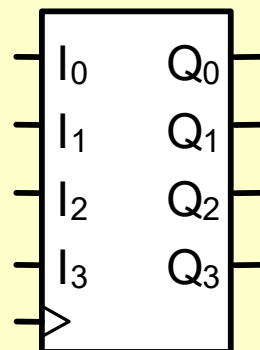
- Determina el estado siguiente en función del estado actual ( $Q_1..Q_n$ ), que son síncronas al reloj, y el valor de las entradas ( $X_1..X_n$ ).
  - Las variables de excitación ( $D_1..D_r$ ) cambian de valor inmediatamente si lo hacen las entradas.
  - Para que se almacene correctamente el estado siguiente en los FF, las entradas deben estar sincronizadas con el flanco activo de Clk.
- Determina el valor de las salidas a partir del estado actual y, según el tipo de sistema secuencial síncrono, del valor de las entradas.
  - Pueden cambiar o no con el flanco de Clk.



# ***Registro básico.***

## ***Definición. Estructura y funcionamiento***

- ***Definición.***
  - **Un registro de n bits es un bloque funcional secuencial que almacena información en forma de palabras o grupos de n bits.**
  - La función principal de un registro es almacenar información.
    - ✓ También hay registros que procesan la información que almacenan.
  - Un flip-flop y un latch almacenan un bit de información.
  - Por tanto, un registro de n bits consta de n flip-flops activos por flanco, generalmente del tipo D.
- ***Representación a nivel de bloque.***
  - ***Registro de 4 bits.***



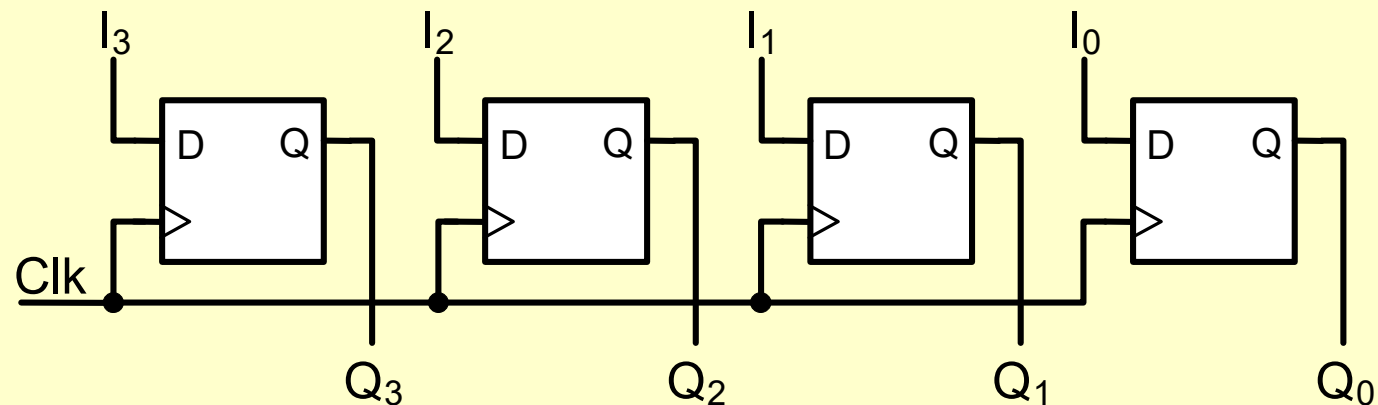
- ✓  $I_3..I_0$  Entradas de datos.
- ✓  $Q_3..Q_0$  Salidas de datos.
- ✓ Tiene tantas entradas y salidas de datos como bits tenga el registro.



## *Registro básico.*

### *Definición. Estructura y funcionamiento*

- **Estructura interna de un registro básico de 4 bits.**
  - **Consta de 4 flip-flops tipo D que usan la misma señal de reloj.**
    - ✓ Cada entrada y salida de datos se conecta a la entrada y salida de un flip-flop.
  - Por tanto, el funcionamiento es síncrono.



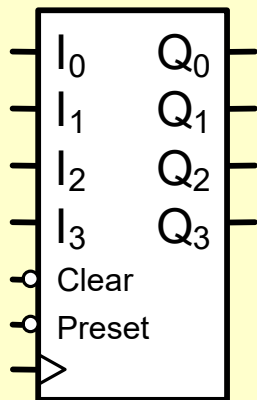
- **Funcionamiento.**
  - **Para almacenar información en el registro se pone el dato en las entradas de datos, y se genera un flanco de subida en la señal de reloj.**
    - ✓ La operación de almacenar información se denomina **CARGA (Load)**.
    - ✓ Como se almacenan los 4 bits al mismo tiempo, se denomina **carga paralela**.



# Registro básico

## Registro con puesta a cero y uno asíncronas

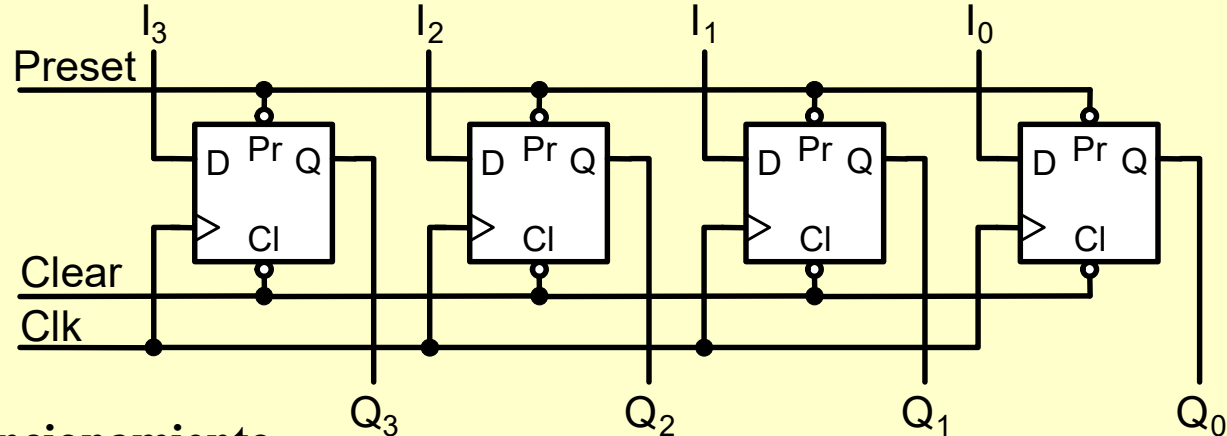
### Representación a nivel de bloque.



- Generalmente los registros tienen alguna entrada de control, que determina sus modos de funcionamiento.
- Las más simples son las de puesta a cero asíncrona (Clear) y puesta a uno (Preset).
- **Registro con puesta a cero y uno asíncronas: Clear y Preset.**

#### ■ Estructura interna.

- ✓ Se usan 4 flip-flops con entradas asíncronas de Clear y Preset.
- ✓ Se conecta las entrada de Clear y Preset del registro a la entradas correspondientes de clear y preset de todos los flip-flops.



#### ■ Funcionamiento.

- ✓ Al activarse a nivel lógico bajo Clear, se pone a 0 inmediatamente todos los bits o salidas del registro.
- ✓ Al activarse a nivel lógico bajo Preset, se pone a 1 inmediatamente todos los bits o salidas del registro.

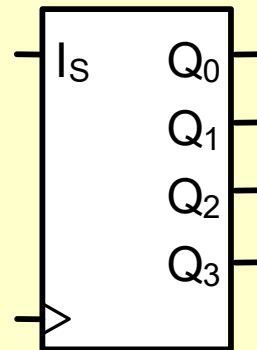


## Registro de desplazamiento

### Definición

- **Definición.**

- Es un registro que transfiere el dato que almacena un número de bits concreto hacia la izquierda o derecha en un único flanco activo de reloj.
  - ✓ Lo habitual es que se desplace o transfiera un solo bit hacia la izquierda o derecha.
- Representación a nivel de bloque.



- ✓  $Q_3..Q_0$  son las salidas de datos.
- ✓  $I_s$  es la entrada de datos. Se usará este nombre provisionalmente.
- ✓ Corresponde a un registro de desplazamiento de 4 bits, ya que tiene 4 salidas de datos.



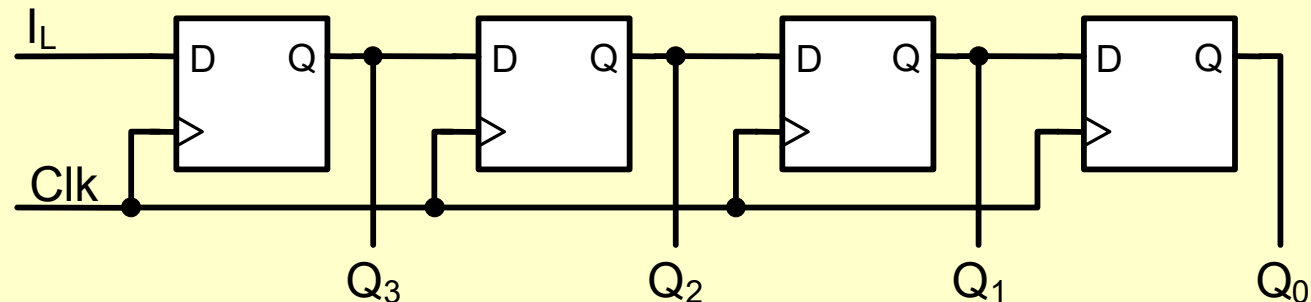
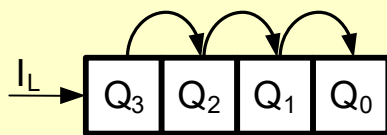
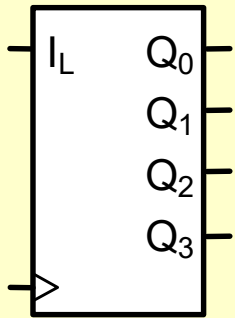


## *Estructura interna del registro de desplazamiento a la derecha.*

- **Estructura interna.**

- **Un registro de desplazamiento a la derecha de n bits se implementa mediante n flip-flops tipo D activos por flanco, conectando:**

- ✓ La salida de cada flip-flop a la entrada D del flip-flop situado a la derecha.
- ✓ La señal de reloj a la entrada de reloj de todos los flip-flops.
- ✓  $I_L$  a la entrada D del flip-flop de la izquierda.
  - ❑ Efectivamente L es la sigla de **Left**, es decir, izquierda. Hace referencia a la posición de la entrada.

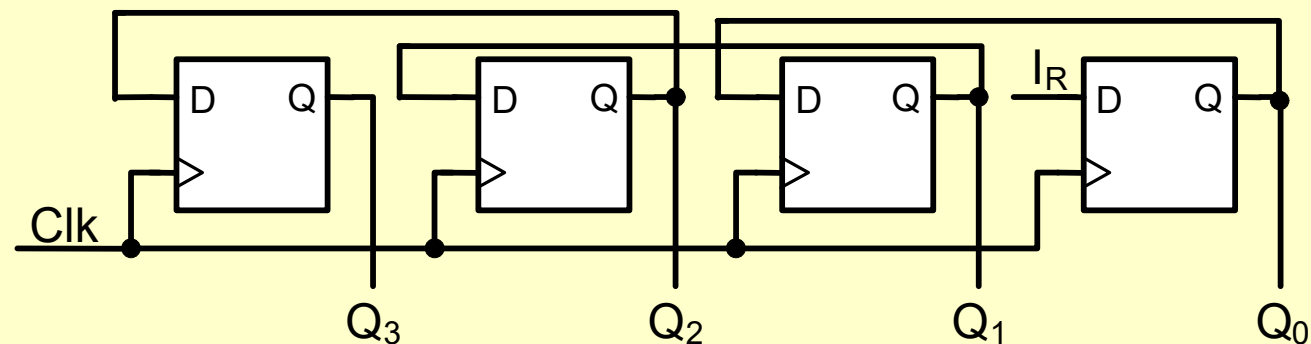
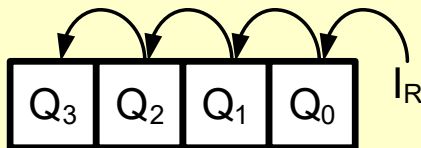
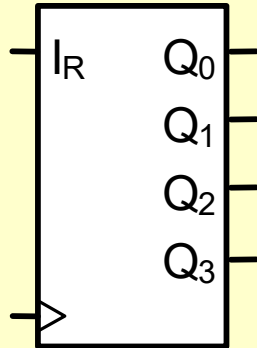




## Registro de desplazamiento a la izquierda

- **Representación a nivel de bloque.**

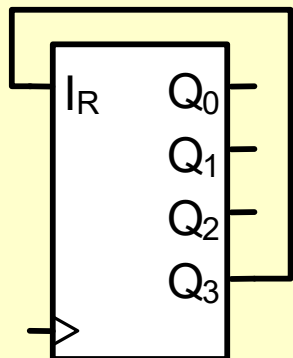
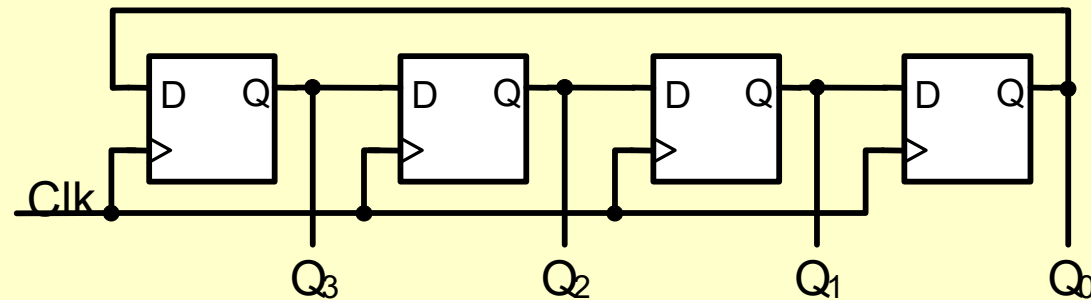
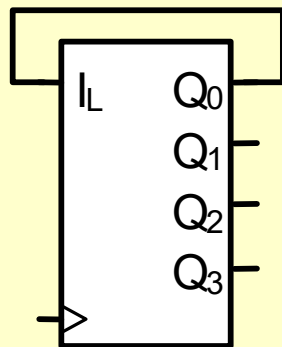
- Corresponde a un registro de 4 bits.
- $I_R$  es la entrada serie de desplazamiento a la izquierda.
  - ✓ Al implementar el registro queda situada a la derecha del registro.
  - ✓ Por ello, se representa mediante  $I_R$ , donde **R** corresponde a la sigla de Right, es decir derecha.
- $Q_3..Q_0$  son las salidas de datos del registro.



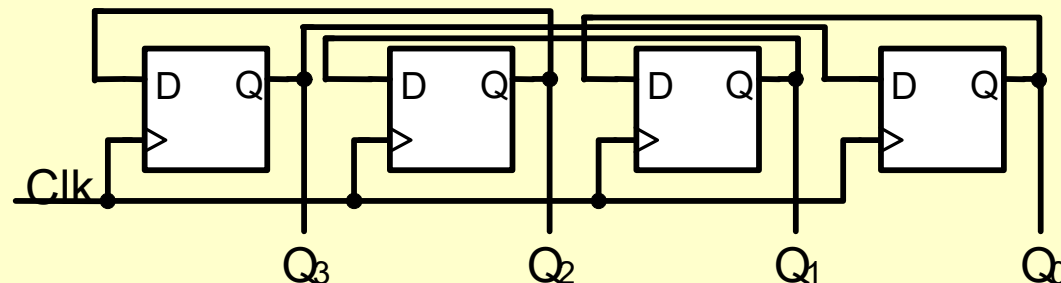


## *Estructura interna del registro de rotación o desplazamiento circular.*

- **Operación de rotación.**
  - Se obtiene conectando la salida serie con la entrada serie de datos.
  - Hay dos tipos:
    - ✓ Registro de rotación a la derecha.
    - ✓ Registro de rotación a la izquierda.
- **Registro de rotación a la derecha.**
  - ✓ Se conecta la salida serie ( $Q_0$ ) a la entrada serie de datos.



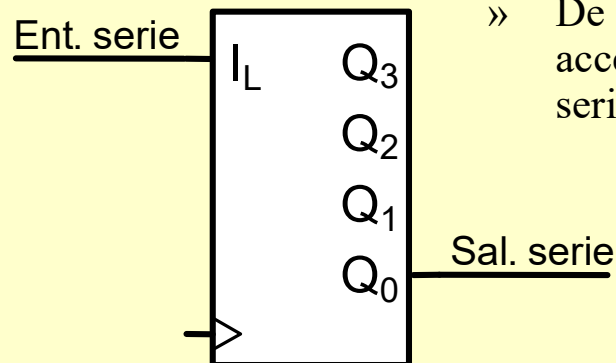
- **Registro de rotación a la izquierda.**
  - ✓ Se conecta la salida serie ( $Q_3$ ) a la entrada serie de datos.





## ***Tipos de registros en función de los modos de entrada y salida de la información***

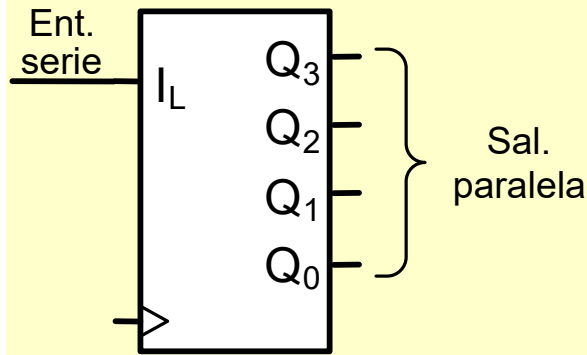
- Hay dos formas de cargar la información en los registros y de obtenerla en la salida: **serie y paralela**.
- Así se distinguen:
  - Registros de entrada serie y salida serie (SISO).
  - Registros de entrada serie y salida paralela (SIPO).
  - Registros de entrada paralela y salida serie (PISO).
  - Registros de entrada paralela y salida paralela (PIPO).
- **Registro de entrada serie y salida serie.**
  - Se denomina abreviadamente **registro tipo SISO**.
    - ✓ Corresponde a las siglas de **Serial In Serial Out**.
  - Se trata de un registro de desplazamiento con una única salida, que sería su salida serie.
  - Por ejemplo, un registro de 4 bits de desplazamiento a la derecha.



» De las salidas de los 4 flip-flops, solamente estaría accesible la salida Q<sub>0</sub>, que corresponde a la salida serie.

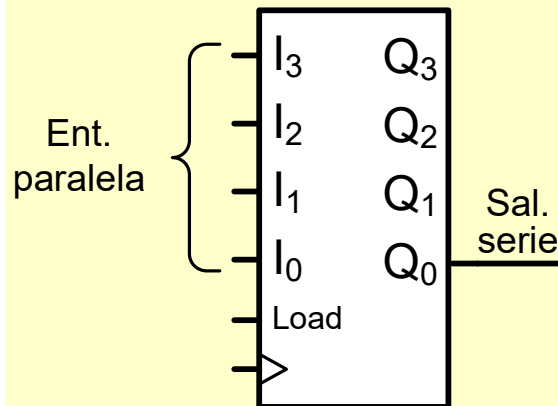


## ***Tipos de registros en función de los modos de entrada y salida de la información***



- **Registro de entrada serie y salida paralela.**

- Se denomina abreviadamente **registro tipo SIPO**.
  - ✓ Corresponde a las siglas de **S**erial **I**n **P**arallel **O**ut.
- Se trata de un registro de desplazamiento de n bits con las n salidas de datos accesibles.
- Por ejemplo, considerando un registro de desplazamiento a la derecha de 4 bits.
  - ✓ Las 4 salidas de los 4 flip-flops están accesibles.

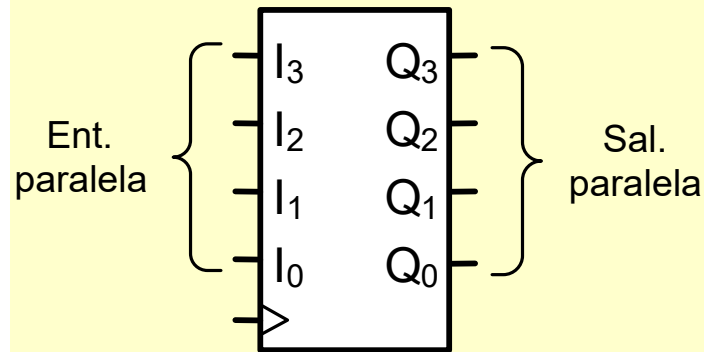


- **Registro de entrada paralela y salida serie.**

- Se denomina abreviadamente **registro tipo PISO**.
  - ✓ Corresponde a las siglas de **P**arallel **I**n **S**erial **O**ut.
- Se trata de un registro de desplazamiento con carga paralela y una única salida, que sería su salida serie.
- Por ejemplo, considerando un registro de desplazamiento a la derecha de 4 bits.
  - ✓ De las salidas de los 4 flip-flops, solamente estaría accesible la salida  $Q_0$ , que corresponde a la salida serie.



## ***Tipos de registros en función de los modos de entrada y salida de la información***

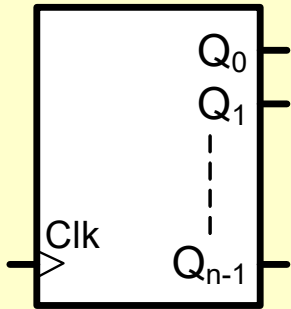


- **Registro de entrada paralela y salida paralela.**
  - Se denomina abreviadamente **registro tipo PIPO**.
    - ✓ Corresponde a las siglas de **Parallel In Parallel Out**.
  - Se trata del registro básico que se analizó anteriormente.
  - Por ejemplo, considerando un registro de 4 bits.
    - ✓ Las 4 entradas de datos están accesibles.
    - ✓ Las 4 salidas de los 4 flip-flops están accesibles.
- **Conclusiones.**
  - Los registros suelen tener varios modos de entrada y salida de datos.
    - ✓ El registro universal diseñado en el apartado anterior tiene los cuatro modos.
    - ✓ Los registros de desplazamiento generalmente permiten la salida de datos serie y paralelo.



## Contadores.

### Definición. Conceptos básicos. Clasificación.



- Un contador básico se puede representar mediante el bloque de la figura en el que:
  - Clk es la entrada de reloj.
  - $Q_0, Q_1, \dots, Q_{n-1}$ , son las salidas que genera dicho contador, y corresponden a las salidas de los flip-flops que lo componen.
- **Definición.**
  - Es un circuito secuencial que pasa por una secuencia específica y cíclica de estados al aplicarle pulsos en su entrada de reloj.
  - Esta secuencia tiene dos estados definidos, denominados inicial y final.
  - Siempre se cumple que si el contador está en su estado final y se le aplica un pulso de reloj, pasa a su estado inicial, es decir, la secuencia de estados es cíclica, se repite.
  - A los estados también se les denomina **cuenta**.
  - Por ejemplo, la secuencia de estados 00, 01, 10, 11, 00, ..., corresponde a un contador binario de 2 bits. De la secuencia de cuenta se deduce que la cuenta inicial es 00 y la final 11.



## *Contadores.*

### *Definición. Conceptos básicos. Clasificación.*

- *Conceptos básicos.*
  - *Módulo de un contador.*
    - Número de estados que tiene su secuencia.
    - En el ejemplo anterior, el módulo del contador sería 4.
  - Señal de **habilitación**: mientras esta señal está activa, el contador cambia de estado (cuenta), cuando está inactiva el contador permanece en ese estado (la cuenta se mantiene).
  - Salida de acarreo (**carry**). Esta señal de salida se activa cuando el contador está en el último estado de la cuenta
  - Otras señales: **dirección** de la cuenta (ascendente/descendente), **reset síncrono** (vuelta al estado inicial), **carga paralela**, etc.
  - Los contadores más simples y usados son los binarios, que codifican en sus salidas de cuenta mediante el código binario natural cada uno de sus estados.
    - Los contadores binarios se especifican por su módulo o por el número de bits o salidas que tienen.
    - Por tanto, si se aprovecha toda la capacidad de codificación del código binario, el módulo será  $2^n$ , ya que éste será el número de estados que puede tener su secuencia.
  - Un contador Gray codifica su cuenta en el código Gray.
    - El módulo de un contador Gray de  $n$  bits es generalmente  $2^n$ .





## ***Contadores.***

### ***Definición. Conceptos básicos. Clasificación.***

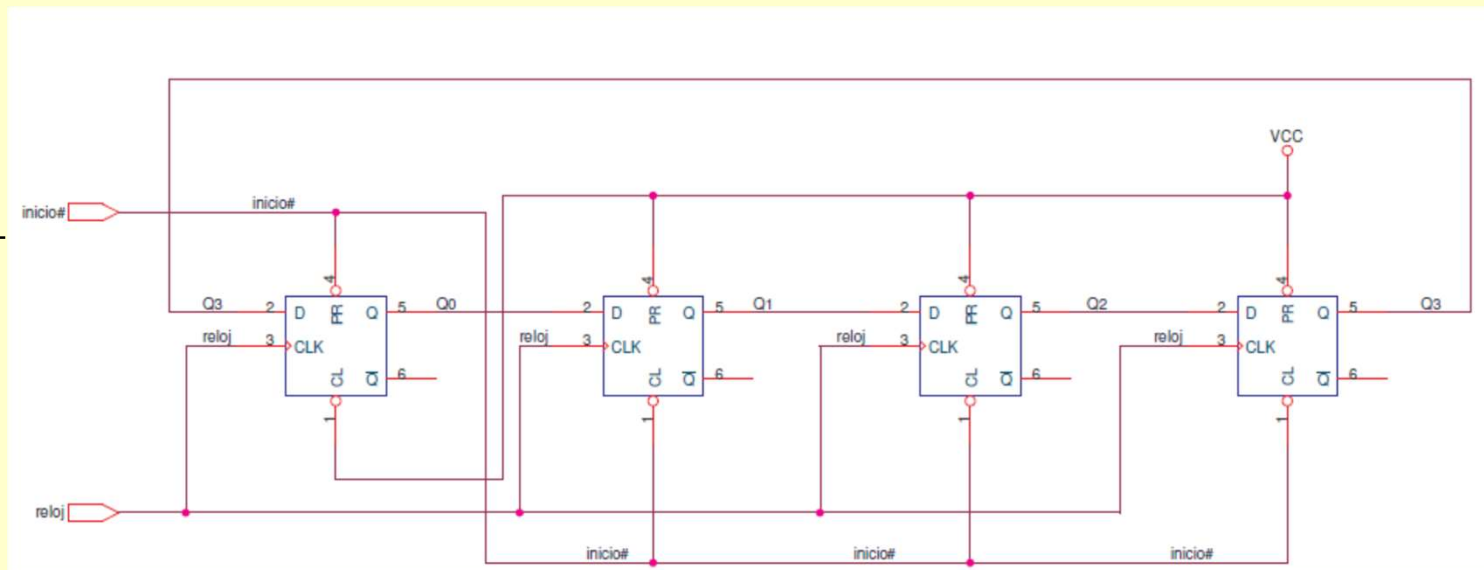
- **Clasificación de los contadores.**
  - Se puede realizar varias clasificaciones:
  - **Dependiendo de cómo cambien las salidas de cuenta:**
    - ✓ **Contadores síncronos.**
      - ☐ Todos los flip-flops usan la misma señal de reloj.
      - ☐ Todos los flip-flops cambian de estado al mismo tiempo al producirse un flanco activo de la señal de reloj.
      - ☐ Por tanto, todas las salidas de cuenta cambian simultáneamente.
    - ✓ **Contadores asíncronos o de ondulación (no se estudiarán en esta asignatura).**
      - ☐ La señal de reloj se conecta solamente a la entrada de reloj del primer flip-flop, es decir, el que genera la salida de cuenta menos significativa ( $Q_0$ ).
      - ☐ La salida de un flip-flop se conecta a la entrada de reloj del flip-flop siguiente.
      - ☐ Por tanto, una transición adecuada en la salida de un flip-flop fuerza a cambiar al siguiente flip-flop.



## Contadores síncronos basados en registros de desplazamiento

- **Contador en anillo de n bits.**
  - El módulo de un contador en anillo de n bits es n
  - El contador en anillo de n bits tiene la misma estructura que un registro de desplazamiento circular a la derecha donde solamente uno de los biestables (el primero comenzando por la izquierda) se ha inicializado a uno y el resto a cero.
  - Por ejemplo un contador en anillo de 4 bits tiene la siguiente estructura:

Pulso de reloj	Valor de la cuenta Q <sub>3</sub> Q <sub>2</sub> Q <sub>1</sub> Q <sub>0</sub>
0	0001
1	0010
2	0100
3	1000



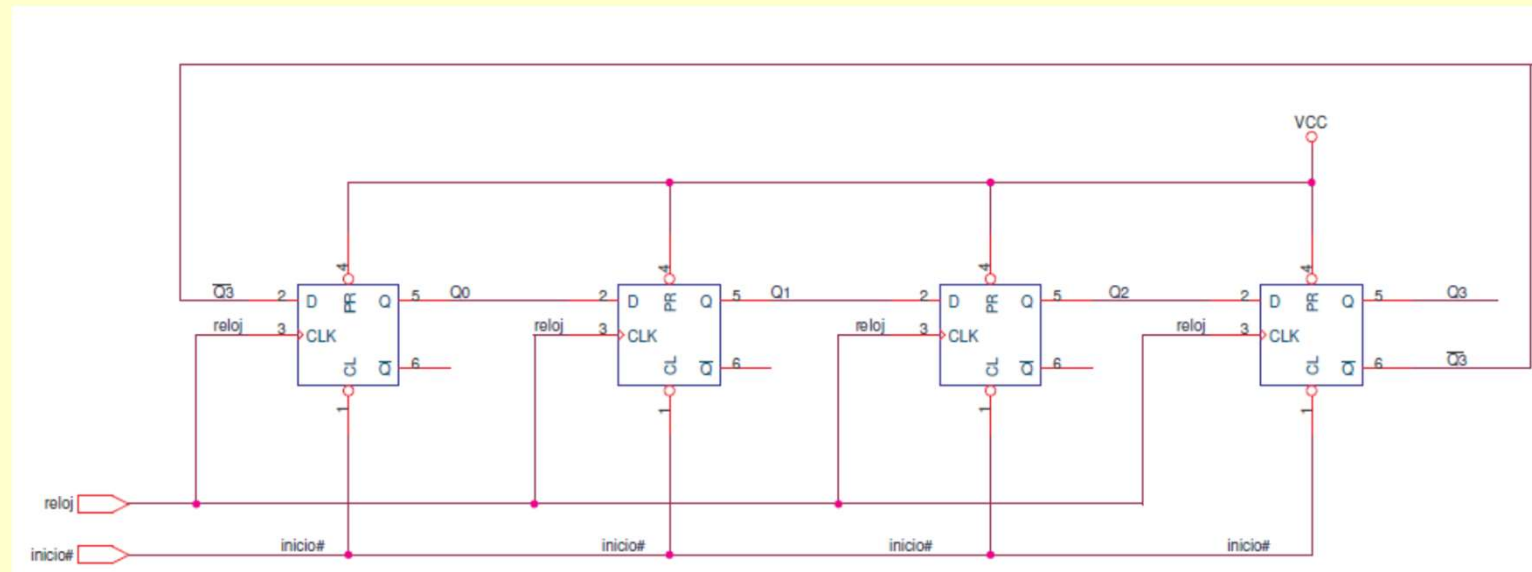


## Contadores síncronos basados en registros de desplazamiento

- Contador Johnson de n bits.**

- El contador Johnson de n bits genera el código Johnson que se introdujo en el tema 2 de Representación de la Información.
- El módulo de un contador Johnson de n bits es  $nx2$ .
- El contador Johnson tiene una estructura parecida al contador en anillo, con la diferencia que se toma la salida Q negada del biestable de la derecha y se introduce en la entrada del biestable de la izquierda.
- Por ejemplo, un contador Johnson de 4 bits tiene la siguiente estructura:

Pulso de reloj	Valor de la cuenta
	$Q_3 Q_2 Q_1 Q_0$
0	0000
1	0001
2	0011
3	0111
4	1111
5	1110
6	1100
7	1000

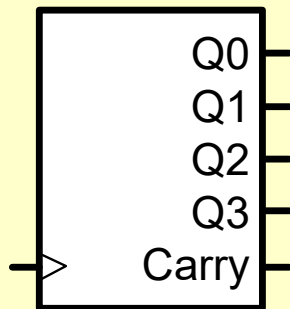




## *Contadores síncronos.*

### *Contadores binarios síncronos ascendentes*

- **Diseño de contadores binarios síncronos ascendentes de n bits.**
  - El módulo de un contador binario de n bits es  $2^n$
  - Se puede diseñar mediante la metodología general de diseño de contadores (No se estudiarán en esta asignatura).
  - No obstante, **los contadores binarios síncronos ascendentes de n bits o módulo  $2^n$  se puede diseñar mediante otra metodología bastante más sencilla y rápida**
  - Se deduce analizando el cronograma de la cuenta
    - Supóngase un contador binario síncrono ascendente de 4 bits y con salida de acarreo, **Carry**.
    - Tiene 4 salidas de cuenta o 4 variables de estado, por lo que,  $M = 2^4 = 16$
    - La **cuenta inicial** es **0** y la **final** es igual a su **módulo menos 1**, es decir  $16 - 1 = 15 = 1111_2$
    - La secuencia de cuenta es **0, 1, 2, 3, 4, 5, 6, 7, 8, 9, 10, 11, 12, 13, 14, 15, 0, ...**
    - La **salida de acarreo** se activa si la **cuenta actual** del contador es su **cuenta final**.





## *Contadores síncronos.*

### *Contadores binarios síncronos ascendentes*

#### ■ **Conclusión.**

- Un contador binario síncrono ascendente de **n bits** se implementa mediante **n flip-flops** trabajando en conmutación, es decir, como un flip-flop tipo T.
  - ✓ Si  $T = 0$ , mantiene su estado actual.
  - ✓ Si  $T = 1$ , conmuta de estado.
  - ✓ Por tanto, basta con determinar la condición de conmutación de cada flip-flop. Esta se dedujo anteriormente.
    - ❑ La salida de cuenta menos significativa  $Q_0$ , conmuta con cada flanco activo.
    - ❑ El resto de salidas de cuenta conmutan si las de peso inferior a ella están todas a 1.
  - ✓ Supongamos que se usan flip-flops T implementados a partir de un JK, las funciones de excitación serían:
 
$$J_0 = K_0 = 1$$

$$J_1 = K_1 = Q_0$$

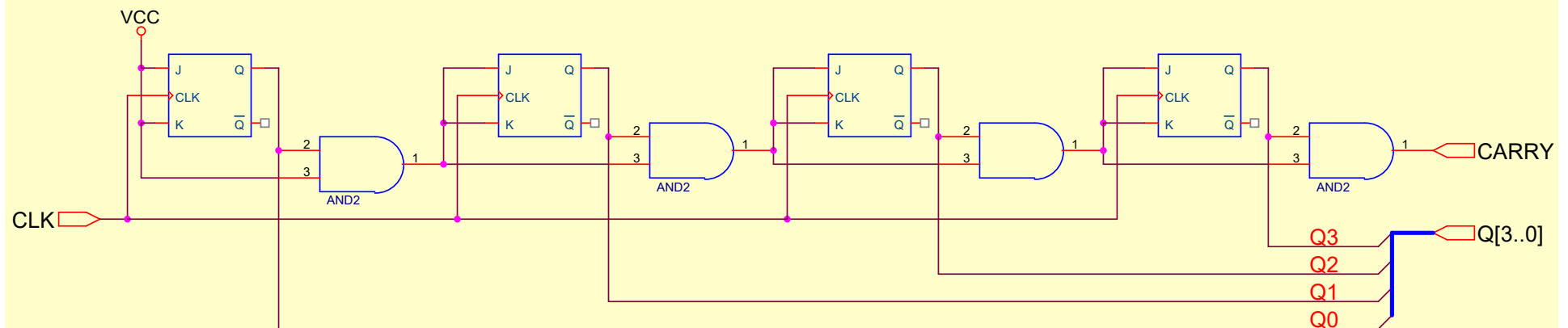
$$J_2 = K_2 = Q_1 Q_0$$

$$J_3 = K_3 = Q_2 Q_1 Q_0$$
  - ✓ La salida de acarreo:
 
$$\text{Carry} = Q_3 Q_2 Q_1 Q_0$$



## Contadores síncronos. Contadores binarios síncronos ascendentes

- Diagrama lógico del contador binario síncrono ascendente de 4 bits.





## ***Contadores síncronos de módulo arbitrario. Diseño general de contadores. Ejemplos***

- **A partir de esta diapositiva se mostrarán tres ejemplos para introducir al alumno en la metodología de diseño general de contadores. Esta metodología es una simplificación de la metodología general de diseño de sistemas secuenciales. Al diseñar un contador se ahorran pasos en la metodología de sistemas secuenciales, ya que el número de estados es conocido, así como la codificación de los mismos.**

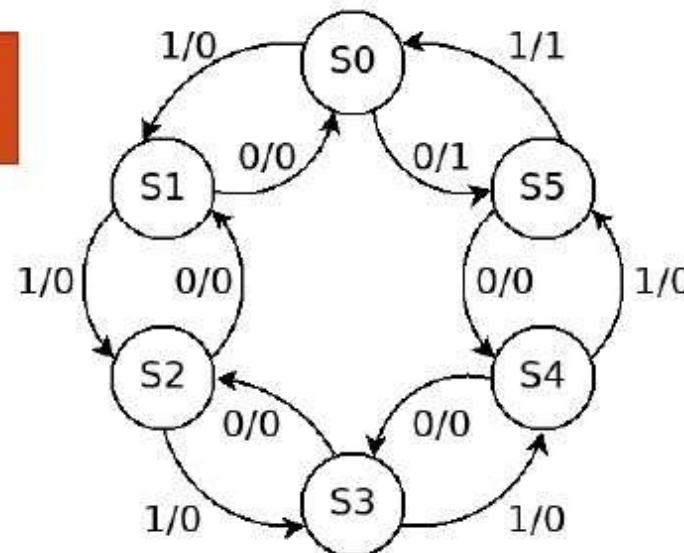


## Contadores síncronos de módulo arbitrario. Diseño general de contadores. Ejemplo 1

### Diseño de un contador

- Diseño de un contador
  - Diseñar un contador módulo 6, ascendente ( $X=1$ ) / descendente ( $X=0$ ), con salida de acarreo y Reset asíncrono. Utilizar biestables JK

1.- Dibujar el Diagrama de Estados







## Contadores síncronos de módulo arbitrario. Diseño general de contadores. Ejemplo 1

### Diseño de un contador

2.- Tabla de Estados

Actual	Siguiete X=0 X=1	
S0	S5,1	S1,0
S1	S0,0	S2,0
S2	S1,0	S3,0
S3	S2,0	S4,0
S4	S3,0	S5,0
S5	S4,0	S0,1

3.- Tabla de Asignación de Estados

Estado	Variables de estado Q2 Q1 Q0		
S0	0	0	0
S1	0	0	1
S2	0	1	0
S3	0	1	1
S4	1	0	0
S5	1	0	1

4.- Tabla de Transición de Estados

Estado actual			Estado siguiente X=0			Estado siguiente X=1			Salida X=0 X=1	
Q2	Q1	Q0	Q2	Q1	Q0	Q2	Q1	Q0		
0	0	0	1	0	1	0	0	1	1	0
0	0	1	0	0	0	0	1	0	0	0
0	1	0	0	0	1	0	1	1	0	0
0	1	1	0	1	0	1	0	0	0	0
1	0	0	0	1	1	1	0	1	0	0
1	0	1	1	0	0	0	0	0	0	0
1	1	0	0	0	0	0	0	0	—	—
1	1	1	0	0	0	0	0	0	—	—



## Contadores síncronos de módulo arbitrario. Diseño general de contadores. Ejemplo 1

**Diseño de un contador**

**4.- Tabla de Transición de Estados**

Estado actual			Estado siguiente X=0			Estado siguiente X=1			Salida	
Q2	Q1	Q0	Q2	Q1	Q0	Q2	Q1	Q0	X=0	X=1
0	0	0	1	0	1	0	0	1	1	0
0	0	1	0	0	0	0	1	0	0	0
0	1	0	0	0	1	0	1	1	0	0
0	1	1	0	1	0	1	0	0	0	0
1	0	0	0	1	1	1	0	1	0	0
1	0	1	1	0	0	0	0	0	0	0
1	1	0	0	0	0	0	0	0	—	—
1	1	1	0	0	0	0	0	0	—	—

**5.- Ecuaciones de excitación de los biestables  $J_2$  y  $K_2$**

$Q_n \rightarrow Q_{n+1}$	J	K
$0 \rightarrow 0$	0	—
$0 \rightarrow 1$	1	—
$1 \rightarrow 0$	—	1
$1 \rightarrow 1$	—	0

Mapas de Karnaugh para  $J_2$  y  $K_2$ :

**Mapa de Karnaugh para  $J_2$ :**

	$Q_1 Q_0$			
	00	01	11	10
$XQ_2$	1	—	—	—
01	—	—	—	—
11	—	—	1	—
10	—	—	1	—

$$J_2 = \overline{X} \cdot \overline{Q_1} \cdot \overline{Q_0} + X \cdot Q_1 \cdot Q_0$$

**Mapa de Karnaugh para  $K_2$ :**

	$Q_1 Q_0$			
	00	01	11	10
$XQ_2$	—	—	1	1
01	1	—	1	1
11	—	1	1	1
10	—	—	—	—

$$K_2 = Q_1 + X \cdot Q_1 + \overline{X} \cdot \overline{Q_0}$$



## Contadores síncronos de módulo arbitrario. Diseño general de contadores. Ejemplo 1

### Diseño de un contador

4.- Tabla de Transición de Estados

Estado actual			Estado siguiente X=0			Estado siguiente X=1			Salida X=0 X=1	
Q2	Q1	Q0	Q2	Q1	Q0	Q2	Q1	Q0	X=0	X=1
0	0	0	1	0	1	0	0	1	1	0
0	0	1	0	0	0	0	1	0	0	0
0	1	0	0	0	1	0	1	1	0	0
0	1	1	0	1	0	1	0	0	0	0
1	0	0	0	1	1	1	0	1	0	0
1	0	1	1	0	0	0	0	0	0	0
1	1	0	0	0	0	0	0	0	—	—
1	1	1	0	0	0	0	0	0	—	—

$Q_n \rightarrow Q_{n+1}$	J	K
0 $\rightarrow$ 0	0	—
0 $\rightarrow$ 1	1	—
1 $\rightarrow$ 0	—	1
1 $\rightarrow$ 1	—	0

5.- Ecuaciones de excitación de los biestables  $J_1$  y  $K_1$

Q<sub>1</sub>Q<sub>0</sub>

	00	01	11	10
00	0	1	—	—
01	1	—	—	—
11	—	—	—	—
10	—	1	—	—

$$J_1 = X \cdot \overline{Q_2} \cdot Q_0 + \overline{X} \cdot Q_2 \cdot \overline{Q_0}$$

Q<sub>1</sub>Q<sub>0</sub>

	00	01	11	10
00	—	—	—	1
01	—	—	1	1
11	—	—	1	1
10	—	—	1	—

$$K_1 = Q_2 + X \cdot Q_0 + \overline{X} \cdot \overline{Q_0}$$





## Contadores síncronos de módulo arbitrario. Diseño general de contadores. Ejemplo 1

**Diseño de un contador**

**4.- Tabla de Transición de Estados**

Estado actual			Estado siguiente X=0			Estado siguiente X=1			Salida	
Q2	Q1	Q0	Q2	Q1	Q0	Q2	Q1	Q0	X=0	X=1
0	0	0	1	0	1	0	0	1	1	0
0	0	1	0	0	0	0	1	0	0	0
0	1	0	0	0	1	0	1	1	0	0
0	1	1	0	1	0	1	0	0	0	0
1	0	0	0	1	1	1	0	1	0	0
1	0	1	1	0	0	0	0	0	0	0
1	1	0	0	0	0	0	0	0	—	—
1	1	1	0	0	0	0	0	0	—	—

**5.- Ecuaciones de excitación de los biestables  $J_0$  y  $K_0$**

$Q_n \rightarrow Q_{n+1}$	J	K
0 $\rightarrow$ 0	0	—
0 $\rightarrow$ 1	1	—
1 $\rightarrow$ 0	—	1
1 $\rightarrow$ 1	—	0

Mapas de Karnaugh para  $J_0$  y  $K_0$ :

**Mapa de Karnaugh para  $J_0$  (función de excitación  $J_0$ ):**

$Q_2 \backslash Q_1 Q_0$	00	01	11	10
00	1	—	—	1
01	1	—	—	—
11	1	—	—	—
10	1	—	—	1

$J_0 = \overline{Q_1} + \overline{Q_2}$

**Mapa de Karnaugh para  $K_0$  (función de excitación  $K_0$ ):**

$Q_2 \backslash Q_1 Q_0$	00	01	11	10
00	—	1	1	—
01	—	1	1	—
11	—	1	1	—
10	—	1	1	—

$K_0 = 1$



## ***Contadores síncronos de módulo arbitrario.***

### ***Diseño general de contadores. Ejemplo 1***

## Diseño de un contador

#### 4.- Tabla de Transición de Estados

Estado actual			Estado siguiente X=0			Estado siguiente X=1			Salida X=0 X=1	
Q2	Q1	Q0	Q2	Q1	Q0	Q2	Q1	Q0		
0	0	0	1	0	1	0	0	1	1	0
0	0	1	0	0	0	0	1	0	0	0
0	1	0	0	0	1	0	1	1	0	0
0	1	1	0	1	0	1	0	0	0	0
1	0	0	0	1	1	1	0	1	0	0
1	0	1	1	0	0	0	0	0	0	0
1	1	0	0	0	0	0	0	0	—	—
1	1	1	0	0	0	0	0	0	—	—

$Q_n \rightarrow Q_{n+1}$	J K
$0 \rightarrow 0$	0 -
$0 \rightarrow 1$	1 -
$1 \rightarrow 0$	- 1
$1 \rightarrow 1$	- 0

## 5.- Ecuaciones de salida

		$Q_1Q_0$			
		00	01	11	10
$XQ_2$	00	1 <sub>0</sub>	—	—	—
	01	—	—	—	—
	11	—	1 <sub>3</sub>	—	—
	10	—	—	—	—

$$C = X \cdot Q_2 \cdot Q_0 + \overline{X} \cdot \overline{Q_2} \cdot \overline{Q_1} \cdot \overline{Q_0}$$

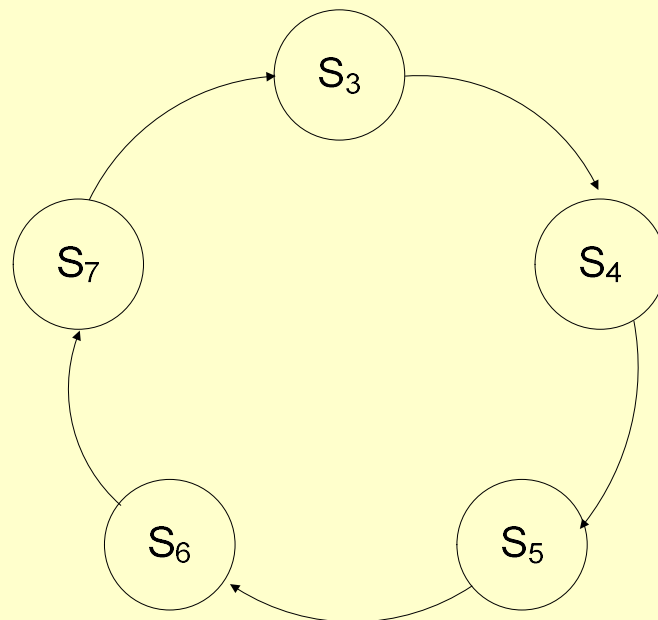
6.- Representar el circuito a nivel de esquemáticos (estudio personal)



## Contadores síncronos de módulo arbitrario. Diseño general de contadores. Ejemplo 2

- Se desea diseñar un contador módulo 5, cuya cuenta inicial es 3 y final 7, y que realice además una cuenta binaria ascendente

- Diagrama de estados.
- Tabla de estados.
- Tabla de transición.



Estado actual	Estado siguiente
S <sub>3</sub>	S <sub>4</sub>
S <sub>4</sub>	S <sub>5</sub>
S <sub>5</sub>	S <sub>6</sub>
S <sub>6</sub>	S <sub>7</sub>
S <sub>7</sub>	S <sub>3</sub>

Estado actual			Estado siguiente		
Q <sub>2</sub>	Q <sub>1</sub>	Q <sub>0</sub>	Q <sub>2</sub>	Q <sub>1</sub>	Q <sub>0</sub>
0	1	1	1	0	0
1	0	0	1	0	1
1	0	1	1	1	0
1	1	0	1	1	1
1	1	1	0	1	1



## Contadores síncronos de módulo arbitrario. Diseño general de contadores. Ejemplo 2

- Tabla de transición completada con todas las codificaciones posibles del estado.

Estado actual			Estado siguiente		
$Q_2$	$Q_1$	$Q_0$	$Q_2$	$Q_1$	$Q_0$
0	1	1	1	0	0
1	0	0	1	0	1
1	0	1	1	1	0
1	1	0	1	1	1
1	1	1	0	1	1
0	0	0	0	1	1
0	0	1	0	1	1
0	1	0	0	1	1

- **Importante:**

- **¿Qué ocurre con el resto de codificaciones que no forman parte de mi sistema?** Lo correcto es introducirlos en la tabla de transición y provocar una transición a un estado conocido. Sin embargo, en muchos ejercicios puede que no se haga con el objetivo de acortarlos un poco, **pero en la práctica real, deben introducirse siempre.**



## Contadores síncronos de módulo arbitrario. Diseño general de contadores. Ejemplo 2

- Se rellenan los mapas de Karnaugh y se sintetizan las funciones de excitación.

- Tabla de transición.**

Estado actual			Estado siguiente		
$Q_2$	$Q_1$	$Q_0$	$Q_2$	$Q_1$	$Q_0$
0	1	1	1	0	0
1	0	0	1	0	1
1	0	1	1	1	0
1	1	0	1	1	1
1	1	1	0	1	1

- Tabla de excitación del biestable JK.**

$Q^V \rightarrow Q^{V+}$	J	K
$0 \rightarrow 0$	0	-
$0 \rightarrow 1$	1	-
$1 \rightarrow 0$	-	1
$1 \rightarrow 1$	-	0

$Q_1 Q_0$		$Q_2$			
		00	01	11	10
$Q_2$	0	-	-	1	-
	1	-	-	-	-

$$J_2 = 1$$

$Q_1 Q_0$		$Q_2$			
		00	01	11	10
$Q_2$	0	-	-	-	-
	1	0	0	1	0

$$K_2 = Q_1 \cdot Q_0$$

$Q_1 Q_0$		$Q_2$			
		00	01	11	10
$Q_2$	0	-	-	-	-
	1	0	1	-	-

$$J_1 = Q_0$$

$Q_1 Q_0$		$Q_2$			
		00	01	11	10
$Q_2$	0	-	-	1	-
	1	-	-	0	0

$$K_1 = \overline{Q}_2$$

$Q_1 Q_0$		$Q_2$			
		00	01	11	10
$Q_2$	0	-	-	-	-
	1	1	-	-	1

$$J_0 = 1$$

$Q_1 Q_0$		$Q_2$			
		00	01	11	10
$Q_2$	0	-	-	1	-
	1	-	1	0	-

$$K_0 = \overline{Q}_2 + \overline{Q}_1$$





## *Contadores síncronos de módulo arbitrario. Diseño general de contadores. Ejemplo 3*

- Se desea diseñar un contador módulo 5, cuya cuenta inicial es 3 y final 7, y que realice además una cuenta binaria ascendente/descendente. El contador posee una entrada M, de manera que cuando M=0 realiza la cuenta ascendente y cuando M=1 realiza una cuenta descendente. El contador dispone además de una salida de acarreo Ac
- En este ejemplo se mostrarán solamente la tabla de estados y la tabla de transición y en el ejemplo siguiente, se mostrarán los pasos hasta llegar a las expresiones algebraicas para las funciones de excitación de los biestables.

### ■ Tabla de estados.

Estado Actual	Estado Siguiente		Salida Ac	
	M=0	M=1	M=0	M=1
S <sub>3</sub>	S <sub>4</sub>	S <sub>7</sub>	0	1
S <sub>4</sub>	S <sub>5</sub>	S <sub>3</sub>	0	0
S <sub>5</sub>	S <sub>6</sub>	S <sub>4</sub>	0	0
S <sub>6</sub>	S <sub>7</sub>	S <sub>5</sub>	0	0
S <sub>7</sub>	S <sub>3</sub>	S <sub>6</sub>	1	0



## Contadores síncronos de módulo arbitrario. Diseño general de contadores. Ejemplo 3

- Se crea la tabla de transición. En esta tabla se muestran los estados codificados. A partir de aquí se deja al alumno que finalice el ejercicio.
  - *Tabla de transición.*
  - *$M=0$  Ascendente,  $M=1$  Descendente*

Estado actual			Estado Siguiente						Salida Ac	
			M=0			M=1				
$Q_2$	$Q_1$	$Q_0$	$Q_2$	$Q_1$	$Q_0$	$Q_2$	$Q_1$	$Q_0$	M=0	M=1
0	1	1	1	0	0	1	1	1	0	1
1	0	0	1	0	1	0	1	1	0	0
1	0	1	1	1	0	1	0	0	0	0
1	1	0	1	1	1	1	0	1	0	0
1	1	1	0	1	1	1	1	0	1	0

- A partir de aquí se deja al alumno que finalice el ejercicio.



## ***Bibliografía detallada***

### ***Sistemas Secuenciales Básicos***

**Las diapositivas se han confeccionado utilizando como fuente:**

- **Sistemas secuenciales básicos: Registros y Contadores**  
"Diseño Lógico". A. Lloris, A. Prieto. Mc-Graw Hill. 1996. Capítulos: 8.1, 8.2, 8.3 (párrafo inicial), 8.3.1, 8.4.1, 8.4.2
- **Para los contadores binarios módulo  $2^n$ :**  
"Circuitos digitales y microprocesadores", H.Taub, Mc-Graw Hill. 1983.  
Capítulos: 4.22, 4.24, 4.25