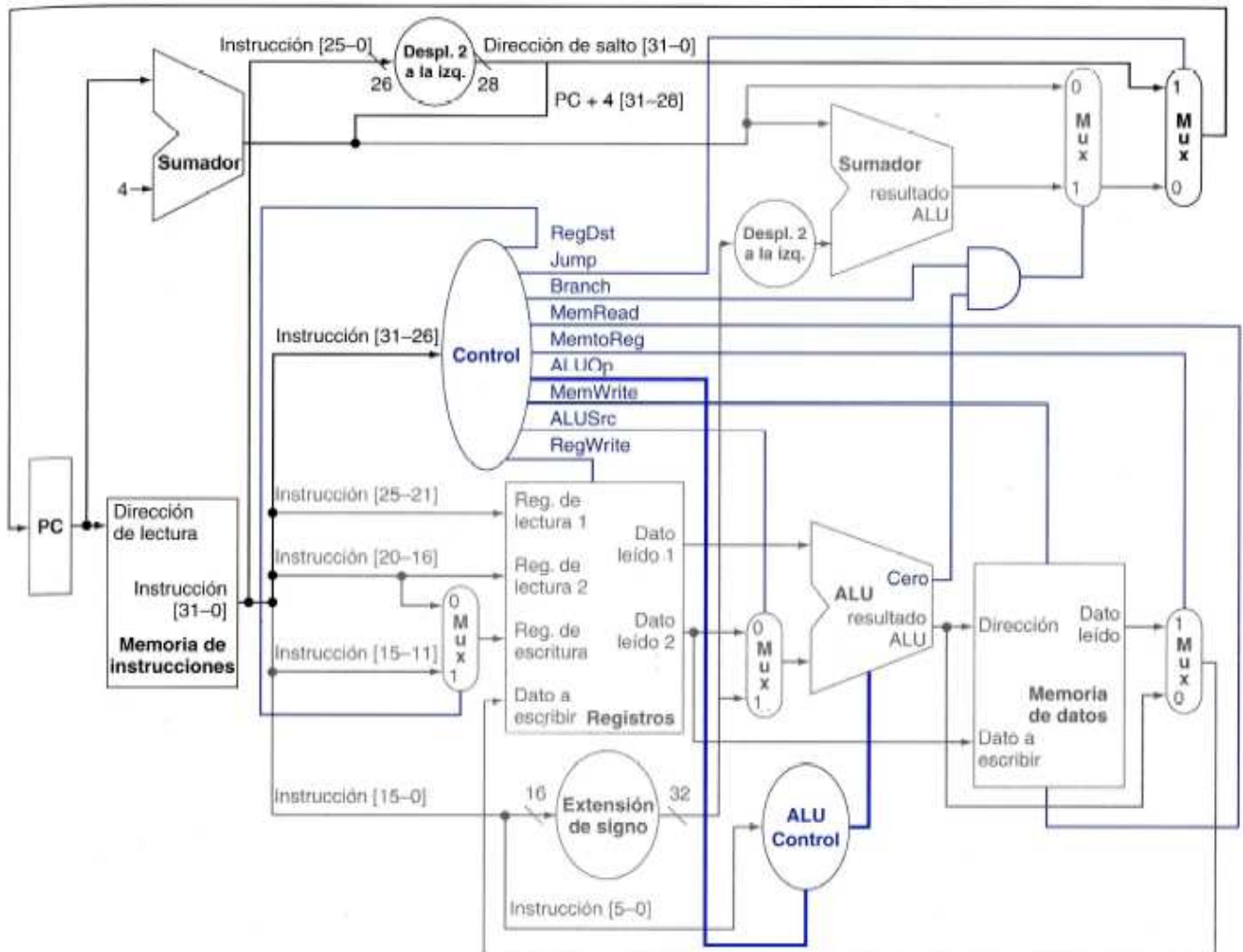


## PROBLEMAS TEMA 5. SEGMENTACIÓN Y RIESGOS (RELACIÓN PARA SU EVALUACIÓN)

1)

- a) Camino de datos y señales de control necesarias para incorporar la instrucción *jalr* (jump and link mediante registros,  $rd = PC$  y  $PC = rs$ , es decir la dirección de retorno PC se guarda en el registro rd, y la dirección contenida en el registro rs se carga en el registro PC) para el camino de datos monociclo realizando las modificaciones en la siguiente figura:

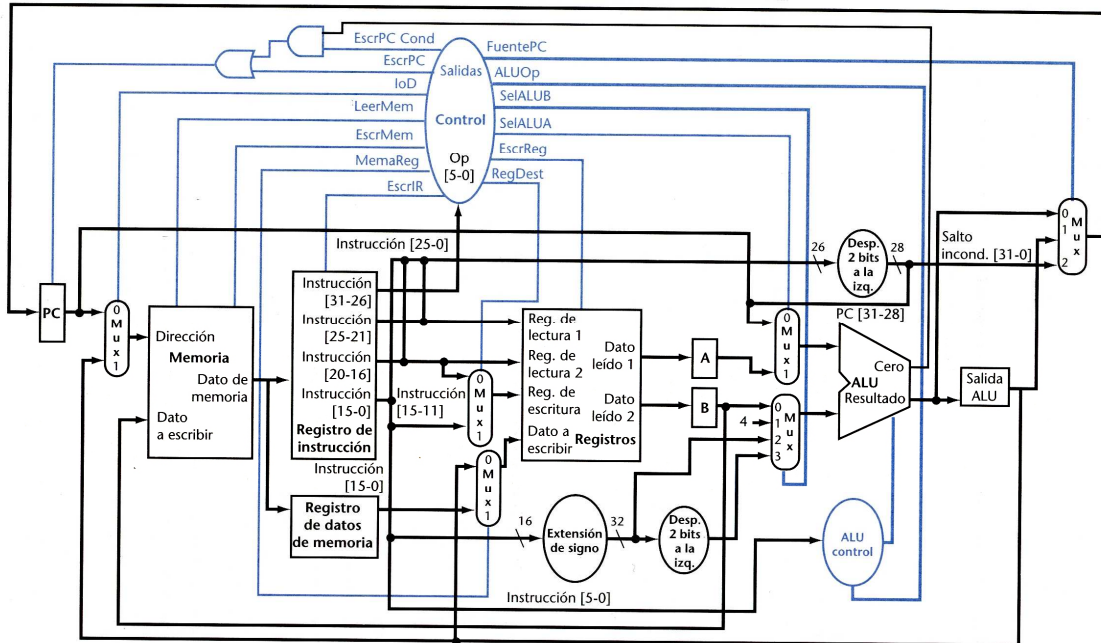


- b) Ampliar la tabla de líneas de control para ver los valores que deben presentar todas las líneas de control que se añadieron en el anterior ejercicio para la instrucción *jalr*.

Instrucción	RegDst	ALUSrc	Memto-Reg	Reg Write	Mem Read	Mem Write	Branch	ALUOp1	ALUOp0
Formato R	1	0	0	1	0	0	0	1	0
lw	0	1	1	1	1	0	0	0	0
sw	X	1	X	0	0	1	0	0	0
beq	X	0	X	0	0	0	1	0	1

2)

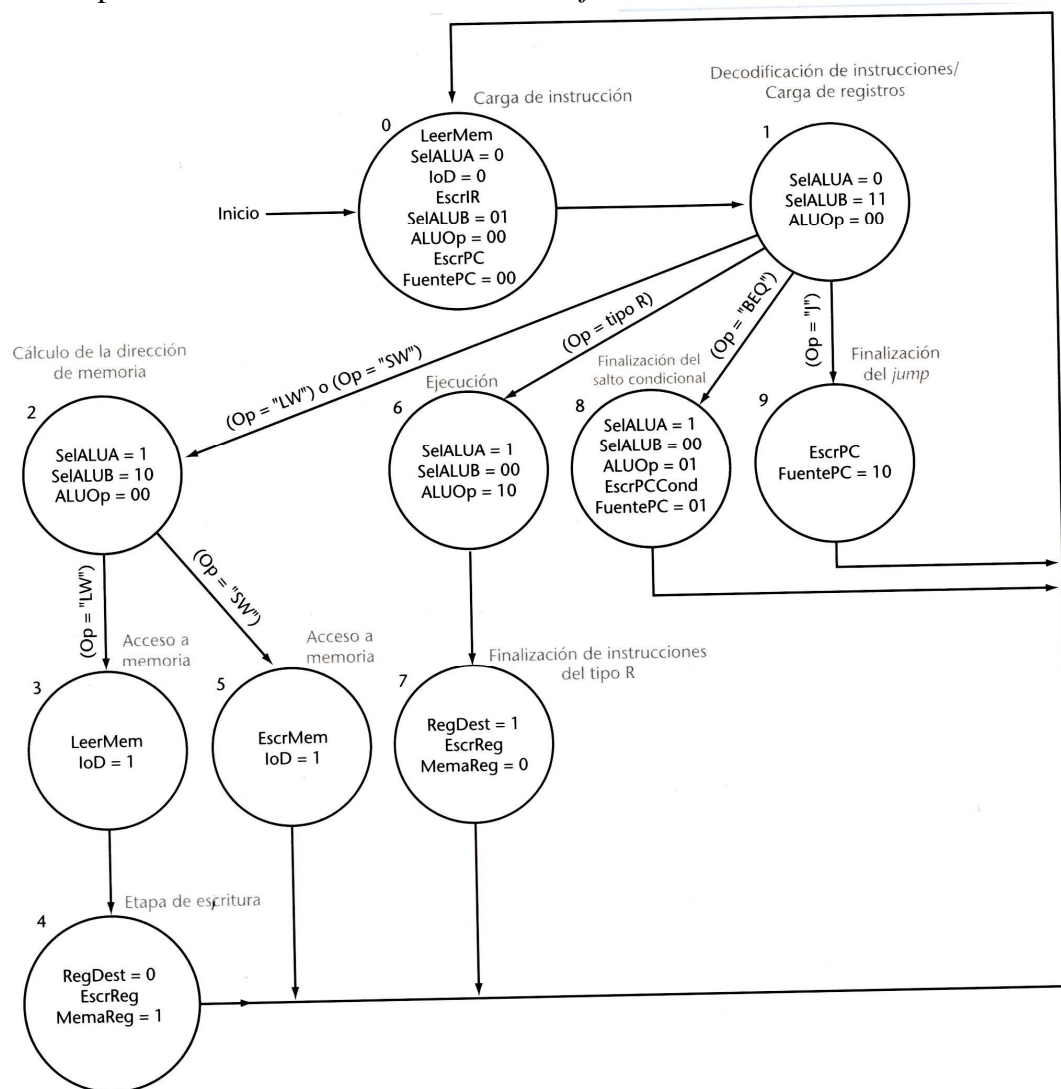
- a) Camino de datos y señales de control necesarias para incorporar la instrucción *jalr* (jump and link mediante registros,  $rd = PC$  y  $PC = rs$ , es decir la dirección de retorno PC se guarda en el registro rd, y la dirección contenida en el registro rs se carga en el registro PC) para el camino de datos multiciclo realizando las modificaciones en la siguiente figura:



- b) Ampliar la tabla de líneas de control para ver los valores que deben presentar todas las líneas de control que se añadieron en el anterior ejercicio para la instrucción *jalr*.

Nombre de la etapa	Acción para instrucciones del tipo R	Acción para instrucciones de acceso a memoria	Acción para saltos condicionales	Acción para instrucciones <i>jump</i>
Carga de instrucción	$IR = Memoria[PC]$ $PC = PC + 4$			
Decodificación de instrucciones/carga de los registros	$A = Reg [IR[25-21]]$ $B = Reg [IR[20-16]]$ $SalidaALU = PC + (extensión-signo (IR[15-0]) \ll 2)$			
Ejecución, cálculo de direcciones y finalización de saltos condicionales/ <i>jump</i>	$SalidaALU = A \text{ op } B$	$SalidaALU = A + \text{extensión-signo} (IR[15-0])$	si $(A == B)$ entonces $PC = SalidaALU$	$PC = PC [31-28]    (IR[25-0] \ll 2)$
Acceso a memoria y finalización de instrucciones de tipo R	$Reg [IR[15-11]] = SalidaALU$	$Load: MDR = Memoria[SalidaALU]$ o $Store: Memoria[SalidaALU] = B$		
Finalización de la lectura de memoria		$Load: Reg[IR[20-16]] = MDR$		

- c) Mostrar lo que se debe añadir a la máquina de estados finitos de la figura para implementar el control de la instrucción *jarl*



- 3) Las siguientes secuencias de instrucciones hacen uso del camino de datos segmentado del procesador MIPS:

```
lw    $1, 40($2)
add   $2, $3, $3
add   $1, $1, $2
sw    $1, 20($2)
```

Secuencia 1

```
add   $1, $2, $3
sw    $2, 0($1)
lw    $1, 4($2)
add   $2, $2, $1
```

Secuencia 2

- Detectar los posibles riesgos que se producen en las dos secuencias.
- Considerando que no hay anticipación ni detección de riesgos, insertar el menor número de *nop* para asegurar una ejecución correcta para cada una de las secuencias.

- 4) Determinar en que situación quedan las etapas de segmentación en el ciclo 5 para las tres secuencias de código 1 del ejercicio anterior, y según los siguientes casos que se proponen:
- a) Con unidad de anticipación y detección, con postescritura y lectura simultánea.

ETAPA IF	ETAPA ID	ETAPA EX	ETAPA MEM	ETAPA WB

