

Tema 4 – El microcontrolador LPC2378

Profesor: Carlos Diego Moreno Moreno

Dpto. de Ingeniería Electrónica y de Computadores.
Área de Arquitectura y Tecnología de Computadores.
Escuela Politécnica Superior. Universidad de Córdoba.



Objetivos.

- Conocer las características básicas del microcontrolador LPC2378.
- Estudiar la arquitectura de bus AMBA que utiliza este microcontrolador.
- Conocer la estructura general de cualquier microcontrolador basado en ARM7.
- Estudio de la arquitectura del LPC2378.

TEMA 4: El microcontrolador LPC2378





- 4.1.— Especificación AMBA (*Advanced Microcontroller Bus Architecture*).
- 4.2.— Estructura general de un sistema basado en el procesador ARM 7.
- 4.3.— Microcontrolador LPC2378.
- 4.4.— Tipos de memoria integradas en el LPC23XX.
- 4.5.— Mapa de memoria y direccionamiento de periféricos.

4.1.– Especificación AMBA.

- Un aspecto importante de un SoC (*System on Chip*) no es solamente qué componentes o bloques alberga, sino también cómo se interconectan.
- La especificación **AMBA** (*Advanced Microcontroller Bus Architecture*) es una especificación de interconexión abierta para la conexión y administración de bloques funcionales en diseños SoC. Facilita el desarrollo de diseños multiprocesador con un gran número de controladores y periféricos.
- ARM *Limited* con la especificación AMBA estandarizó la conexión de dispositivos dentro del *chip*.
- AMBA 1 (1996). AMBA 2 (1999), AMBA 3 (2003), AMBA 4 (2010), AMBA 5 (2013).

4.1.– Especificación AMBA.

 **AMBA** tiene como objetivo satisfacer cuatro requisitos:

-  Facilitar el desarrollo de sistemas empotrados con uno o más microcontroladores integrados (CPU, GPU o DSP).
-  Debe ser independiente de la tecnología, de manera que pueda ser utilizado por diferentes procesos o sistemas, tanto estándar como hechos a medida.
-  Fomentar el diseño modular para mejorar la independencia del procesador.
-  Reducir al mínimo la infraestructura de silicio requerida para soportar comunicaciones *on-chip* y *off-chip*.

4.1.– Especificación AMBA.

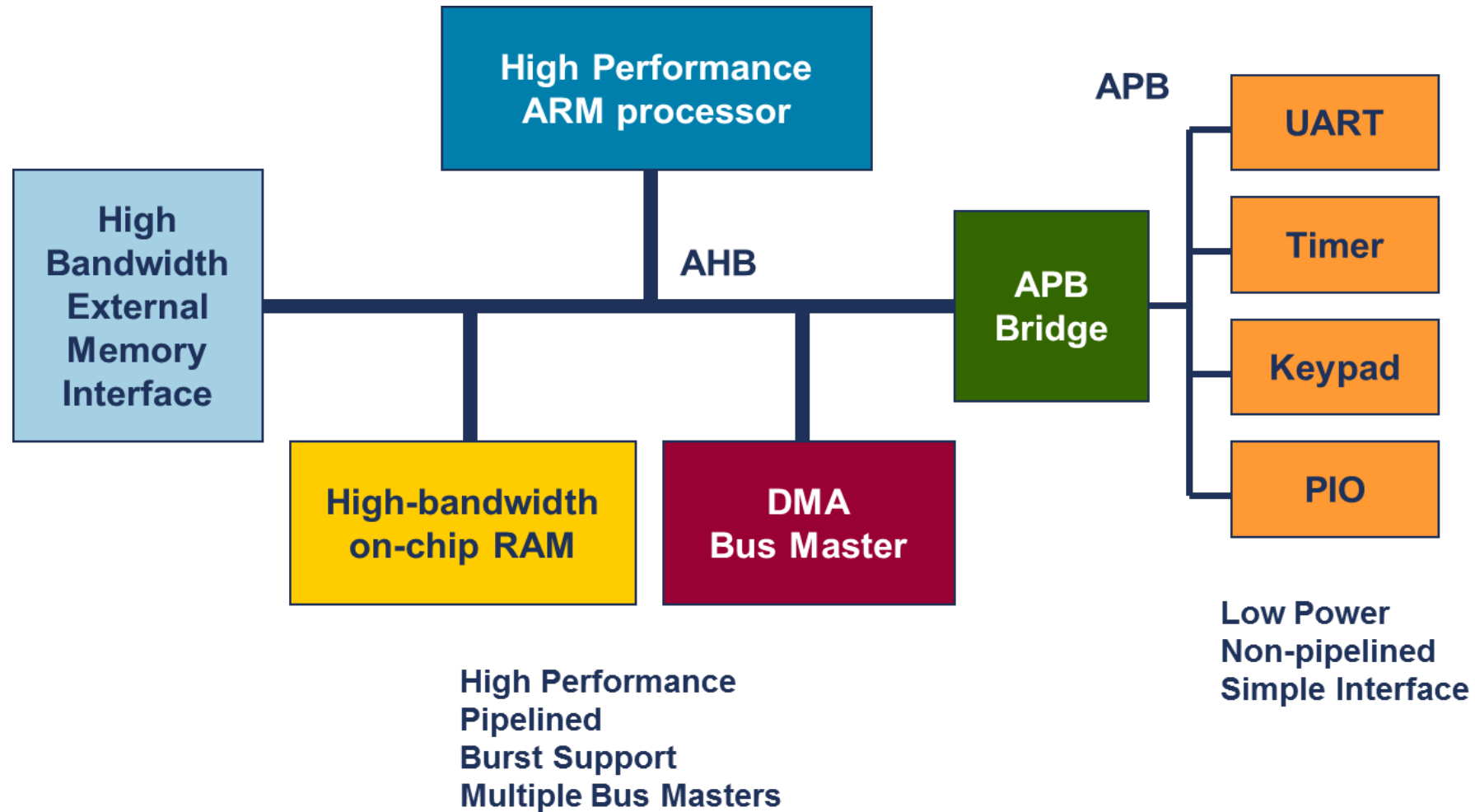
📖 Dentro de la especificación **AMBA 2** (1999) para el microcontrolador ARM7 que vamos a estudiar, se distinguen tres tipos de buses:

- 🌱 **AHB (*Advanced High-performance Bus*)**: es un bus de sistema de alto rendimiento, para módulos de alta frecuencia de reloj. El bus AMBA AHB actúa como bus troncal de sistemas de alto rendimiento, soporta la conexión eficiente de procesadores, memorias *on-chip* (internas) y memorias *off-chip* (externas). Este bus soporta transferencias de datos en modo ráfaga y transacciones divididas “*SPLIT transactions*”.
- 🌱 **ASB (*Advanced System Bus*)**: es un bus de sistema para módulos de alto rendimiento. Es un bus alternativo al bus AHB, que se utiliza cuando no es necesario el alto rendimiento del bus AHB. El bus ASB también soporta la conexión eficiente de procesadores, memorias *on-chip* (internas) y memorias *off-chip* (externas). Este bus soporta transferencias de datos en modo ráfaga.
- 🌱 **APB (*Advanced Peripheral Bus*)**: Este bus se definió para tener una interconexión simple a periféricos de bajo rendimiento y de bajo consumo. El bus APB está optimizado para un consumo mínimo de energía y para reducir la complejidad de la interfaz que da soporte a los periféricos. Puede ser usado en conjunto con cualquiera de los buses de sistema. APB está diseñado para accesos de control de bajo ancho de banda, por ejemplo, interfaces de registro en periféricos del sistema. No soporta transferencias de datos en modo ráfaga.

4.1.– Especificación AMBA.

- En la figura siguiente se puede observar un típico sistema microcontrolador basado en el bus AMBA.
- Tanto el bus AMBA AHB como el bus AMBA ASB pueden ser utilizados como bus central del sistema, el cual da soporte al microprocesador, memoria interna e interfaz de la memoria externa.
- Proporciona una interfaz de amplio ancho de banda entre los elementos del sistema que intervienen en la mayoría de las transferencias.
- Se utiliza un puente “*Bridge*” para la comunicación entre el bus AHB (o ASB) y el bus APB, donde se encuentran la mayoría de los periféricos del sistema.

4.1.– Especificación AMBA.



4.1.– Especificación AMBA.

📖 En versiones posteriores se introdujeron dos nuevos buses:

- 🌿 **AXI (*Advanced eXtensible Interface*):** (AMBA 3, 2003) Está dirigido a microcontroladores de alto rendimiento, diseño de sistemas con alta frecuencia de reloj e incluye características que lo hacen adecuado para interconexión a alta velocidad entre componentes separados una distancia inferior a una micra. Varias versiones como AXI3, AXI4 y AXI5.
- 🌿 **ACE (*AXI Coherency Extensions*):** (AMBA 4, 2010) Extiende AXI con señales adicionales introduciendo la coherencia del sistema que permite a múltiples procesadores compartir memoria y habilitar tecnología como el procesamiento *big.LITTLE* de ARM. El protocolo *ACE-Lite* habilita la coherencia de entrada/salida unidireccional, por ejemplo, una interfaz de red que puede leer de forma coherente desde las cachés de un procesador ACE.

4.1.– Especificación AMBA.

Nuevas versiones:

- 🌿 **AHB–Lite:** (AMBA 3, 2003) Versión simplificada de AHB.
- 🌿 **APB3:** (AMBA 3, 2003) . Versiones más recientes de APB.
- 🌿 **APB4:** (AMBA 4, 2010).
- 🌿 **ATB:** (AMBA 4, 2010) . *Advanced Trace Bus*. Utilizado para *trace/debug*, depuración y transferencia continua de datos.
- 🌿 **Stream interfaces:** (AMBA 4, 2010) como AXI4–Stream para tramas de datos.
- 🌿 **CHI:** (AMBA5, 2013 – actualidad). *Coherent Hub Interface*. Para interconexión coherente de procesadores.
- 🌿 **AHB5:** (AMBA5, 2013 – actualidad). Última versión de AHB.
- 🌿 **Interfaces de bajo consumo** (*Low Power Interfaces*): (AMBA5, 2013 – actualidad). *Q–Channel*, *P–Channel*.

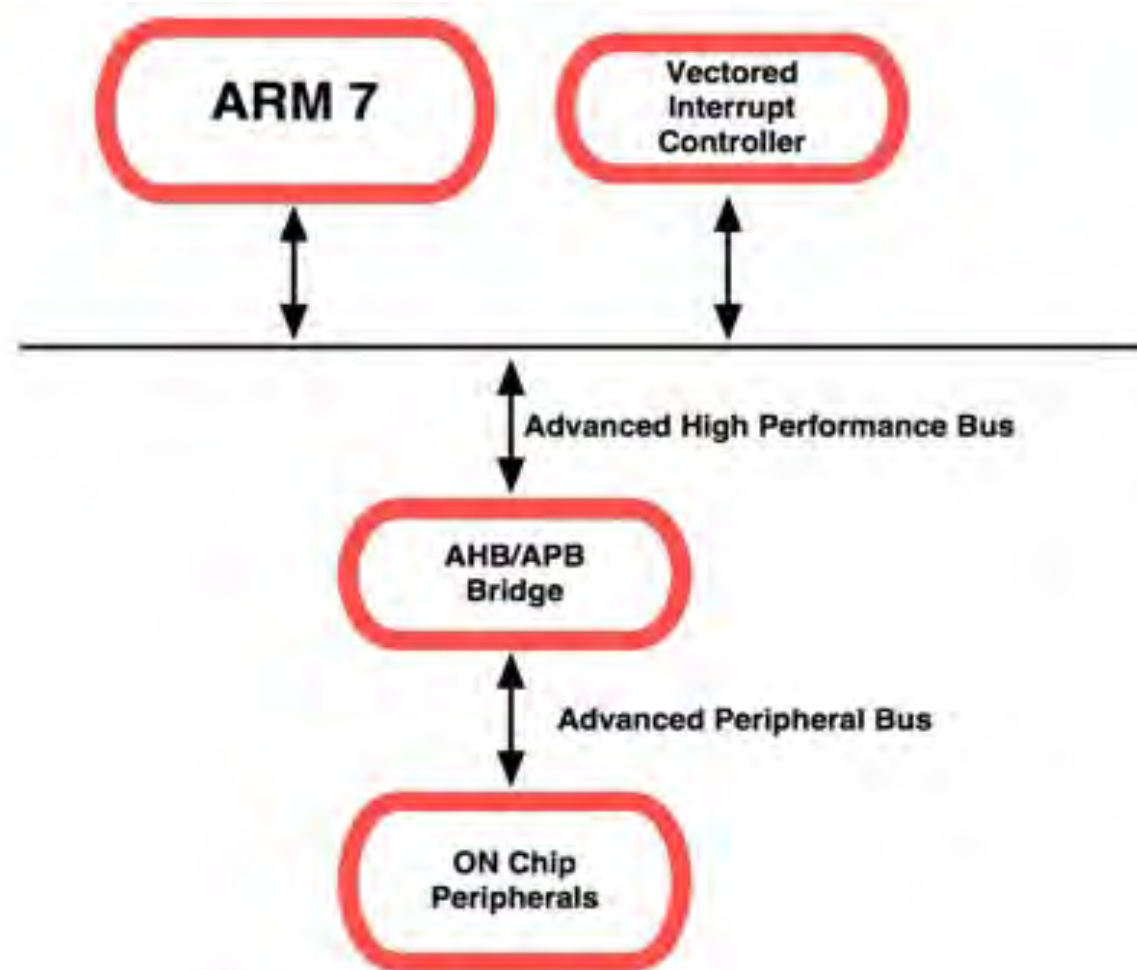
TEMA 4: El microcontrolador LPC2378

- 4.1.— Especificación AMBA (*Advanced Microcontroller Bus Architecture*).
- 4.2.— Estructura general de un sistema basado en el procesador ARM 7.**
- 4.3.— Microcontrolador LPC2378.
- 4.4.— Tipos de memoria integradas en el LPC23XX.
- 4.5.— Mapa de memoria y direccionamiento de periféricos.

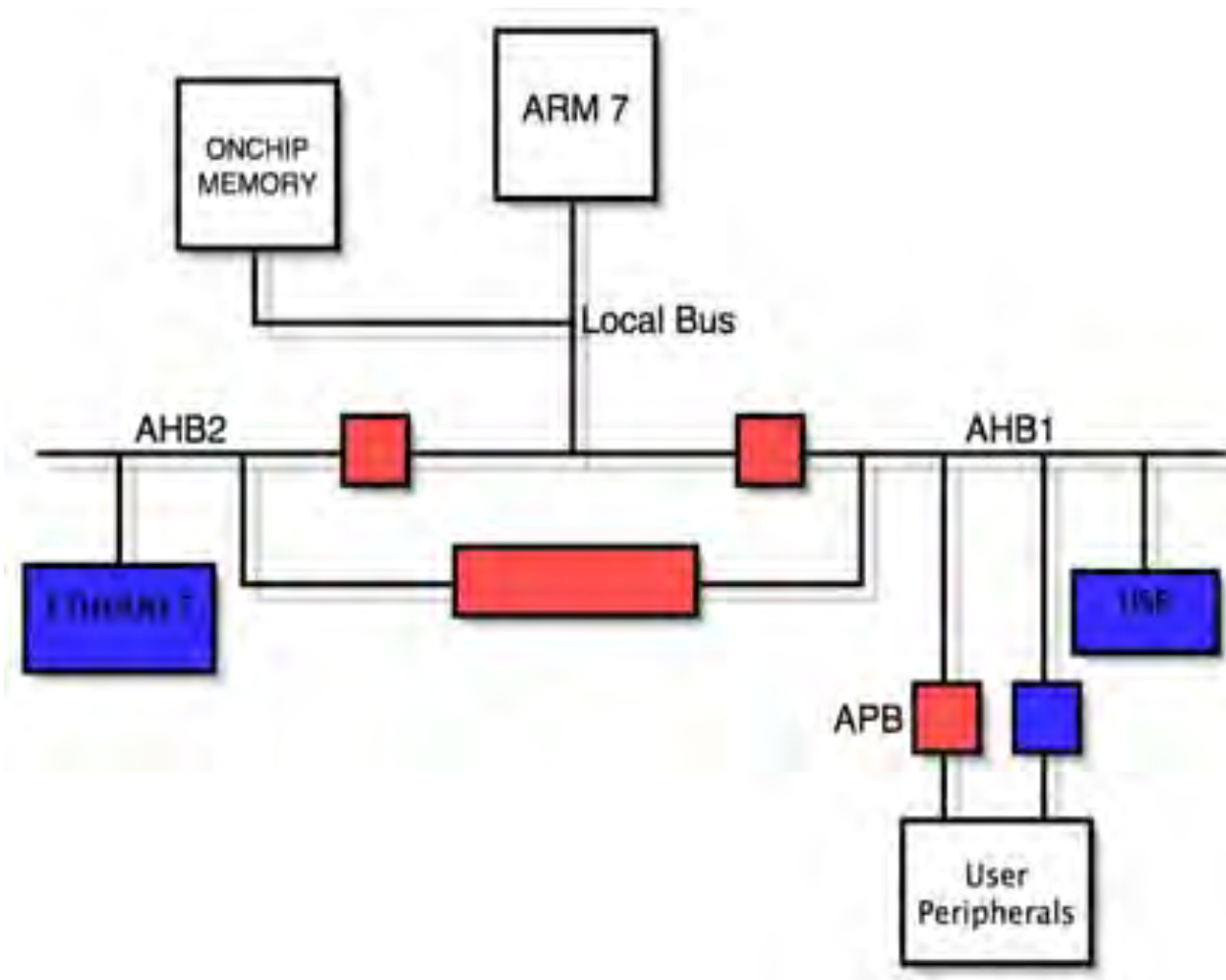
4.2.– Estructura general de un sistema basado en el procesador ARM 7.

- Para el programador, la memoria del dispositivo LPC2300 es un intervalo continuo de direcciones de 32 bits. Sin embargo, este dispositivo está compuesto de un número determinado de buses definidos por ARM en la especificación AMBA.
- El núcleo ARM7 está conectado al bus de alta velocidad AHB que es la forma más rápida de conectar dispositivos periféricos al núcleo ARM7 reservada para los periféricos de alto rendimiento tales como el controlador de interrupciones vectorizadas (VIC) y los controladores USB y *Ethernet*.
- Los restantes periféricos de usuario están conectados a un segundo bus estándar llamado **Advanced Peripheral Bus** (APB). El puente APB contiene un divisor de reloj que le permite funcionar a una velocidad más lenta que el AHB y el núcleo del ARM7.

4.2.– Estructura general de un sistema basado en el procesador ARM 7.



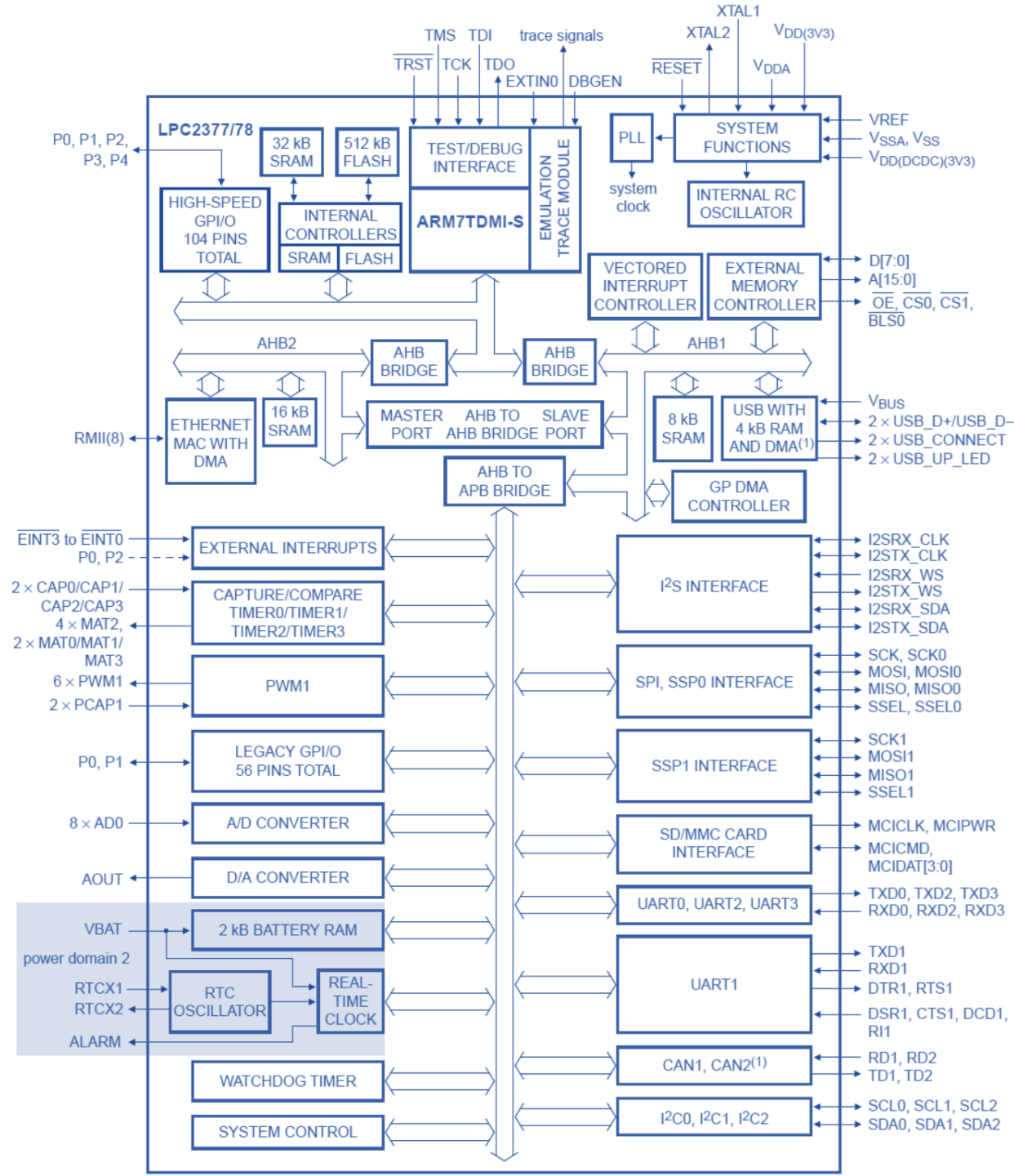
4.2.– Estructura general de un sistema basado en el procesador ARM 7.



TEMA 4: El microcontrolador LPC2378

- 4.1.– Especificación AMBA (*Advanced Microcontroller Bus Architecture*).
- 4.2.– Estructura general de un sistema basado en el procesador ARM 7.
- 4.3.– Microcontrolador LPC2378.**
- 4.4.– Tipos de memoria integradas en el LPC23XX.
- 4.5.– Mapa de memoria y direccionamiento de periféricos.

4.3.— Microcontrolador LPC2378.



4.3.– Microcontrolador LPC2378.

- 📖 Núcleo ARM7TDMI–S.
- 📖 Puentes de buses AHB a buses APB y viceversa. Estos puentes permiten conectar los periféricos (ADCs, UARTs, etc.) con la memoria principal y el procesador ARM7TDMI–S.
- 📖 Interfaz *Ethernet* con memoria de 16 kB.
- 📖 Controlador interno para USB 2.0 a 48 MHz.
- 📖 Tres fuentes de reloj: Oscilador de cristal para alta frecuencia XTAL, cristal para reloj de tiempo real de 32768 Hz, oscilador interno RC.

4.3.– Microcontrolador LPC2378.

- 📖 Se tiene la funcionalidad de PLL integrado para multiplicación de frecuencia con un CCO (oscilador controlado por corriente).
- 📖 VIC (controlador de interrupciones vectorizadas) para manejo de 32 interrupciones por *hardware*.
- 📖 Ocho entradas para convertidor analógico–digital con entrada de 0 a 3V, de 10 *bits* y tiempo de conversión de 2.34 μ s.
- 📖 Convertidor digital–analógico de 10 bits.
- 📖 Interfaces SPI, I²C, I²S, SPP.

4.3.– Microcontrolador LPC2378.

- 📖 Controlador externo de memoria (EMC) para 2 bancos de 16 kB.
- 📖 Alimentación externa de 3.3 V para periféricos y de 1.8 V para núcleo ARM.
- 📖 Cuatro temporizadores de 32 bits.
- 📖 Cuatro pines para interrupción externa, INT0 e INT1 son pines para sacar la CPU del modo *sleep*.
- 📖 Interfaces JTAG y TRACE para programación y depurador (*debugger*).

TEMA 4: El microcontrolador LPC2378.

- 4.1.– Especificación AMBA (*Advanced Microcontroller Bus Architecture*).
- 4.2.– Estructura general de un sistema basado en el procesador ARM 7.
- 4.3.– Microcontrolador LPC2378.
- 4.4.– Tipos de memoria integradas en el LPC23XX.**
- 4.5.– Mapa de memoria y direccionamiento de periféricos.

4.4.– Tipos de memoria integradas en el LPC23XX.

On–chip flash memory system:

- ✓ Puede mantener código y datos.
- ✓ Capacidad de hasta 512Kb.
- ✓ Programable en el sistema vía serie (ISP).
- ✓ Puede ser programada mientras la aplicación está funcionando. Esto permite la actualización del *firmware*.
- ✓ Anchura de 128 bits.
- ✓ Incorpora técnicas de *prefetch* y *buffer* para aumentar la velocidad y operar a velocidades próximas a una SRAM.

On–chip Static RAM:

- ✓ Puede mantener código y datos.
- ✓ Capacidad de hasta 32Kb.

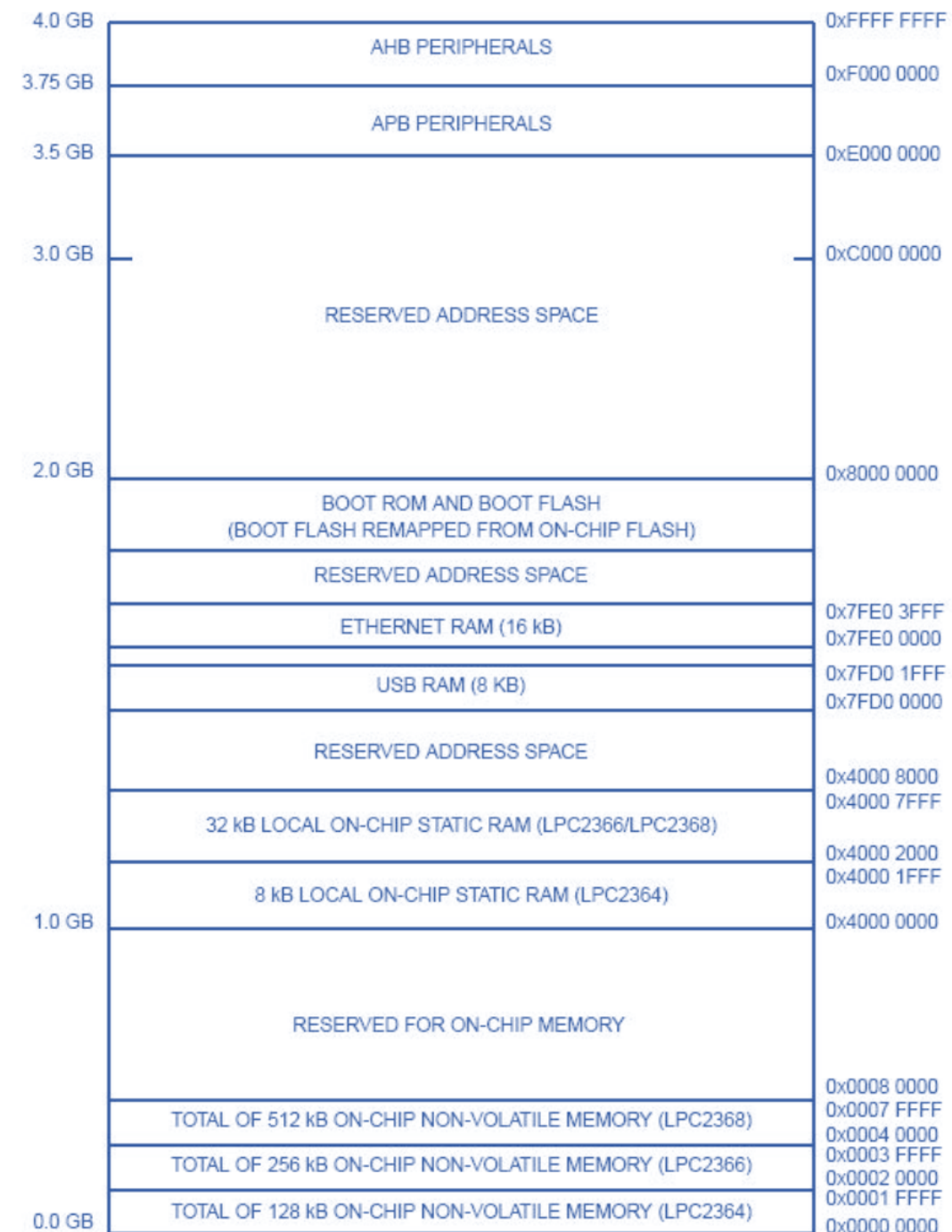
TEMA 4: El microcontrolador LPC2378.

- 4.1.— Especificación AMBA (*Advanced Microcontroller Bus Architecture*).
- 4.2.— Estructura general de un sistema basado en el procesador ARM 7.
- 4.3.— Microcontrolador LPC2378.
- 4.4.— Tipos de memoria integradas en el LPC23XX.
- 4.5.— **Mapa de memoria y direccionamiento de periféricos.**

4.5.–Mapa de memoria y direccionamiento de periféricos

Este procesador tiene la característica de iniciar en la dirección cero después de un reinicio o al encendido del *chip*.

En los últimos 512 kB de memoria maneja todos los registros de función especial (SFR's).





Bibliografía.

- “The Insider’s guide to the NXP LPC2300/2400 Based Microcontrollers. An engineer’s introduction to the LPC2300 & LPC2400 series”. <http://www.hitex.co.uk>.
- LPC23XX User manual. UM10211. NXP Semiconductors (Philips). Revision 4.1 5 September 2012. : <http://www.nxp.com>.

¡Muchas gracias por su atención!

Carlos Diego Moreno Moreno



Área de Arquitectura y Tecnología de Computadores

Departamento de Ingeniería Electrónica y de Computadores.

Escuela Politécnica Superior. Universidad de Córdoba