

FUNDAMENTOS Y ESTRUCTURA DE COMPUTADORES

1º Graduado en Ingeniería Informática

PRÁCTICA S4: Simulación

Circuitos combinacionales lógicos: Multiplexor

1. Objetivos

- ✓ Estudiar el comportamiento y asimilar el funcionamiento de un multiplexor.
- ✓ Comprobar que se puede utilizar un multiplexor de n entradas de control para realizar cualquier función lógica de n variables.
- ✓ Estudiar y comprobar experimentalmente que con un multiplexor de n entradas de control, se puede implementar cualquier función lógica de $n+1$ variables.

2. El multiplexor

Un multiplexor es un circuito combinacional para la conducción de la información, que tiene p entradas de control, 2^p entradas de datos, y una sola salida de datos.

2.1. El multiplexor como módulo lógico universal

Los multiplexores permiten la síntesis de cualquier función de conmutación de hasta un determinado número de variables.

Un multiplexor con n entradas de control es un módulo lógico universal que permite sintetizar cualquier función de conmutación de n variables. Para ello basta considerar las variables de control como variables de la función de conmutación a sintetizar, y aplicar a las entradas de datos los valores 0 ó 1 que la función deba producir.

Si en las entradas de datos no sólo se aplican valores constantes sino también variables, cualquier multiplexor de n variables de control se puede utilizar para sintetizar cualquier función de $n+1$ variables. Para ello se selecciona la variable menos significativa, y se desarrolla la función con respecto a las demás variables, agrupando la salida de dos en dos.

La práctica consiste en realizar una unidad Lógica de 1 bit utilizando multiplexores que en función de las señales de control S_1 , S_0 , realice las funciones lógicas de los operandos A y B :

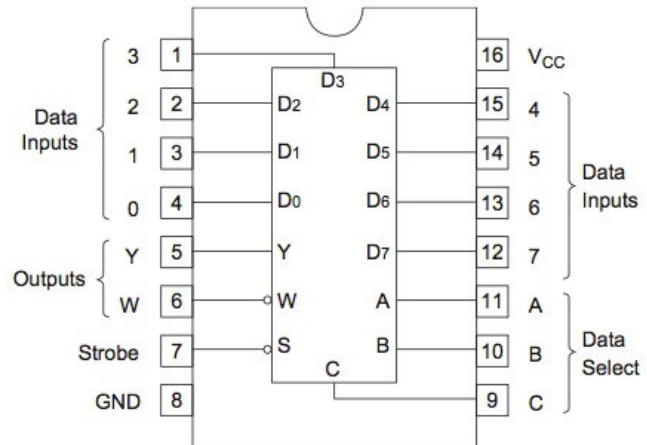
S_1	S_0	OPERACIONES LÓGICAS
0	0	A
0	1	$A \bullet B$
1	0	$A+B$
1	1	$A \oplus B$

FUNDAMENTOS Y ESTRUCTURA DE COMPUTADORES

Grado Ingeniero en Informática

Se utilizará el multiplexor 74LS151, cuyo funcionamiento y nombre de las patillas se muestra a continuación:

S	C	B	A	Y	\bar{Y}
1	–	–	–	0	1
0	0	0	0	D ₀	\bar{D}_0
0	0	0	1	D ₁	\bar{D}_1
0	0	1	0	D ₂	\bar{D}_2
0	0	1	1	D ₃	\bar{D}_3
0	1	0	0	D ₄	\bar{D}_4
0	1	0	1	D ₅	\bar{D}_5
0	1	1	0	D ₆	\bar{D}_6
0	1	1	1	D ₇	\bar{D}_7



Entradas y salidas:

- **(Entradas) A y B:** Operandos.
- **(Entradas) S1 y S0:** Tipo de operación.
- **(Salida) L:** Resultado de la operación lógica.

Estímulos:

Tiempo	Valores de las señales			
	S1	S0	A	B
0 ns	0	0	0	0
200 ns	0	0	0	1
400 ns	0	0	1	0
600 ns	0	0	1	1
800 ns	0	1	0	0
1000 ns	0	1	0	1
1200 ns	0	1	1	0
1400 ns	0	1	1	1
1600 ns	1	0	0	0
1800 ns	1	0	0	1
2000 ns	1	0	1	0
2200 ns	1	0	1	1
2400 ns	1	1	0	0
2600 ns	1	1	0	1
2800 ns	1	1	1	0
3000 ns	1	1	1	1

Componentes:

Puerta NOT \Rightarrow 74LS04

Multiplexor de 8 entradas a 1 \Rightarrow 74LS151