## Control microprogramado

## Instrucción SUB

## Tabla de la CROM

Dirección	μOperaciones	Bits LCB	μDir. salto				
Ciclo de búsqueda							
ADDR(FETCH)	$PC \rightarrow MAR$	0 0 0					
ADDR(FETCH)+1	$M \rightarrow GPR; PC+1 \rightarrow PC$	0 0 0					
ADDR(FETCH)+2	$GPR(OP) \rightarrow OPR$	1 1 1					
Ciclo de ejecución de SUB							
ADDR(SUB)	$GPR(AD) \rightarrow MAR; Acc \leftarrow \overline{Acc}$	0 0 0					
ADDR(SUB)+1	$M \rightarrow GPR$ ; $Acc \leftarrow Acc + 1$	0 0 0					
ADDR(SUB)+2	$Acc \leftarrow GPR + Acc$	0 0 0					
ADDR(SUB)+3	$Acc \leftarrow \overline{Acc}$	0 0 0					
ADDR(SUB)+4	$Acc \leftarrow Acc + 1$	0 0 1	ADDR(FETCH)				

## Tabla de la LCB

S2	S1	S0	I	В	R
0	0	0	1	0	0
0	0	1	0	1	0
1	1	1	0	0	1