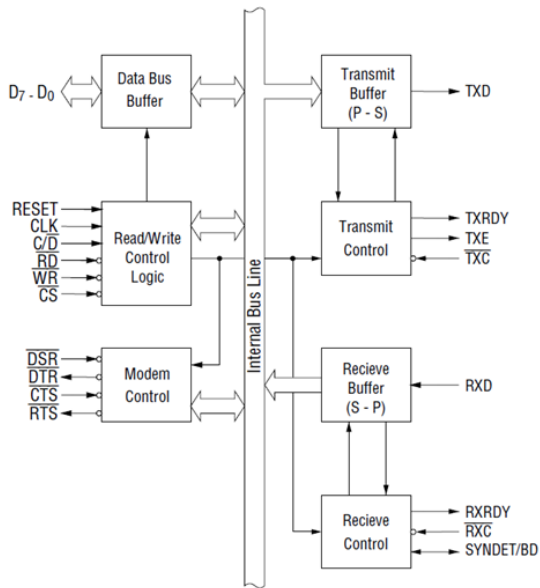


JUN 2022

1. На слици је приказана блок-шема једне компоненте:



Која је то компонента? 8251A- Programabilni komunikacioni interfejs

Шта је по структури Transmit Buffer?
Померачки регистар

Шта сигнализира TXRDY?

(Transmitter Ready) izlazni signal ka CPU, kojim se javlja da je transmitter spreman da prihvatiti podatak (može da se koristi kao prekid)

Шта сигнализира TXE?

(Transmitter Empty) izlazni signal koji je aktivan kada nema podataka za slanje; resetuje se kada se upiše novi podatak, ako je transmitter omogućen (u protivnom ostaje na visokom

nivou). U sinhronom modu, visok nivo ukazuje da podatak nije učitán i da je u toku prenos SYNC karaktera

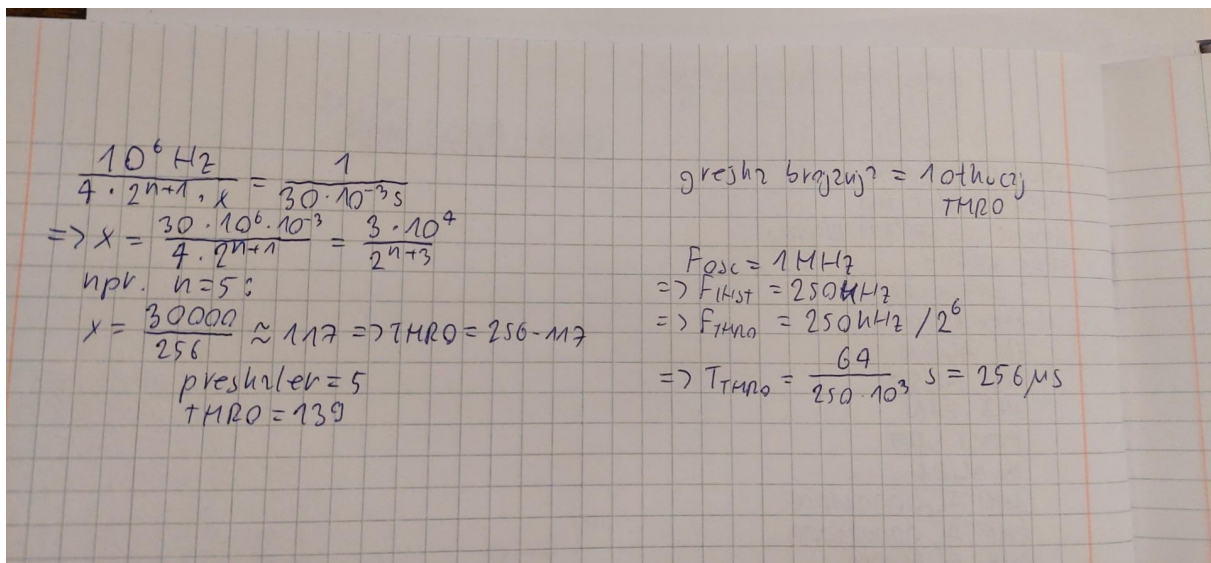
Шта је TXC и како утиче на брзину слања?

(Transmitter Clock) takt kojim se šalju podaci (u asinhronom modu, instrukcija za postavljanje moda definiše sa kojim faktorom treba deliti dati takt: 1, 1/16 ili 1/64) , padajuća ivica takta vrši šiftovanje podataka i slanje na izlaz

2. Ако је фреквенција спољашњег осцилатора за PIC16F84A MCU 1MHz, одредити фактор прескалера и вредност коју треба уписати у TRM0, да би тајмер истекао за 30ms.

Фактор прескалера је: 250KHz/256 , а вредност уписана у TRM0 је: 226

Грешка бројања је: 0.72 mikros = $2^{(n+1)}/F_{inst}$



$$1 \cdot 10^6 / (4 \cdot 256 \cdot x) = 1 / (30 \cdot 10^{-3}) \Rightarrow x = 29 \Rightarrow \text{TMR0} = 227$$

Fosc=1MHz => **Finst=Fosc/4** = 250KHz

Tpreskaler=?

TMR0=?

tajmer=30ms

=> $N/\text{Finst}(256-\text{TMR0})=30\text{ms}$, $N=256$, => TMR0=226

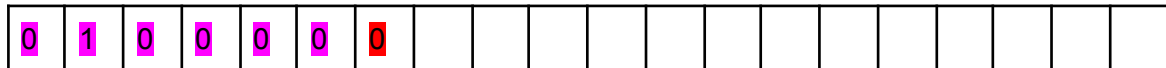
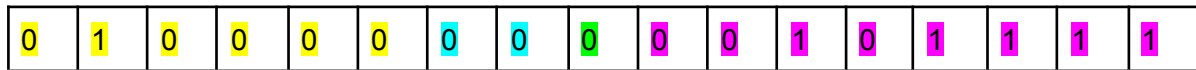
Finst/N=Fpreskaler

=> Tpreskaler=N/Finst

Fpreskaler=1/Tpreskaler

3. Ако се тренутно извршава ICSP команда Load Data for Program Memory (0x2) и подаци који се уписују су 0x2F4, написати како изгледа таласни облик сигнала (бинарна форма) на одговарајућем пину MCU, преко кога се уносе подаци, а изнад одговарајућих група битова назначити њихову улогу.

0x2F4=0010 1111 0100 lsb



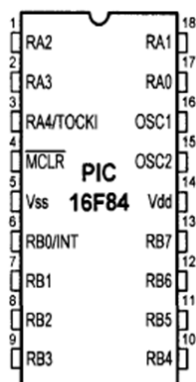
жута - команда ; зелено - start ; адреса уписа- лјупичасто 0x123 ; stop-црвено ; пауза - плава

4. Приказати како изгледа пренос једног бајта са адресе 0xBC07 на адресу 0xDE14, коришћењем мем-мем DMA преноса и контролера 8237A. Поступак илустровати попуњавањем табеле. У пољу „активни сигнали“ треба уписати који управљачки сигнали (AE, ADSTB, MEMR, MEMW, IOR i IOW) су активни у тој фази. Сматрати да се преноси податак 0xAA.

prvo cita S1i, pa salje S2i

Циклус	S11	S12	S13	S14	S21	S22	S23	S24
Активни сигнали	AEN, ADSTB	AEN	AEN, MEMR	AEN, MEMR	AEN, ADSTB	AEN	AEN	AEN, MEMW
A0-A7		0x07	0x07	0x07		0x14	0x14	0x14
DB0-DB7	0xBC	—	—	0xAA	0xDE	—	—	0xAA

5. 3a PIC16F84A:



1. Шта је brown-out pecет? (BOR)

Omogućuje da MCU bude u resetovanom stanju kada VDD padne ispod brown-out praga. Preporuka je da se uključi Power-up Timer (PWRT), kako bi se uključilo dodatno kašnjenje pri povratku iz BOR. Kod novih (unapređenih) MCU, BOR ima 4 režima (uvek uključen, isključen u SLEEP

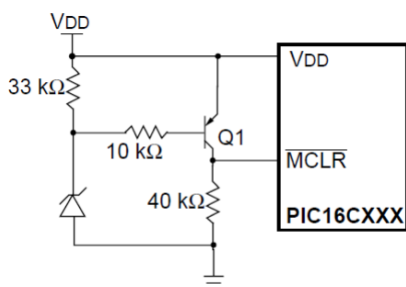
modu, upravljan softverski i uvek isključen), koji se podešavaju bitovima u konfiguracionoj reči. Ne postoje kod PIC16F84A.

2. Доцртати коло за brown-out ресет.

Навести фазе извршења инструкције:

Svaki ciklus izvršenja instrukcije (TCY) se sastoji od 4 Q ciklusa (Q1-Q4)

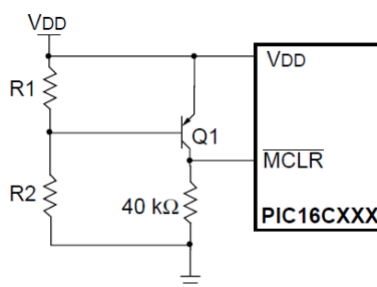
- Q ciklus odgovara osnovnom taktu oscilatora (TOSC)
- Q1 – dekodiranje instrukcije (ili NOP)
- Q2 – čitanje podataka (ili NOP)
- Q3 – obrada podataka
- Q4 – upis rezultata (ili NOP)



Reset se aktivira kada je:

$$V_{DD} < V_z + 0.7V,$$

gde je V_z Zenerov napon (napon kada Zener dioda provede struju od katode ka anodi)



Jeftinije, ali manje precizno rešenje. Reset se aktivira (tj. tranzistor Q1 prestaje da provodi struju) kada je:

$$V_{DD} < 0.7V * (R1+R2)/R1$$

6. Попунити следећу табелу.

PROVERITI

Тип планирања	CPU захтевност (1 до 4) 1 је највећа	Заузеће мем. (1 до 4) 1 је највећа	Задаци се могу међ. прекидати (Да/Не)	Постоје приоритети (Да/Не)	Промена контекста у одређеним тренуцима (Да/Не)
Ciklicno	4	4	ne	ne	ne
Round Robin	2	1	ne(da, ali ne medjusobno)	ne	da
Preemptive sa prioritetom	1	2	da	da	da
Kooperativno	3	3	ne	Salvo ima prioritete (da!!)	da

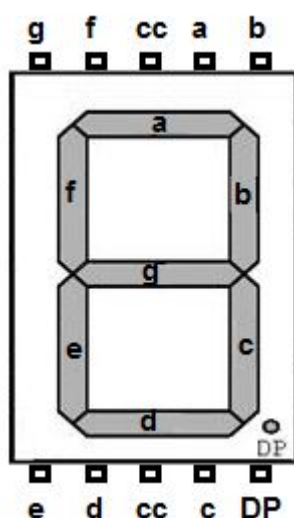
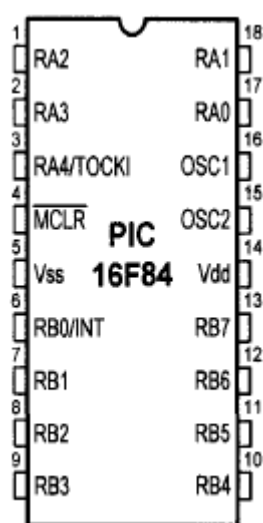
7. Који сигнали се користе код процесора 8086 за селекцију парне и непарне банке?

A0 i BHE

Signal za omogućavanje visokog nivoa banke (**BHE**) se koristi kao signal za omogućavanje memorije za najznačajniji bajt polovina magistrale podataka, D8 do D15

JUN 2021

1. Na MCU PIC16F84A povezati 7-seg LED displej (bez DP) sa zajedničkom katodom i maksimalan broj tastera (koji bi trebalo da pobuđuju dati displej). Nacrtati potpunu šemu, sa svim povezanim pinovima.



a) Koliko maksimalno tastera se može priključiti? 9

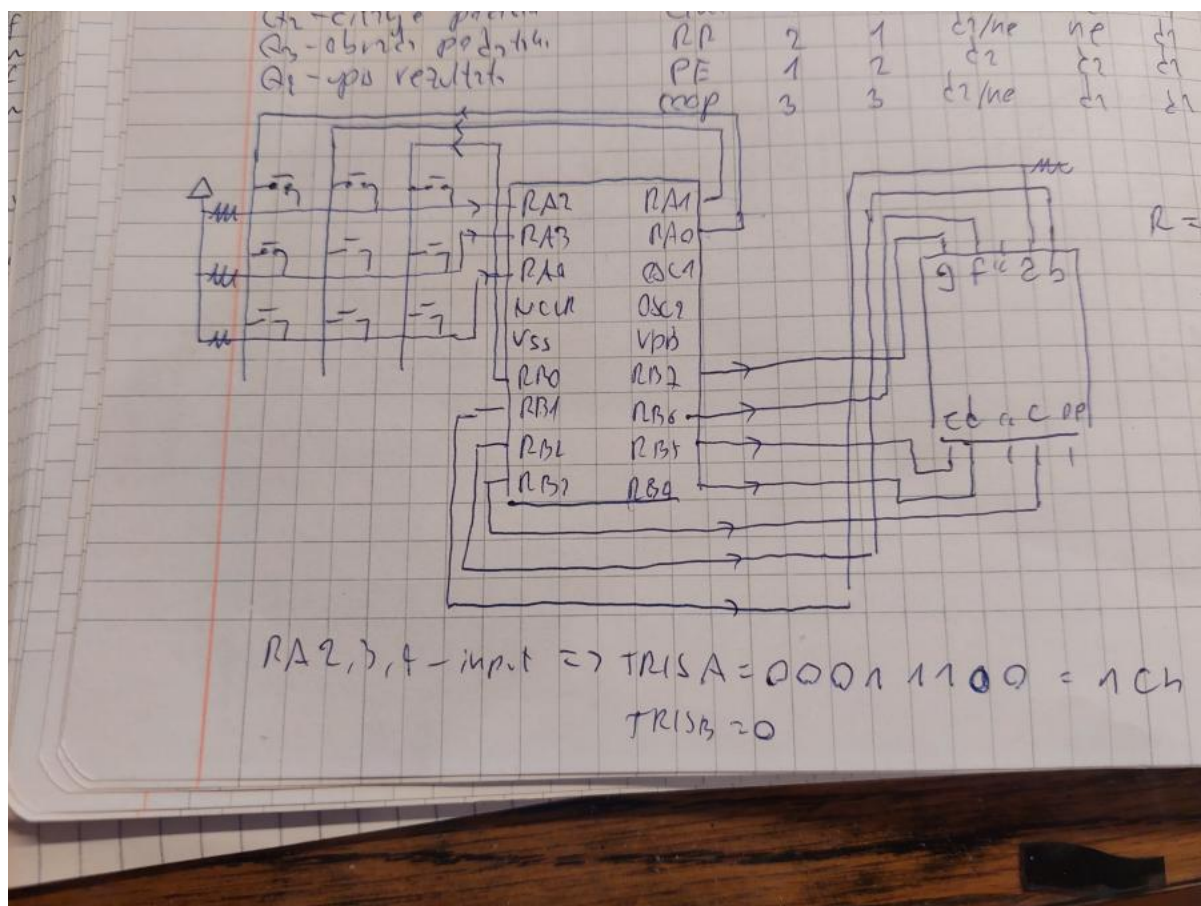
(ukupno 13 pina: $13-7=6$; $3*3=9$)

b) Na koje vrednosti se postavljaju odgovarajući TRIS registri, da bi nacrtana konfiguracija radila?

TRISA = 0x1F (ipak 0x18)

TRISB = 0x01

A0,A1,A2 - izlazni za skeniranje



2. Koji pinovi (sem Vdd i Vss) se koriste kod ICSP programiranja PIC16F84A MCU i koja je njihova funkcija?

PROVERITI

Pin	Napon	Funkcija
MCLR/ Vpp	13V	Signaliziranje procesoru da se kreće sa programiranjem
RB6	0V ili 5V	Takt pri serijskom prenosu
RB7	0V ili 5V	Prenos podataka i komandi

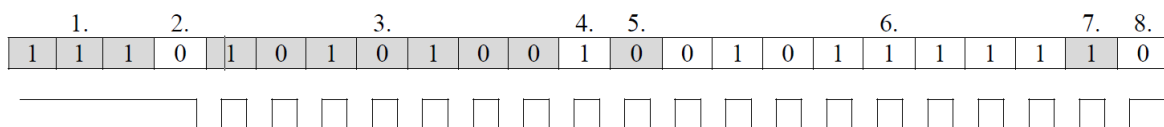
Ako se trenutno izvršava ICSP komanda Load Data for Program Memory (0x2) i podaci koji se upisuju su 0x123, napisati kako izgleda talasni oblik signala (binarna forma) na odgovarajućem pinu MCU, preko koga se unose podaci, a iznad odgovarajućih grupa bitova naznačiti njihovu ulogu.

0	1	0	0	0	0	0	0	0	0	1	1	0	0	0	1	0	0	1	0	0
---	---	---	---	---	---	---	---	---	---	---	---	---	---	---	---	---	---	---	---	---



zuto - komanda ; zeleno - start ; adresa upisa- ljupicasto 0x123 ; stop-crveno

3. Na slici je prikazana I2C komunikacije. Objasniti značenja pojedinih polja.



1.	idle state	2.	start signal bit
3.	adresa slave-a	4.	<u>WR</u> /RD to slave
5.	ACK slave-a	6.	Podaci
7.	<u>ACK</u> /NAK mastera	8.	Stop bit

1. Koja je adresa slave-a? 101 0100 =>0x54H
2. Koji podatak se prenosi preko magistrale? 0101 1111 =>0x5FH
3. Da li se dati podatak šalje master slave-u ili slave masteru? Slave šalje masteru, master cita
4. Kako se zna da je potrebno preneti samo jedan podatak? Slave uzastopno šalje bajtove, dok master šalje ACK bitove nakon svakog bajta, osim poslednjeg. Master završava poruku slanjem STOP signala ukoliko želi da završi transakciju ili šalje novi START signal da bi zadržao kontrolu nad magistralom za narednu poruku

4. Programabilni interfejs tastature i displeja (8279) ima tri ulazna režima. U režimu „matrice senzora“ očitana 8-bitna vrednost smešta se u RAM. Šta određuje na koju lokaciju se smešta?

PROVERITI

Odredjuje se na osnovu vrste (scan linije) u kojoj se nasla setajuca nula kada je taster pritisnut.

Da li je FIFO RAM u koji se upisuju očitane vrednosti u režimu „skenirana zura“ isti memorijski prostor kao i RAM kod „matrice senzora“? **Da** / Ne (Zaokružiti tačan odgovor)

U kojim ulaznim režimima se može aktivirati 2-key lockout i N-key rollover?

Tastatura sa kodiranim i dekodiranim skenom - Scanned Keyboard

Koji izlazni režimi (display modes) postoje?

8x8 sleva, 8x8 sdesna, 16x8 sleva, 16x8 sdesna

5. Prikazati kako izgleda prenos jednog bajta sa adrese 0xAF18 na adresu 0xBC23 korišćenjem mem-mem DMA prenosa i kontrolera 8237A. Postupak ilustrirati popunjavanjem tabele. U polju „aktivni signali“ treba upisati koji od upravljačkih

signala (MEMR, MEMW, IOR i IOW) su aktivni u toj fazi. Smatrati da se prenosi podatak 0xDD.

Ciklus	S11	S12	S13	S14	S21	S22	S23	S24
Aktivn signali	—	—	MEMR	MEMR	—	—	—	MEMW
A0-A7	-	0x18	0x18	0x18	-	0x23	0x23	0x23
DB0-DB7	0xAF	—	—	0xDD	0xBC	—	—	0xDD

6. Podela prekida u odnosu na tip organizacije

Tip organizacije	Broj IRQ linija	Kako CPU određuje ko je zahtevao IRQ	Zahteva dodatni kontroler
Jednonivovski	1	vrši prozivku uređaja	Da / Ne
Visenivovski	N	na osnovu IRQi linije	Da / Ne
Vektorski	N	na osnovu ISR adrese koja je smestena u predefinisanim mem. lokacijama	Da / Ne

JUN2 2021

1. Koji signali se koriste kod procesora 8086 za selekciju parne i neparne banke?

A0 i BHE

Da li je moguće pročitati reči poravnate po neparnim adresama?

Da

Šta je problem kod reči poravnatih po neparnim adresama?

Mora u 2 taktna ciklusa

2. Za komponentu 8237, postavljen je "Read Transfer" tip prenosa za kanal 0 sa setovanim bitom "Address decrement select". U trenutku kada se vrši DMA prenos:

- Odakle se čitaju podaci? Citaju se iz memorija

- Gde se upisuju podaci? U periferije

- Koje upravljačke signale postavlja kontroler pri ovom prenosu (MEMW, MEMR, IOW, IOR)? IOW i MEMR

- Šta predstavlja adresa upisana u "Current Address" registru?

Current Address – svaki kanal ima svoj 16-bit registar, koji čuva adresu koja se trenutno koristi u DMA prenosu (ona se automatski inkre./dekr. nakon svakog prenosa, inicijalno je postavlja CPU, a može da se vrati na inicijalno stanje ako je uključena autoinicijalizacija, nakon EOP)

- Kako se zna gde je druga strana u prenosu (odakle se čitaju ili gde se upisuju podaci)? Na osnovu DACK signala od 8237 ka uređaju

- Šta se nalazi na DB0-DB7 pinovima kontrolera u stanju S1?

Visa adresa dela memorije iz kog se salje

- Šta se nalazi na DB0-DB7 pinovima kontrolera u stanju S4?

Podatak koji se salje

3. Da li se za mikrokontrolere mogu pisati rekurzivne funkcije? Da (Aks reko da može, ali da je stek problem)

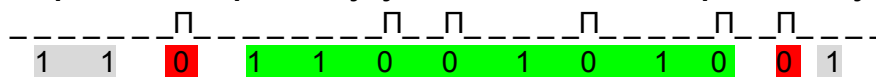
Šta predstavlja ograničenje? Dubina steka programa (ima 8 nivoa)

4. Koja je funkcija preskalera?

Preskaler je elektronski uređaj koji smanjuje frekvenciju deljenjem nekim predefinisanim faktorom. MCU imaju ugrađene preskalere kojima se može programski upravljati.

Koliko preskalera ima PIC16F84A? Jedan!

5. Za komunikaciju korišćenjem IR (infrared) tehnologije između dva mikrokontrolera koriste se MicroChip MCP2122 komponente povezane na IR transivere. Ako je na TXIR izlazu MCP2122 (linija koja pobuđuje IR diodu) sledeći signal (vrednosti se očitavaju sleva udesno), uz pretpostavku da se prvo prenosi bit najmanje težine i da su start i stop bitovi 0, napisati koja je decimalna vrednost podatka koji je poslat.



0x53=83

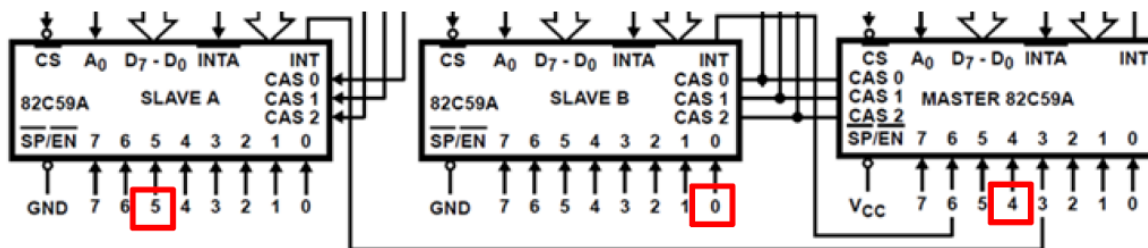
- Koliko je bitova potrebno za slanje 1 bajta? 10

- Koliko taktnih intervala traje 1 bit? 16

6. Navesti korake za upis podatka u EEPROM mikrokontrolera PIC16F84A:

1. Upisati adresu u EEADR
2. Upisati podatak u EEDATA
3. Zabraniti prekide (zbog sekvence „otključavanja“)
4. Postaviti WREN bit u EECON1 (omogućiti upis)
5. Upisati 55h, pa AAh u EECON2, sukcesivno, da bi se „otključao“ upis (ovim se sprečava slučajan upis)
6. Postaviti WR bit u EECON1 (inicirati upis) odmah nakon sekvence „otključavanja“
7. Omogućiti prekide
8. Završetak upisa se signalizira prekidom, tj. postavljanjem bita EEIF (EE Write Complete Interrupt Flag)

7. Na slici su prikazani kaskadno vezani interapt kontroleri 82C59A. Ako je uključena rotacija prioriteta i prosleđena vrednost 5 na masteru, a ukoliko su aktivne IR linije M4, B0 i A5, kojim redom će zahtevi biti prihvaćeni? A5, M4, B0



8. Objasniti razliku između Load Data i Begin Programming naredbi kod ICS programiranja. Iza koje treba dodati čekanje i zašto?

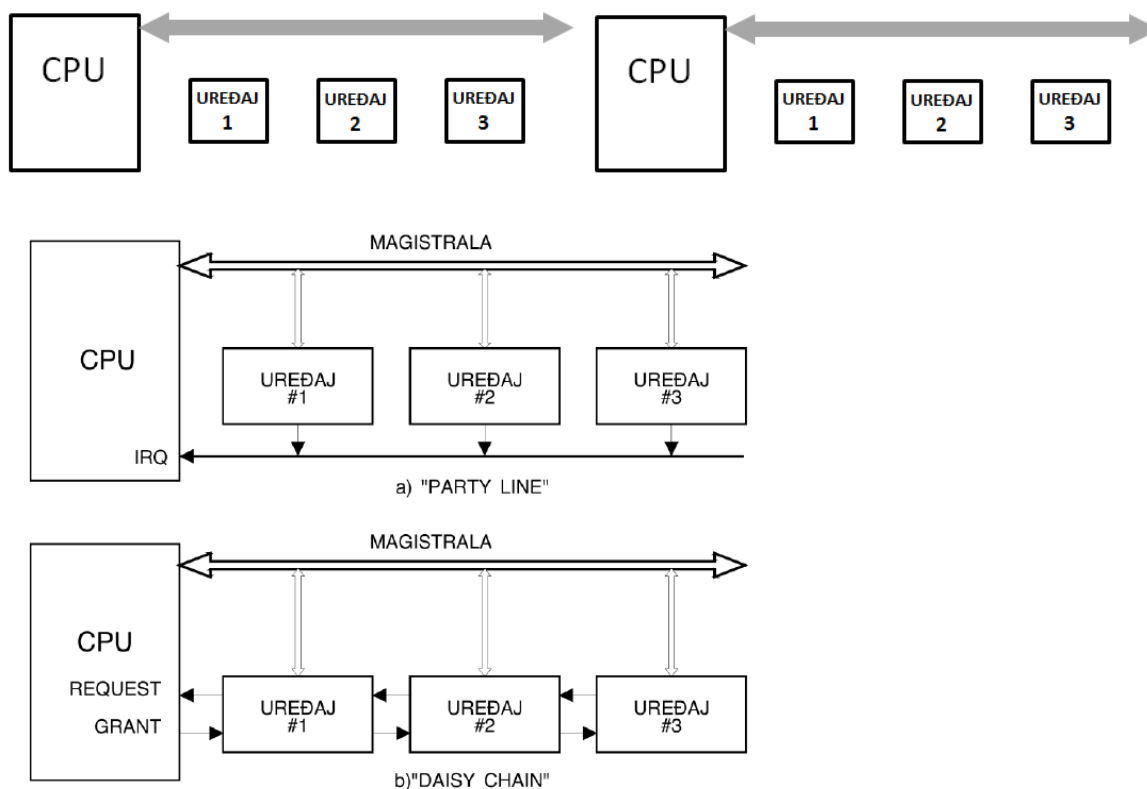
Load Data – zadavanje upisa vrednosti na tekuću adresu

Begin Programming* – pokretanje upisa (pod kontrolom internog tajmera). Uvek iza Load komande (upis podataka u odgovarajucu memoriju).

Cekanje nakon Begin Programming da bi se upisali svi podaci (i kasnije proverila njihova ispravnost Read Data komandom).

SEP 2021

1. Dva često primenjivana načina arbitraže na magistrali su: “daisy chain” i “party line”
Docrtati naredne blok-šeme i označiti veze, tako da odgovaraju tipovima arbitraže.



Koje su prednosti i mane svakog od ovih tipova povezivanja uređaja na magistralu:
PROVERITI

party-line mane: ne zna od koga je stigo REQ (mora da proziva)

Uređaji se opslužuju po principu FCFS (prvi dosao prvi uslužen), jer svi potencijalni gospodari na magistrali imaju isti prioritet. ~~Neki prioriteti se mogu uvesti prozivkom ("polling") u određenom redosledu ili se može koristiti ciklično prozivanje.~~ Potrebna 1 linija

daisy-chain: tačno zna od koga je REQ

Kod ove seme prioriteti su određeni rastojanjem (udaljenoscu) od CPU-a. ~~Uređaj koji zahteva pristup šalje zahtev uređaju koji je bliži CPU-u od njega. Signal dozvole, "GRANT", se takođe šalje preko uređaja do onog koji je zahtevao magistralu. Taj koji je trazio dobice magistralu ako je nijedan uređaj ispred njega ne uzme.~~ Potrebne 2 linije

2. Funkcije watchdog tajmera su: Tokom normalnog režima rada, prekoračenje WDT izaziva RESET uređaja. Tokom SLEEP režima, prekoračenje WDT izaziva buđenje i nastavak normalnog rada. Trajno se isključuje postavljanjem WDTE bita (u konfiguracionoj reči) na 0.

PROVERITI

Uključuje se:

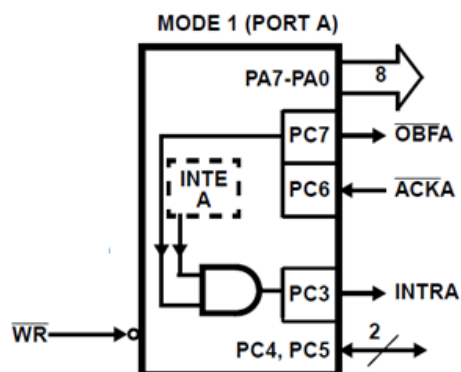
Namestanjem bita u conf word

Configuration Word (2007h)

CP	CP	CP	CP	CP	CP	CP	CP	CP	CP	CP	PWRT	WDTE	F0SC1	F0SC0
bit13														bit0

Resetuje se: CLRWDT i SLEEP resetuju wdt

3. Na slici je prikazana blok-šema porta A komponente 8255A, u modu 1 i izlaznom režimu.



- **Šta je ova komponenta?** Programabilni komunikacioni interfejs

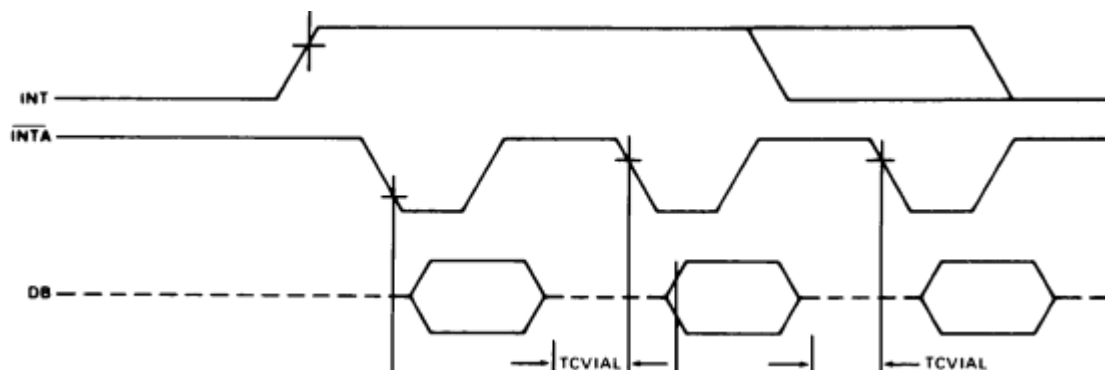
- **Koje je značenje pojedinih signala i kada se javljaju:**

OBFA - Output Buffer Full, kada postane 0, ukazuje da je CPU upisao podatak. Postavlja se na rastuću ivicu WR, a resetuje kada ACK postane aktivno (0).

ACKA - Acknowledge Input, nizak nivo ukazuje da je periferija spremna da pročita podatak.

INTRA - obavestava se CPU da upise naredni podatak

4. Linije IRR4 i IRR6 kontrolera 8259A istovremeno prelaze na visok nivo. Nacrtati kako izgledaju signali na linijama INT, INTA i DB tokom prihvatanja zahteva. Ako su prilikom konfigurisanja komponente, u ICW2 reči, bitovi D7-D3 bili postavljeni na 01101 (interrupt vector address in 8086 mode), koji podatak se nalazi na D linijama (Data Bus) u odgovarajućem taktnom intervalu (kada se vrši prenos podataka)?



Vrednost koja se postavlja na Data Bus je: 6C

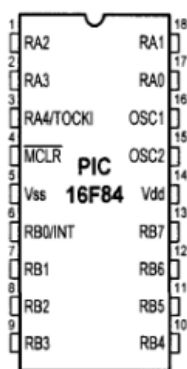
Na kojoj adresi se nalazi vrednost IP registra za početak procedure obrade:

0110 1100 - 108 -> $108 \cdot 4 = 432 = 1B0H$

1B0 ip

1B2 cs

5. Dopuniti sliku spoljašnjim RC oscilatorom i reset-kolom za spororastući napon napajanja. Povezati i ostale pinove neophodne za unkcionisanje komponente (ne računajući portove).



a) Ako je $C_{EXT} = 33pF$, odrediti R oscilatora, tako da instrukcijski takt bude 250kHz. Smatrati da je $\ln(10) = 2.3$.

$R_{EXT} = 13175.2\Omega$

$10^{-6} = R \cdot 33 \cdot 10^{-12} \cdot 2.3$

$T_{OSC} = (R_{EXT} \cdot C_{EXT}) \cdot \ln[V_{DD}/(V_{DD} - V_{IH})]$

$F_{OSC} = 1/T_{OSC}$

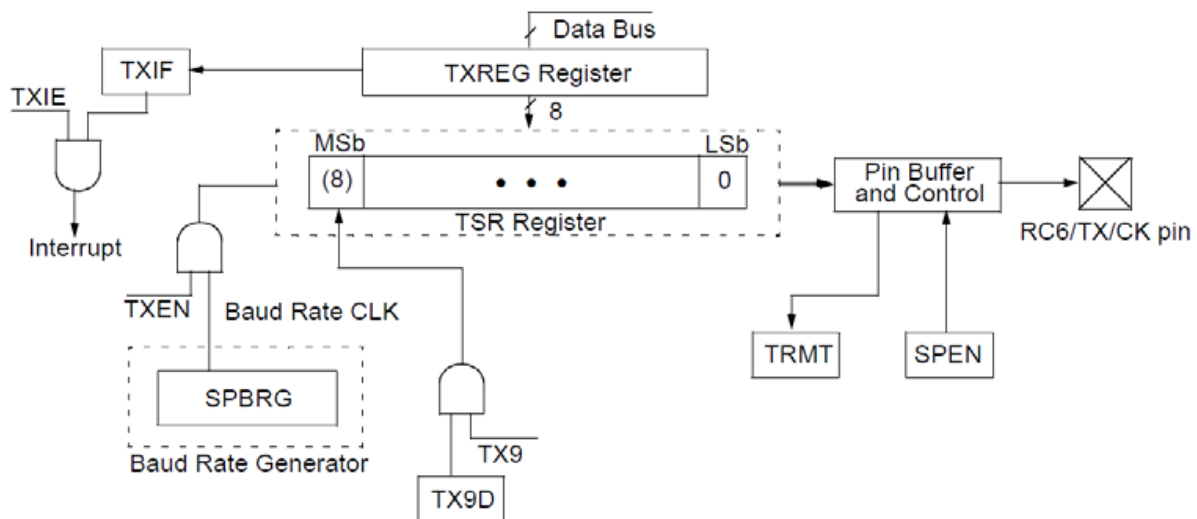
InstructionClock = $F_{OSC}/4$

b) Koje je ograničenje vrednosti otpornika u spoljašnjem reset-kolu i zašto?

$R < 40k$ obezbeđuje da pad napona na R ne prelazi 0.2V (maksimalna struja curenja na MCLR je 5A). Veći pad napona degradira V_{IH} nivo na MCLR.

$R1 = 100$ (do 1 k) limitira struju koja utiče u MCLR iz kondenzatora u slučaju elektrostatičkog pražnjenja (ESD) ili električnog preopterećenja (EOS)

6. Na slici desno je prikazana blok-šema USART modula PIC16F87X mikrokontrolera. Za svaki navedeni registar ili fleg, napisati njegovo značenje i redosled kojim je potrebno postaviti odgovarajuću vrednost.



PROVERITI

TXREG - Kada se napuni bafer za slanje preko serijske komunikacije (TXREG, 19h), podaci se automatski šalju (uz dodavanje start i stop bitova) [7]

TSR – Transmitter shift register - pomeracki registar [5]

SPBRG – Brzina slanja/prijema, tj brzina rada šift-registra definisana je sadržajem SPBRG (Baud Rate Generator Register, 99h), koji ima postskalor za deljenje izlazne frekvencije sa 16 ili 64, zavisno od stanja BRGH kontrolnog bita u TXSTA registru (Transmit Status and Control Register, 98h) [1]

TXEN – Transmit enable bit [4]

TX9D – Ako se koriste 9 bitova, 9-ti bit upisati u TX9D [6]

TX9 – Ako je potrebno prenositi 9 bitova, postaviti TX9 bit [3]

SPEN – Serial port enable bit, omogućava serijski prenos [2]

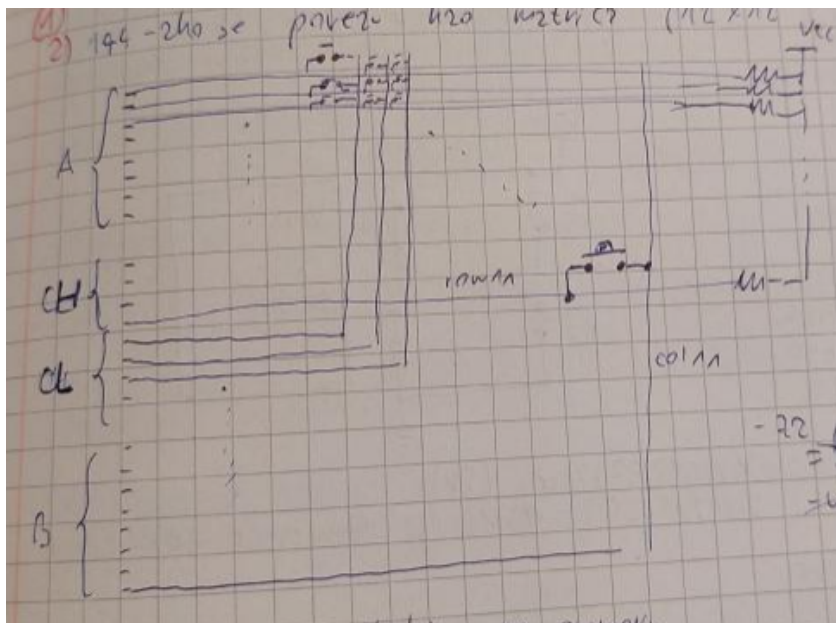
OKT 2021

1. Ako na raspolaganju imamo jednu komponentu 8255A, sa koliko maksimalno tastera možemo formirati tastaturu koja će biti očitavana pomoću ove komponente? Obrazložiti i skicirati rešenje.

PROVERITI

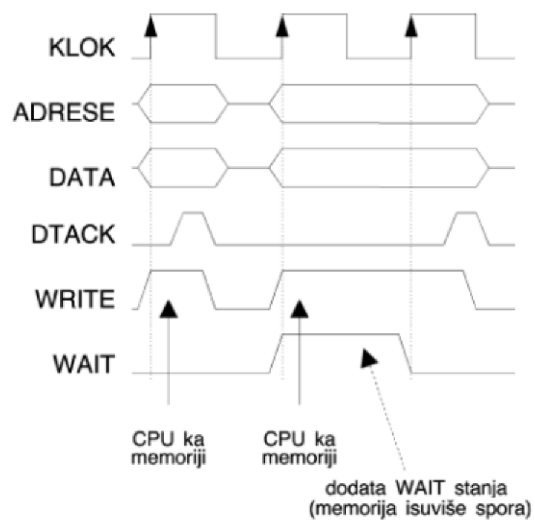
a) Maksimalan broj tastera? 144 (24 programabilna U/I pina => $12 \cdot 12 = 144$)

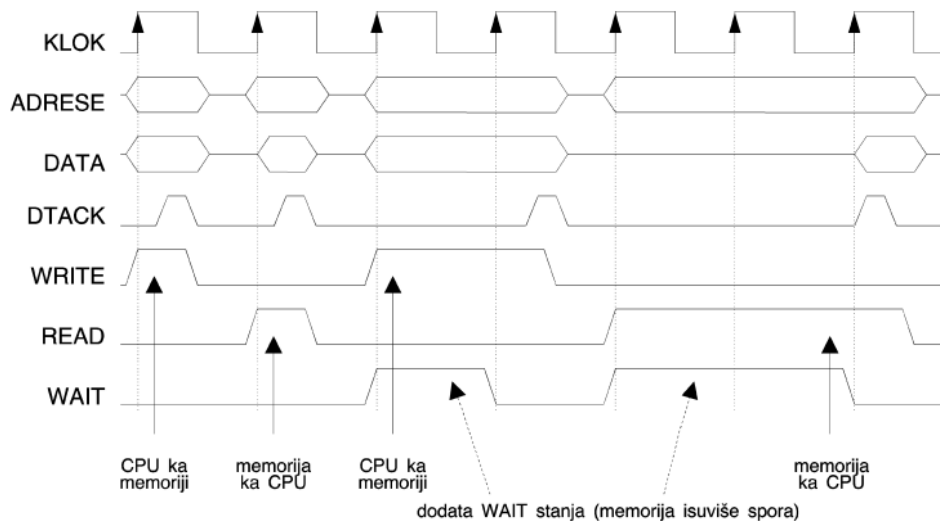
b) Šta se postavlja na izlazne pinove? Tehnika „šetajuće nule“ – jedan pin izlaznog porta postavlja se na 0, a svi ostali na 1 (selektuje se jedna kolona)



Grupa	A		B	
Mod	0		0	
Port	A	CH	B	CL
I/O	I	I	O	O
Br. aktivnih pinova	8	4	8	4

2. Nacrtati vremenski dijagram signala pri dva uzastopna upisa podataka u memoriju preko semi-sinhronne magistrale, pri čemu je prvi put memorija spremna za prijem podatka, a drugi put nije.

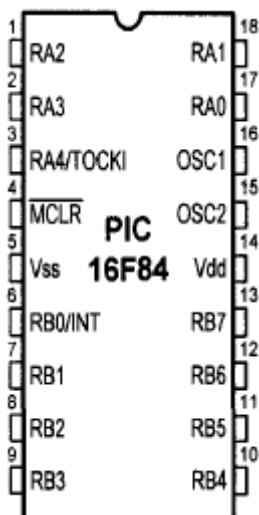




3. Navesti signale (i njihovo značenje, po redu javljanja) koji se koristi pri upravljanju radom modema preko RS-232 interfejsa:

4. Ako su dva 8237 DMA kontrolera vezana kaskadno jedan na drugog, pri čemu je D2 vezan na 8086, a D1 na D2, navesti kojim redom se javljaju upravljački signali, od trenutka pojave zahteva D1:DREQ2 preko jednog Write transfera do oslobađanja magistrale. Signale navesti u formatu „izvor:signal-prijemnik:signal“. Navesti i trenutak kada se postavlja adresa i ko je postavlja.

5. Za PIC16F84A MCU:



a) Dočrtati kolo za Brown-out zaštitu.

b) Koliko taktova osnovnog oscilatora traje instrukcijski takt? 4

c) Koje su funkcije pojedinih podciklusa u okviru jednog instrukcijskog ciklusa?

- Q1 – dekodiranje instrukcije (ili NOP)
- Q2 – čitanje podataka (ili NOP)
- Q3 – obrada podataka
- Q4 – upis rezultata (ili NOP)

6. Koji pinovi MCU PIC16F8A se koriste prilikom ICSP i koja je njihova funkcija?

RB7 - ulaz/izlaz komande podatke, Vss - uzemljenje, Vdd- napajanje, MCLR - 13V

RB6 - takt

Ako je takt kojim se vrši programiranje 5MHz, odgovarajuće kašnjenje 1us, a čekanje na upis u memoriju 8ms, odrediti koliko traje unos programskog koda od 100 linija. Smatrati da se uslovni koraci izvršavaju trenutno.

Unos 100 linija koda traje: 800.54ms

Obrazložiti rešenje:

$$T = 1/5 \cdot 10^6$$

1 linija: $6T + 16T + 1\mu s + 8ms$ (6 za komandu, 16 = 1 start + 14 podatak + 1 stop, 1 kašnjenje, 8 cekanje za upis u memoriju)

100linija: $1lin \cdot 100$

7. Za Salvo RTOS:

a) Šta se zadaje prilikom kreiranja zadatka?

OSCreateTask() – kreira zadatak sa zadatom početnom adresom, tcb pointerom i prioritetom.

b) Po čemu se razlikuje binarni semafor od poruke?

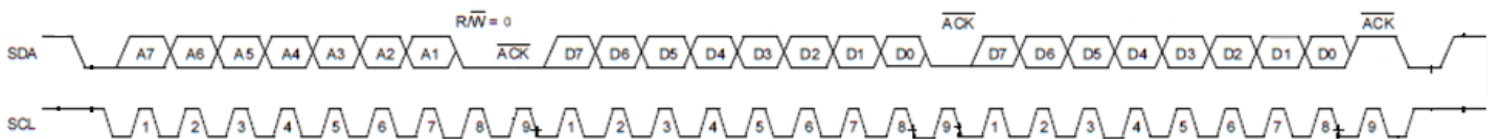
Porukom se prenose i podaci.

c) Koji tip planera se koristi?

Kooperativni

JUN 2020

1. Na slici je prikazana razmena podataka po jednom od protokola.



PROVERITI

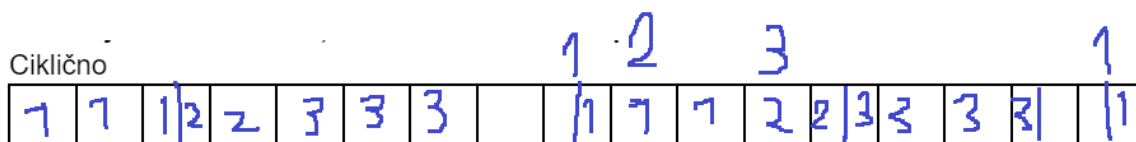
a) O kom protokolu se radi? I2C

b) Kako se označava početak okvira? Start bit, SDA sa visokog na niski

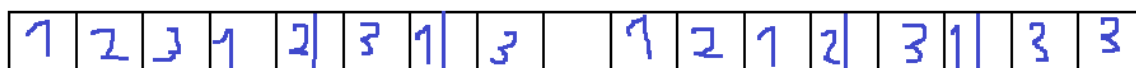
c) Kako se označava kraj okvira? Stop bit, SDA sa niskog na visoki

d) Za slučaj sa slike, ko šalje, a ko prima podatke? Master šalje, slave cita

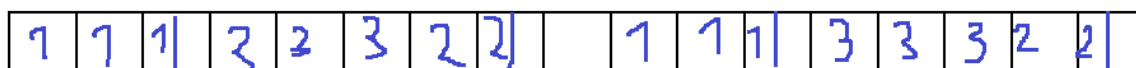
2. Pod pretpostavkom da se na mikrokontroleru izvršavaju 3 zadatka: Task1 (prioritet 1, trajanje 2.5, ponavlja se na 8.5), Task2 (pri. 3, tr. 1.5, pon. 9.5) i Task3 (pri. 2, tr. 3, pon. 11.5). Smatrati da se inicijalno sva 3 zadatka javljaju istovremeno, a zatim se ponavljaju na definisano vreme, bez obzira kada dobijaju pravo da se izvrše (aktivira ih spoljašnji izvor, koji ne zavisi od toga kada je bila prethodna iteracija). Skicirati izvršenje ovih zadataka, za 4 standardna tipa planera.



Round-robin



Pre-emptive



Kooperativno



3. In-Circuit Serial Programming (ICSP)

PROVERITI

a) Koji se pinovi koriste za programiranje? MCLR(Vpp), Vss, Vdd, RB6 i RB7

b) Koliko taktova je potrebno za prenos ICSP komande? 6 taktova

c) Koliko taktova je potrebno za prenos podataka? 16 taktova

d) Šta su podaci kod ICSP komandi?

start bit + 14 bitova podatka + stop bit (programska memorija(instrukcije), id lokacije, cw, i mem podatka)

e) Ako komanda Load Data for Program Memory ima kod 0x02, a treba da se upiše podatak 0x0AAA, kako izgleda niz 0 i 1 na pinu preko koga se vrši programiranje?

01000 pauza(1us) 0 01010101010100 0

zuto - komanda ; zeleno - start ; adresa upisa- ljupicasto 0x123 ; stop-crveno

4. Popuniti zadatu tablicu

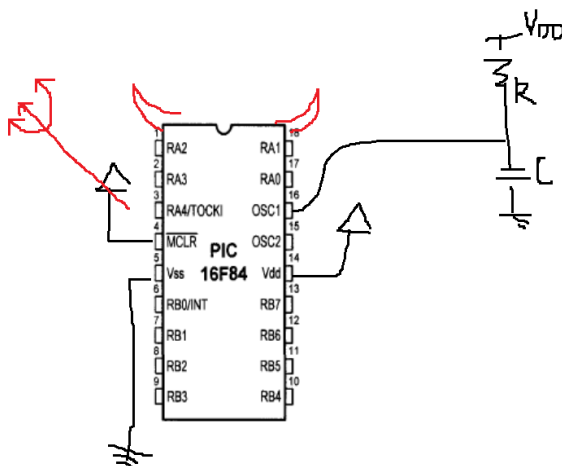
PROVERITI

Tip DMA prenosa	Efikasnost	„Ometanje“ CPU	Odziv sistema
Burst ili blok transfer DMA	najbrzi	da u potpunosti	spor odziv jer cpu nema pristup magistrali
„Krađa ciklusa“ DMA	sporiji od burst	da, delimicno (naizmenicno)	srednje brz, jer cpu i dma rade

			naizmenicno
Transparentni ili skriveni DMA	najsporiji jer koristi mag. samo kad CPU ne treba	nema ometanja	veoma brz, jer cpu radi neometano

5. Za mikrokontroler PIC16F84A:

a) Minimalno do crtati sliku, tako da komponenta može da funkcioniše. - PROVERITI



b) Čemu služi pin br.3:

5. pin porta A ili ulazni takt za TMR0 tajmer/brojač

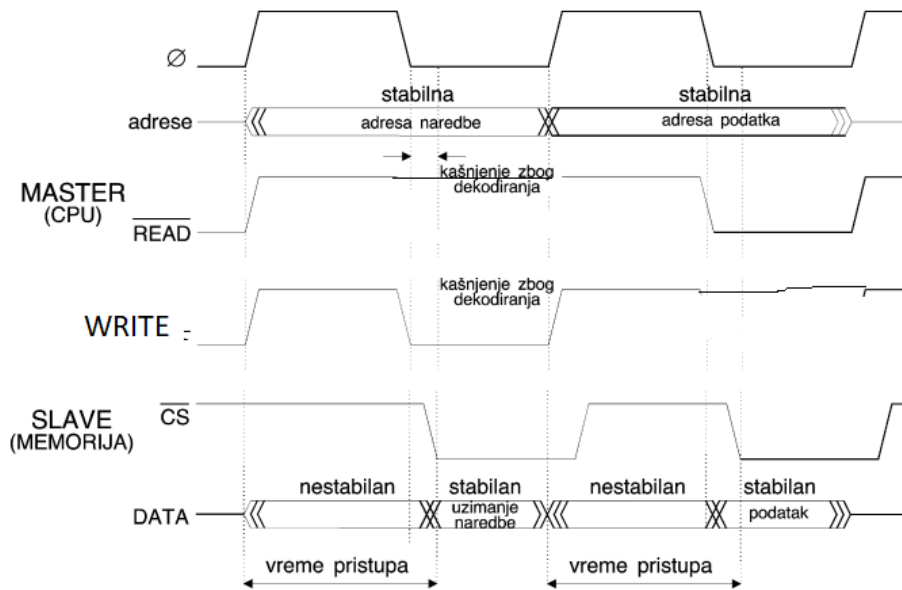
c) Ako je $C_{EXT} = 22\text{pF}$, a $\ln(10) = 2.3$, koliko treba da bude R_{EXT} , da bi instrukcijski takt bio 1MHz?

6. Navesti prekidnu sekvencu, za komponentu 8259, koja radi u single modu, ako je postavljen AEOL.

PROVERITI

- Jedna ili više IR linija prelaze na visok nivo, čime se postavljaju odgovarajući bitovi u IRR.
- 8259A evaluira zahteve i šalje INT ka CPU.
- CPU potvrđuje INT slanjem INTA impulsa (aktivna niska vrednost).
- Po pristizanju INTA impulsa, bit najvišeg prioriteta u ISR se postavlja, a odgovarajući bit u IRR resetuje. Magistrala podatak nije aktivna u ovom ciklusu. U kaskadnom režimu, master koristi ovaj ciklus za selekciju slave -a.
- 8086 šalje drugi INTA impuls, tokom koga 8259A šalje 8 - bitnu adresu (pointer) na magistralu podataka.
- U AEOL modu, ISR bit se resetuje na kraju drugog INTA impulsa. U protivnom, ISR bit ostaje postavljen dok se ne izda EOI komanda na kraju rutine za obradu prekida.

7. Skicirati prenos dva podatka, preko sinhronne magistrale, ako se prvi upisuje, a drugi čita sa zadate lokacije. Navesti sve linije potrebne za obavljanje prenosa.



8. Za komponentu 8279 (programabilni interfejs tastature i displeja), popuniti narednu tablicu:

PROVERITI

Režim rada tastature	Podrška debaunsing	Upisuje u FIFO
Skenirana tastatura	da	da (FIFO RAM)
Skenirana matrica senzora	ne	ne (RAM, fizicki je isto, ali nije fifo)
Strobed Input	ne	da (FIFO RAM)

JUN2 2020

1. Local Interconnection Network je protokol namenjen za **komunikaciju komponenata unutar vozila**. Omogućuje komunikaciju **1** mastera i **15-16** slave uređaja. Kolizija se rešava **tako što sve poruke inicira master, tj. nema kolizije**.

2. Kako se može unaprediti „super-petlja“?

-Zadaci mogu biti aktivirani – vremenski (time-triggered) ili – događajem (event-triggered). Prioriteti preko prekida (prebacivanje zadataka višeg prioriteta u prekide). Okidanje „petlje“ tempiranim (vremenskim) prekidom (preciznije definisanje vremena izvršenja „pozadinskih“ procesa). Omogućavanje zadataka i definisanje učestalosti izvršenja (uvođenje enable flega i brojača zadatka; što je manji broj upisan u brojač, to je veća učestalost prozivanja).

-Kako se kod „super-petlje“ mogu simulirati prioriteti? **Tako što se zadaci višeg prioriteta prebacuju u prekide.**

3. Šta je potrebno da bi se omogućilo debugiranje fizičkih uređaja (mikrokontrolera)?
 debugger uređaj(npr. MPLAB REAL ICE), okruženje, debug executive program (za preuzimanje parametara)

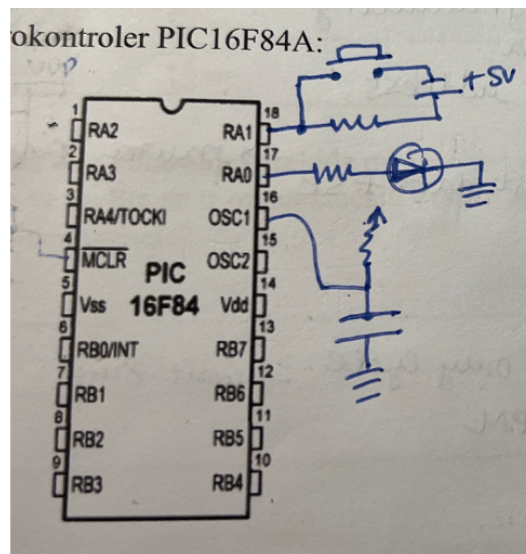
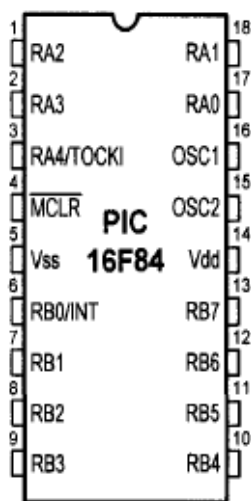
Šta omogućuje da se na zahtev pročita neko stanje/registar/memorija?

Debug executive

Šta je od sistemskih resursa potrebno za debugiranje?

Debug executive zahteva malo programske memorije, nekoliko registara u memoriji podataka, 1 ili 2 nivoa u steku i kontrolu nad ICSP pinovima

4. Za mikrokontroler PIC16F84A:



a) Docrtati sliku sa leve strane, tako da PIC MCU može samostalno da funkcioniše i da pritiskom na taster upali LED. Proizvoljno odabрати pinove za priključivanje tastera i LED.

b) Koja je funkcija RA4/T0CKI pina? 5. pin porta A ili ulazni takt za TMR0 tajmer/brojač

5. Ako je spoljašnji izvor takta za PIC16F84A MCU 1MHz, odrediti:

a) Koliko je maksimalno vreme koje može da izmeri TMR0 u osnovnom režimu?

$$256/(250 \cdot 10^3)$$

b) Koliko je maksimalno vreme koje može da izmeri TMR0 ako se koristi prescaler?

$$256 \cdot 256/(250 \cdot 10^3)$$

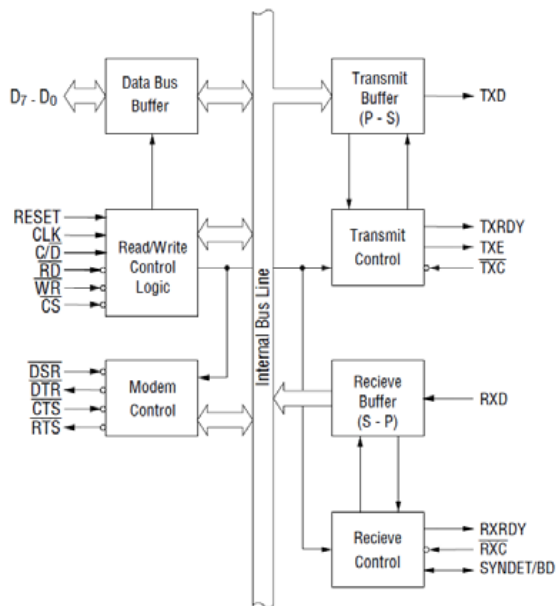
c) Kolika je rezolucija tajmera TMR0, ako se koristi prescaler postavljen na max. vrednost? $256/(250 \cdot 10^3)$

d) Kako se dodatno može produžiti vreme koje se meri, i koliko bi maksimalno izmereno vreme moglo biti u tom slučaju?

Ako se koristi dodatni registar, čija se vrednost poveća za 1 svaki put kada TMR0 istekne

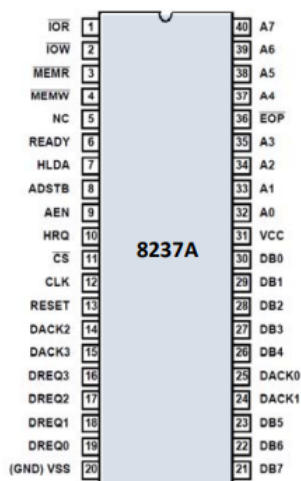
$$(256 \cdot 256 \cdot 256)/(250 \cdot 10^3)$$

6. Na slici je prikazana blok-šema jedne komponente:



- Koja je to komponenta? 8251A
- Šta je po strukturi Transmit Buffer? shift registar
- Šta označava TXRDY? bilo
- Šta označava TXE? bilo
- Da li je TXC jednako sistemskom taktu? ne, sistemski takt treba da bude bar 30 puta veci
- Šta predstavlja TXC i koje vrednosti može uzimati? u sinhronom modu je uvek x1, u asinhronom modu, instrukcija za postavljanje moda definiše sa kojim faktorom treba deliti dati takt: 1, 1/16 ili 1/64

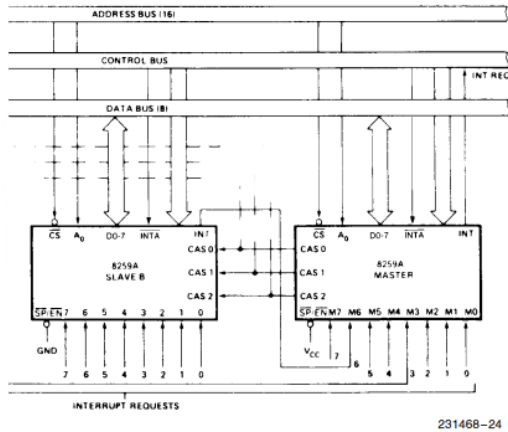
7. Ukoliko se radi o DMA Write tipu prenosa podataka kod komponente 8237A:



- Koliko taktova sistemske časovnika je potrebno da bi se preneo jedan bajt kod normalnog U/I? 4
- Koji signali (pinovi na slici) su aktivni u svakom od taktova pri normalnom U/I? DREQ, HREQ, HLDA, AEN
- Koji signali (pinovi na slici) su aktivni u svakom od taktova pri kompresovanom U/I? DREQ, HREQ, HLDA, AEN, DACK

8. Povezati dva kontrolera prekida međusobno i sa odgovarajućim magistralama, tako da se omogući njihova kaskadna veza. Šta se u ovom slučaju dešava tokom prvog, a šta tokom drugog INTA ciklusa i ko postavlja odgovarajuće signale?

Tokom prvog INTA ciklusa master selektuje slave. Tokom drugog slave stavlja adresu programa za obradu prekida. Postavlja: 8259 salje na INT za CPU



SEP 2020

1. Kod Salvo RTOS-a:

a) Kako se označava da se upravljanje može preneti drugom zadatku?

OS_Yield() (ili bilo koja funkcija koja počinje sa OS_, što označava bezuslovnu promenu konteksta)

b) Šta se dešava, kada se pozove funkcija OSSignalBinSem() ?

prevodi semafor u signalizirano stanje. Ako nema zadatka koji čeka na njega, on se samo inkrementira. Ako jedan ili više zadataka čeka na njega, tada se zadatak najvišeg prioriteta aktivira.

c) Koja je razlika između semafora i poruke? poruke prenose podatke

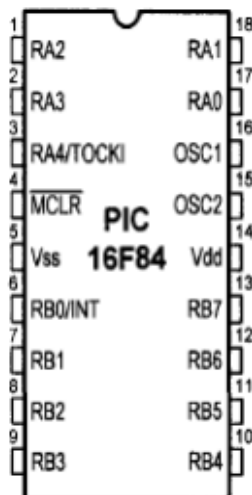
2. Koja je razlika između korisničke programske memorije i konfiguracione memorije?

KPM sadrži programski kod koji se izvršava, a konfiguraciona memorija sadrži informacije o identifikaciji i CW

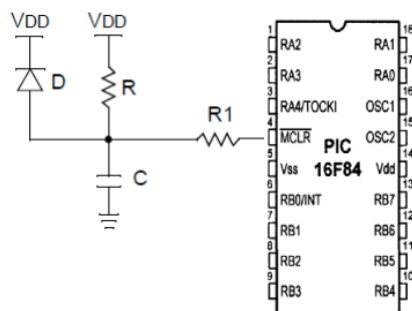
3. Objasniti razliku između Load Data i Begin Programming naredbi kod ICS

programiranja. Iza koje treba dodati čekanje i zašto? ponavlja se

4. Za mikrokontroler PIC16F84A:



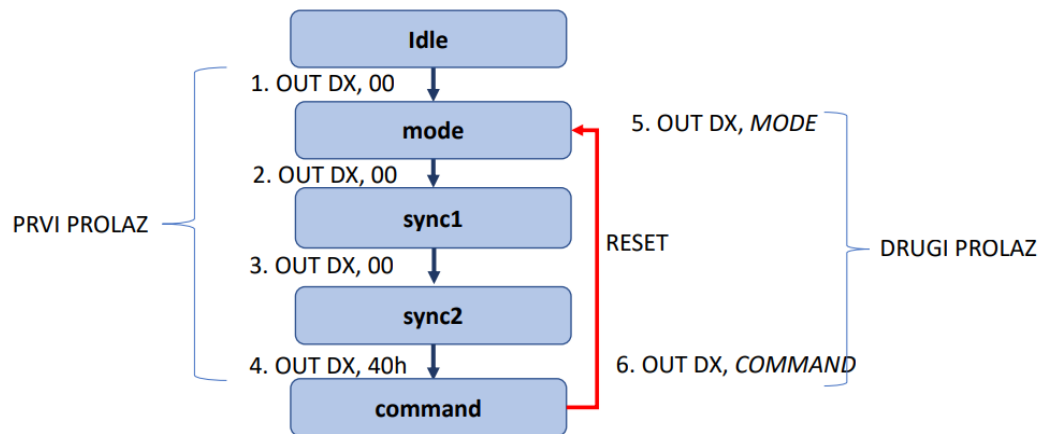
a) Docrtati spoljašnje reset-kolo, koje omogućuje uspešno uključivanje komponente i prilikom spororastućeg napona napajanja.



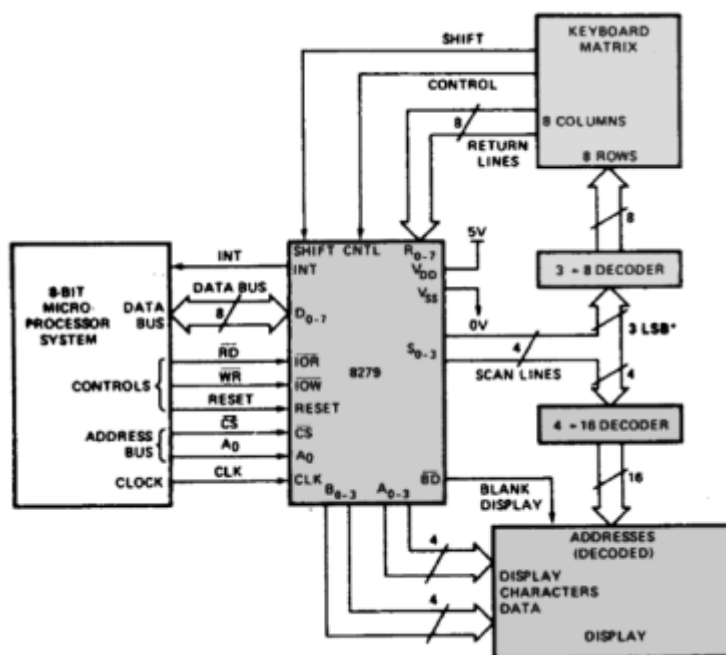
b) Čemu služi pin br.12 (RB6):

6. pin porta B, prekidni ulaz, takt pri serijskom programiranju

5. Koji su koraci u konfiguraciji USART-a, pri asinhronom prenosu:
PROVERITI



6. Za komponentu 8279 (programabilni interfejs tastature i displeja):



a) Koji ulazni modovi postoje? **ponavlja se?**
Scanned Keyboard (skenirana tastatura) – sa kodiranim (tastatura sa 8x8 tastera) ili dekodiranim (tastatura sa 4x8 tastera) scan linijama. Svaki pritisnuti taster generiše 6-bitni kod, koji se zajedno sa control i shift statusom smeštaju u FIFO RAM. Debaussing (uklanjanje treperenja) se vrši automatski sa 2-key lockout ili N-key rollover.

MSB		LSB	
CNTL	SHIFT	SCAN	RETURN

Scanned Sensor Matrix (skenirana matrica senzora) – sa kodiranim (matrica 8x8 tastera) ili dekodiranim (matrica 4x8 tastera) scan linijama. Status tastera (otvoren ili zatvoren) smešta se u RAM.

MSB				LSB			
RL ₇	RL ₆	RL ₅	RL ₄	RL ₃	RL ₂	RL ₁	RL ₀

Strobed Input – slično kao prethodno, ali se stanje upisuje u FIFO RAM kada se javi control/strobe signal

b) Koje vrednosti signala sa slike i gde (na koju lokaciju) se upisuju, ako komponenta radi u režimu matrice senzora?

Preko return lines se prenose vrednosti jednog reda prekidača u RAM memoriju (lokacija je određena scan linijama)

7. Navesti koji signali se javljaju na upravljačkoj magistrali i kojim redom, kada neki uređaj zahteva DMA prenos?

DREQ

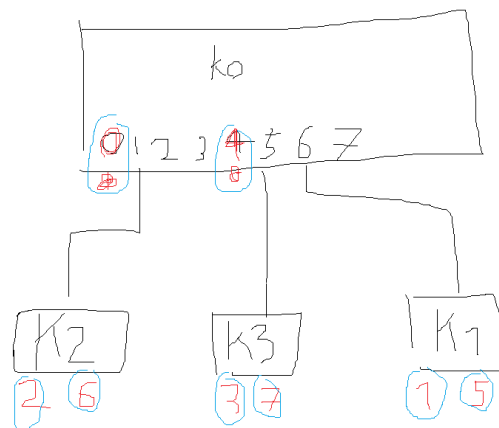
HRQ

HLDA

DACK

8. Ako su 4 interapt-kontrolera 8259A povezana kaskadno, pri čemu je K0 master, a K1 do K3 su u slave režimu. INT izlazi slave komponenta povezani su na odgovarajuće IR linije mastera na sledeći način: K1_INT K0_IR6, K2_INT K0_IR1 i K3_INT K0_IR5.

Ako je uključen mod rotiranja prioriteta i zahtevi su se javili istovremeno na pinovima: K0_IR0, K0_IR4, K1_IR1, K1_IR5, K2_IR2, K2_IR6, K3_IR3, K3_IR7. Napisati kojim redom će biti obrađeni prekidi.



k0ir0,k2ir2,k0ir4,k3ir3,k1ir1,k2ir6,k3ir7,k1ir5

9. Ako na raspolaganju imamo jednu komponentu 8255A, sa koliko maksimalno tastera možemo formirati tastaturu koja će biti očitavana pomoću ove komponente?

Obrazložiti i skicirati rešenje. - ima

vec _____

APRIL 2020

1. U listi je dat spisak svih komandi koje se mogu izdati pri ISP. Navesti korake potrebne da bi se postavila konfiguraciona reč. Navesti komande po redu u kojem se izdaju, uz potrebna čekanja i uslovne korake. Pri navođenju komande koristiti skraćenicu u zagradi i u nekoliko reči objasniti njenu funkciju.

Load Configuration (LC)

Load Data for Program Memory (LDPM)

Read Data from Program Memory (RDPM)

Increment Address (IA)

Begin Erase Programming Cycle (BEPC)

Begin Programming Only Cycle (BPOC)

Load Data for Data Memory (LDDM)

Read Data from Data Memory (RDDM)

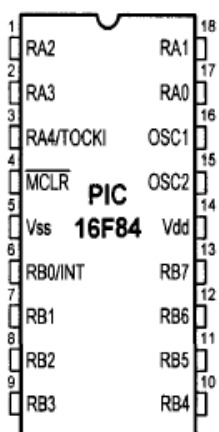
Bulk Erase Program Memory (BEPM)

Bulk Erase Data Memory (BEDM)

PROVERITI

- LC - postavlja PC na 2000h i definiše reč koja će biti upisana u CW
- IA dok se ne stigne do CW (2007h) i upis u ID lokacije
- LDDM za CW - definiše reč koja će biti upisana u registre sa podacima
- BPOC - vrši upis podataka u odgovarajuću memoriju, ali ne briše lokacije pre upisa
- wait 8ms - čekanje dok se upis ne završi
- RDDM - za proveru ispravnosti upisanih podataka
- provera ispravnosti, ako je ok ponavlja se f i g, u suprotnom izvestaj o grešci

2. Za prikazanu sliku:



a) Docrtati sliku, tako da bude omogućeno resetovanje mikrokontrolera ukoliko napon napajanja padne ispod određenog praga. ponavlja se

b) Kako se naziva taj tip reseta: Brown-out Reset (BOR) **PROVERITI**

c) Šta je Power On Reset (POR)?:

Resetovanje pri dovođenju napajanja, POR (Power-On Reset)

3. Šta se dešava izvršenjem komande BTFSC PORTB, 0:

Testira bit 0 u PORTB. Preskače narednu instrukciju ako je PORTB[0]=0

4. I2C magistrala:

- Koliko linija koristi? 2
- Koje su funkcije linija za komunikaciju?
 - SCL - postavlja sistemski taks
 - SDA - linija za komunikaciju mastera i slave-a i prenos podataka
- Kako se signalizira početak, a kako kraj prenosa podataka?
 - Pocetak - kad SDA predje sa visokog na niski nivo
 - Kraj - obrnuto

5. Za komponentu 8237, postavljen je "Write Transfer" tip prenosa za kanal 1 sa setovanim bitom "Address decrement select". U trenutku kada se vrši DMA prenos:

- Odakle se čitaju podaci? iz U/I uređaja
- Gde se upisuju podaci? upisuju se u memoriju
- Koje upravljačke signale postavlja kontroler pri ovom prenosu (MEMW, MEMR, IOW, IOR)?

IOR i MEMW

- Šta predstavlja adresa upisana u "Current Address" registru?

adresa koja se trenutno koristi u DMA prenosu

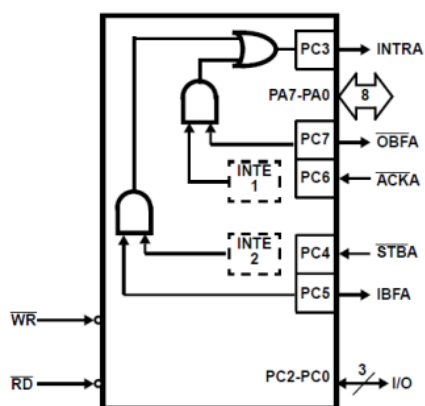
- Kako se zna gde je druga strana u prenosu (odakle se čitaju ili gde se upisuju podaci)?

DACK

- Šta se postavlja na magistralu u stanju S1?

viši deo adrese na DB linije

6. Za komponentu A, napisati u kom modu se nalazi odgovarajući port, prikazan na slici, kao i koje je značenje i kada se javljaju odgovarajući signali.



a) Mod 2 za port A

b) STBA _____

c) IBFA _____

d) OBFA _____

e) ACKA _____

f) INTRA _____

7. Navesti prednosti odvojenog U/I u odnosu na memorijski preslikani.

ne smanjuje se adresni prostor
kraće naredbe (brže dekodiranje)
prostije dekodiranje adresa

8. Koja je funkcija preskalera? Preskaler je elektronski uređaj koji smanjuje frekvenciju deljenjem nekim predefinisanim faktorom. MCU imaju ugrađene preskalere kojima se može programski upravljati.

9. Za jednonivovske prekide:

- Navesti šta su. organizacija prekida kod koje su svi uređaji povezani preko jedne INTA i INTR(IRQ) linije na CPU (i na magistralu)

- Kako CPU utvrđuje koji je uređaj zahtevao prekid? prozivkom (prenos upravljanja na ILS - Interrupt Level Subroutine)
- Kako mogu biti organizovani prioriteti? fiksno ili ciklično (moguće je i kroz prozivku uvesti prioritete) (~~unutrašnji, softverski, nemaskirajući,~~ maskirajući i single-step)

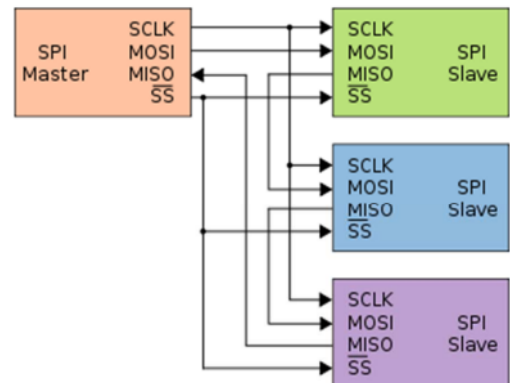
OKT 2020

1. Za SPI (Serial Peripheral Interface) magistralu:

a) Nacrtati kako izgleda povezivanje mastera i 4 slave komponente.

b) Ako je u masteru upisan podatak 0x01, a slave komponentama 0x1F, 0x2E, 0x3D i 0x4C respektivno, napisati koje vrednosti se nalaze u registrima svake od komponenti nakon 4 takta:

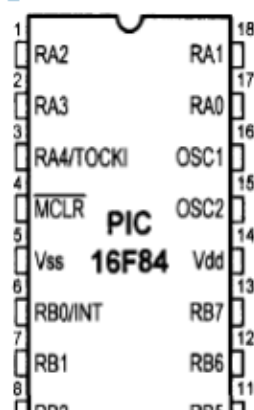
Master: _____ 14
 Slave1: _____ f0
 Slave2: _____ e1
 Slave3: _____ d2
 Slave4: _____ c3



2. Popuniti sledeću tabelu. - **IMA VEC**

Tip planiranja	CPU zahtevnost (1 do 4) 1 je najveća	Zauzeće mem. (1 do 4) 1 je najveća	Zadaci se mogu međ. prekidati (Da/Ne)	Postoje prioriteti (Da/Ne)	Promena konteksta u određenim trenucima (Da/Ne)
cikl					ne
rr					da
preemt					da
koop					da

3. Za mikrokontroler PIC16F84A: **IMA VEC**



a) Šta je brown-out reset?

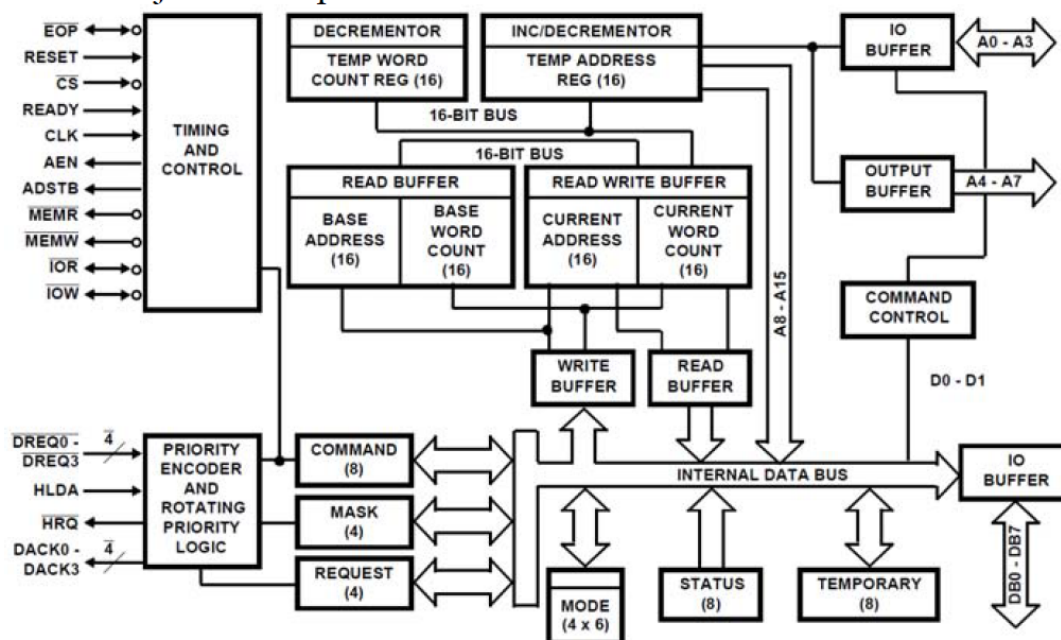
b) Doctati spoljašnje kolo za brown-out reset.

c) Navesti faze ciklusa izvršenja instrukcije: _____

4. Navesti signale (i njihovo značenje, po redu javljanja) koji se koristi pri upravljanju radom modema preko RS-232 interfejsa:

IMA VEC

5. Na slici je prikazana šema jedne komponente.



O kojoj komponenti se radi? 8237A

Čemu služe sledeći registri:

Command: 8-bitni registar koji upravlja radom cele komponente

Mode: svaki kanal ima 6-bitni registar kojim se određuje: tip prenosa (read, write, verify), autoinicijalizacija, inkr./dekr. adresa i DMA mod (demand, single, block, cascade)

Temporary: privremeni 8-bitni registar koji se koristi u mem-mem DMA prenosu

6. Ako je stigao prekid na liniji IR3 kontrolera 8259, a ICW2 reč (format prikazan na slici) ima vrednost 0xC8, koja će se ISR procedura aktivirati (koja je početna adresa u vektoru prekida)? IP:32c, CS:32e

A ₀	D ₇	D ₆	D ₅	D ₄	D ₃	D ₂	D ₁	D ₀
1	A ₁₅ T ₇	A ₁₄ T ₆	A ₁₃ T ₅	A ₁₂ T ₄	A ₁₁ T ₃	A ₁₀	A ₉	A ₈

7. Nacrtati vremenski dijagram signala pri dva uzastopna upisa podataka u memoriju preko semisinhronne magistrale, pri čemu je prvi put memorija spremna za prijem podatka, a drugi put nije.

8. Za watchdog tajmera:

Funkcija je: **ponavlja se**

Šta se dešava kada istekne: u normalnom režimu reset, u sleep režimu budjenje

Kako se sprečava da istekne: Trajno se isključuje postavljanjem WDTE bita (u konfiguracionoj reči) na 0, CLRWDT i SLEEP instrukcije brišu WDT

Kako se uključuje: **ponavlja se**

9. Šta radi naredba BCF 3, 5 ?

BCF f,b - postavlja b-ti bit registra na vrednost 0. selektuje banku 0

Sep 2019

1. Koji signali se koriste kod procesora 8086 za selekciju parne i neparne banke?

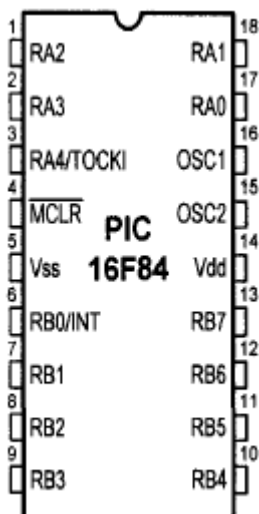
ponavlja se

A0 i BHE

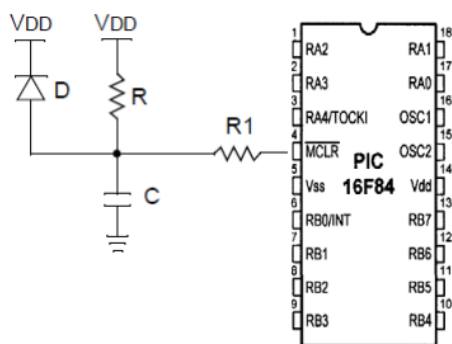
Da li je moguće pročitati reči poravnate po neparnim adresama? Da

Šta je problem kod reči poravnatih po neparnim adresama? Mora u 2 taktna ciklusa

2. Za prikazanu sliku:



a) Minimalno do crtati sliku, tako da PIC16F84 može funkcionisati. Smatrati da se koristi RC oscilator i da napon napajanja sporo raste prilikom uključivanja.



b) Neka je $R_{EXT} = 15k$, a $C_{EXT} = 30pF$. Smatrati da je $\ln(10) = 2.3$. Ako su postavljeni sledeći flegovi u okviru `OPTION_REG`: `TOCS=0` (brojač ne koristi takt sa pina `RA4/TOCKI`), `PS2:PS0=1112` (preskaler 1:256) i `PSA=0` (dodeljen je preskaler brojaču `TMR0`), na koje vreme će `TMR0` generisati prekide:

$$15 \cdot 10^3 \cdot 30 \cdot 10^{-12} \cdot 2.3 \cdot 4 \cdot 256 \cdot 256 = 271ms$$

3. Uporediti sinhronne i asinhronne magistrale

- **Prednost sinhronih:** Brzina prenosa, bez dodatne logike
- **Prednost asinhronih:** Dozvoljava i povezivanje periferija razlicitih brzina
- **Mane sinhronih:** CPU mora da ceka UI uredjaj (razlicite duzine adresnih linija), problemi sa kašnjenjem na visokim frekvencama
- **Mane asinhronih:** dodatna handshake logika

4. Za komponentu 8237, postavljen je "Read Transfer" tip prenosa za kanal 0, sa setovanim bitom "Address decrement select". U trenutku kada se vrši DMA prenos: **ponavlja se**

- Odakle se čitaju podaci?

- Gde se upisuju podaci?

- Koje upravljačke signale postavlja kontroler pri ovom prenosu (MEMW, MEMR, IOW, IOR)?

- Šta predstavlja adresa upisana u "Current Address" registru?

- Kako se zna gde je druga strana u prenosu (odakle se čitaju ili gde se upisuju podaci)?

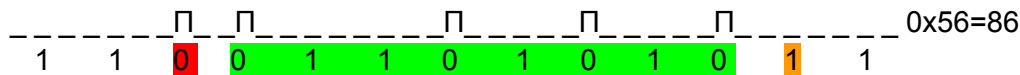
- **Šta se nalazi na DB0-DB7 pinovima kontrolera u stanju S1?**

Visi deo adrese

- **Šta se nalazi na DB0-DB7 pinovima kontrolera u stanju S4?**

Podatak koji se šalje

5. Za komunikaciju korišćenjem IR (infrared) tehnologije između dva mikrokontrolera koriste se MicroChipMCP2122 komponente povezane na IR transivere. Ako je na TXIR izlazu MCP2122 (linija koja pobuđuje IR diodu) sledeći signal (vrednosti se očitavaju sleva udesno), uz pretpostavku da se prvo prenosi bit najmanje težine, napisati koja je decimalna vrednost podatka koji je poslat. - **ponavlja se**



- Koliko je bitova potrebno za slanje 1 bajta? 10
- Koliko taktnih intervala traje 1 bit? 16

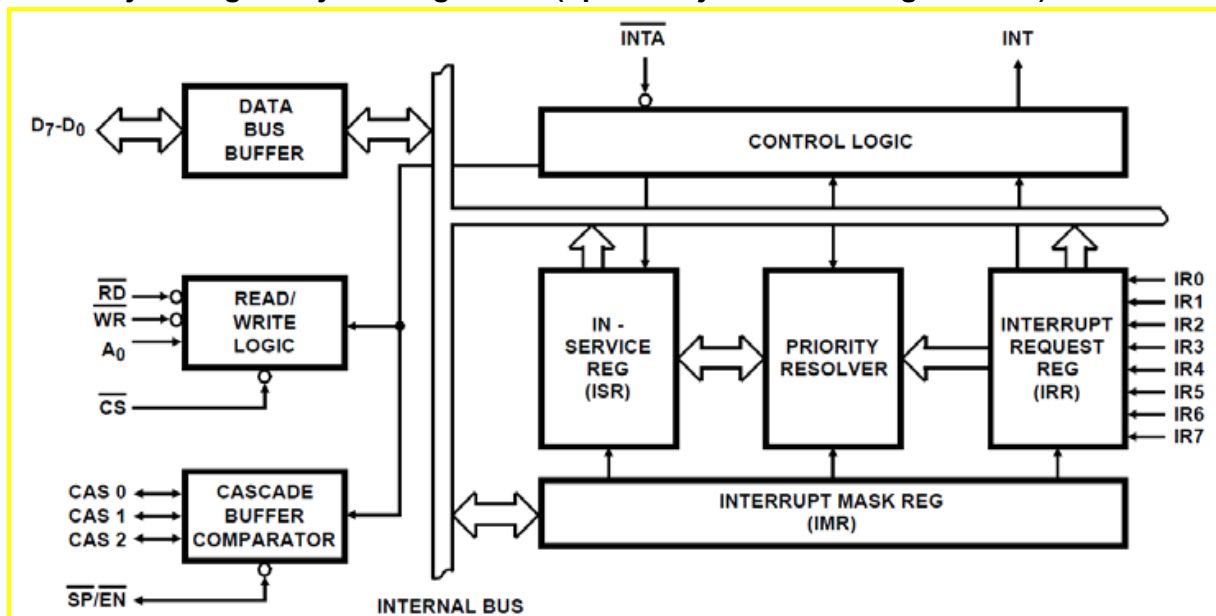
6. Pobrojati tipove planiranja zadataka na mikrokontrolerima, redom od najzahtevnijeg do najmanje zahtevnog (sa stanovišta resursa):

pre-emptive, Round Robin, kooperativno, ciklicno

Pobrojati kriterijume koji se koriste za ocenu zahtevnosti određenog tipa planera:

Zauzeće CPU i zauzeće memorije

7. Na slici je prikazana blok-šema interapt kontroler 8259A. Navesti sve korake prekidne sekvence, kada se jave zahtevi na linijama IR3 i IR5. Smatrati da je komponenta u „single“ modu za procesor 8086, a da su bitovi D7-D3 u inicijalizacionoj komandnoj reči ICW2 postavljeni na 010102. U koracima navesti konkretne vrednosti koje se postavljaju na magistralu i konkretne bitove koji se setuju ili resetuju u odgovarajućim registrima (npr. ISR0 je nulti bit u registru ISR).



PROVERITI

- IR3 i IR5 prelaze na visok nivo (postavljaju se odgovarajući bitovi u IRR? nzm sta pise)
- 8259A evaluira zahteve i salje INT ka CPU
- CPU potvrđuje INT slanjem INTA implsa
- Kada stigne INTA u ISR se postavlja IR3 (najveći prioritet), a u IRR resetuje 3. bit
- 8086 salje 2. INTA impuls, 8259A 8b adr na magistralu podataka
- U AEOL modu, ISR bit se resetuje na kraju 2. INTA, inace ostaje postavljen dok se ne izda EOI komanda

8. Za komponentu 8279 postavljen je metod skeniranja tastature 2-key lockout.

Napisati šta se upisuje ili ne upisuje u FIFO RAM uz komentar zašto:

- Nakon 1. skena, ako je pri 1. skenu pritisnut je taster A. _____/_____
- Nakon 2. skena, ako je pri 1. skenu pritisnut je taster A. _____/_____

- Nakon 3. skena, ako je pri 1. skenu pritisnut je taster A.

_____A_____cancs

- Nakon 2. skena, ako je pri 1. skenu pritisnut je taster A, a pri 2. taster B.

_____/_____

- Nakon 3. skena, ako je pri 1. skenu pritisnut je taster A, a pri 2. taster B.

_____/_____

- Nakon 3. skena, ako je pri 1. skenu pritisnut je taster A, pri 2. taster B, a pri 3. otpušten taster A. ____/____

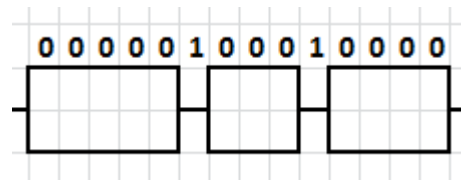
- Nakon 3. skena, ako je pri 1. skenu pritisnut je taster A, pri 2. taster B, a pri 3. otpušten taster B. ____A____

9. Navesti koji signali treba da se jave (nakon uključivanja), kojim redosledom i koje je njihovo značenje, prilikom serijske komunikacije računar-modem, korišćenjem RS-232 protokola, da bi mogao da se pošalje podatak od računara ka modemu.

- _____
- _____
- _____
- _____

Jun2019

1. Na slici je prikazan deo okvira podataka jednog od protokola za komunikaciju mikrokontrolera.



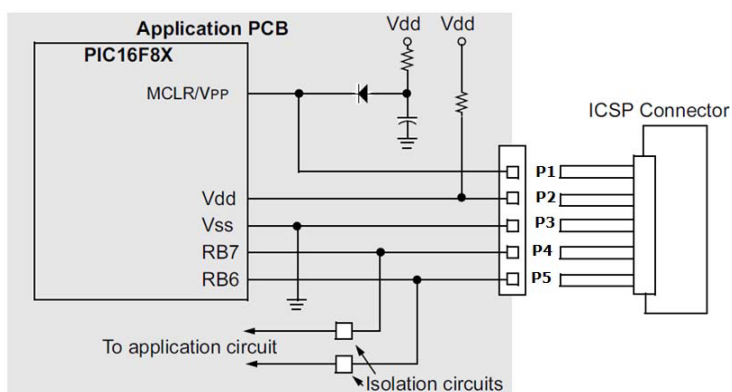
a) O kom protokolu se radi? CAN protokol

b) Koji je ID pošiljaoca poruke? 000 0100 0100

c) Šta će se dogoditi ako istovremeno počnu da šalju podatke uređaji sa ID = 4 i ID = 5?

ID5 će se povuci sa magistrale a ID4 nastavlja komunikaciju zato što cvor sa manim ID pobeđuje

2. Za prikazanu sliku:



a) Čemu je namenjeno prikazano kolo? ICSP kolo za programiranje uređaja nakon što je postavljen na ploču.

b) Šta se dovodi na pinove:

- P1 Vpp(12V-14V)
- P2 Vdd(4.5-5.5V)
- P3 Vss uzemljenje
- P4 RB7 podaci ?
- P5 RB6 takt ?

3. Svaki ciklus izvršenja instrukcije sastoji se od **4** podciklusa, pri čemu svaki od njih traje **1 takt**, tj. **instrukcija zahteva 4 taktna ciklusa**, pri čemu se misli na osnovni takt oscilatora.

Navesti čemu služi svaki od podciklusa: Q1, Q2, Q3, Q4

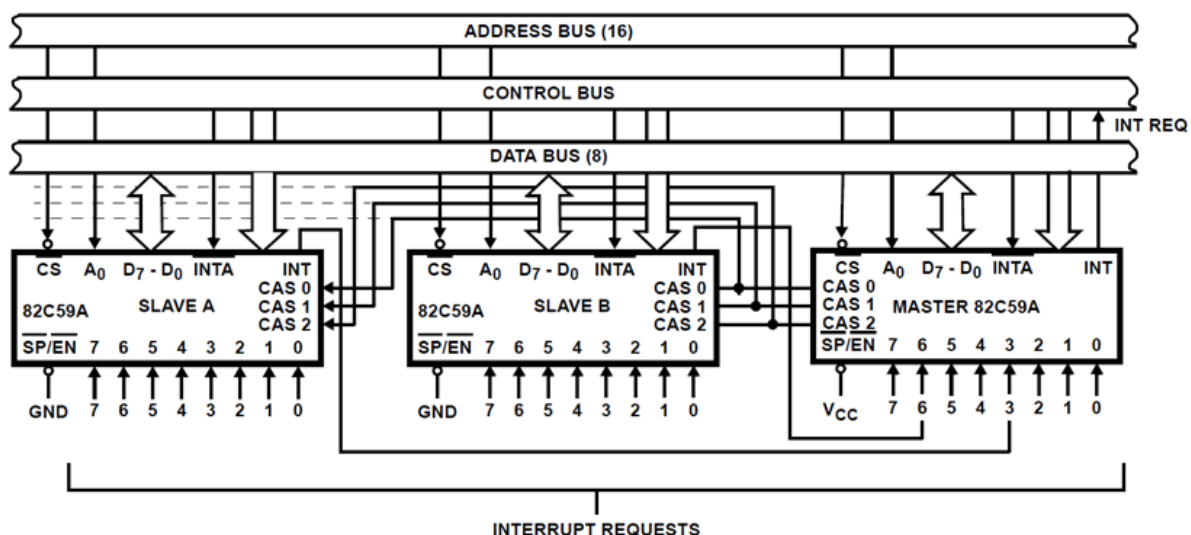
4. Da li se za mikrokontrolere mogu pisati rekurzivne funkcije? **Da** / Ne
Šta predstavlja ograničenje? Ima 8 nivoa stek **PROVERITI**

5. Koja je funkcija preskalera? **ponavlja se**
Koliko preskalera ima PIC16F84A? **1**

6. Navesti korake za upis podatka u EEPROM mikrokontrolera PIC16F84A: **ponavlja se**

1. _____
2. _____
3. _____
4. _____
5. _____
6. _____
7. _____
8. _____

7. Na slici su prikazani kaskadno vezani interapt kontroleri 82C59A. Ako je uključena rotacija prioriteta i prosledena vrednost 5 na masteru, a ukoliko su aktivne IR linije M2, B3 i A5, kojim redom će zahtevi biti prihvaćeni? B3, M2, A5



8. Navesti prednosti odvojenog U/I u odnosu na memorijski preslikani.

Ne smanjuje se adresni prostor memorije,
Kraće naredbe (brže se dekodiraju),
Prostije dekodiranje adresa

9. Za Salvo RTOS:

a) Navesti koja je razlika između semafora i poruke. Poruke se mogu koristiti kao semafori, poruka koja sadrži NULL jednaka je binarnom semaforu sa vr. 1. Porukom se mogu preneti bilo koji tipovi podataka. Ukoliko sem ne bi bili implementirani u RTOS, mogli bi da se zamene porukama

b) Koji tip planera koristi? ponavlja se

c) Koja je glavna karakteristika takvog planiranja? Zadaci moraju da saradjuju (Sami su zaduzeni za oslobadjanje CPU i snimanje konteksta)

10. Za komponentu 8237A:

a) Navesti koliko kanala ima: 4

b) Čemu služe sledeći registri:

a. Current Address

svaki kanal ima svoj 16-bit registar, koji čuva adresu koja se trenutno koristi u DMA prenosu (ona se automatski inkrr./dekr. nakon svakog prenosa, inicijalno je postavlja CPU, a može da se vrati na inicijalno stanje ako je uključena autoinicijalizacija, nakon EOP)

b. Current Word Count

svaki kanal ima svoj 16-bit registar, koji čuva preostali broj bajtova koji treba da se prenesu (dekrementira se posle svakog prenosa, inicijalno postavlja CPU, a vraća se na početno stanje ako je autoinicijalizacija, nakon EOP; u protivnom ostaje FFFFH (posle 0 premotava se na FFFF i tada se postavlja TC))

c. Base Address d. Base Word Count

sadrže inicijalne vrednosti adrese i broja bajtova za prenos i na njih se vraćaju Current Address i CurrentWord Count nakon EOP, ako je uključena auto-inicijalizacija

c) Koji prenos podataka je brži: memorija-U/I ili memorija-memoriya? (zaokružiti tačan odgovor)

d) Zašto je prethodno izabrani tip prenosa brži? Potrebna su 4 stanja, za mem-mem potrebna su 8 stanja, prvo se cita pa upisuje u memoriju

OKT 2019

programiranju jedne lokacije u programskoj memoriji, po redu u kojem se izdaju, uz potrebna čekanja i uslovne korake. Pri navođenju komande koristiti skraćenicu u zagradi i u nekoliko reči objasniti njenu funkciju. - **ponavlja se**

Load Configuration (LC)

Load Data for Program Memory (LDPM)

Read Data from Program Memory (RDPM)

Increment Address (IA)

Begin Erase Programming Cycle (BEPC)

Begin Programming Only Cycle (BPOC)

Load Data for Data Memory (LDDM)

Read Data from Data Memory (RDDM)

Bulk Erase Program Memory (BEPM)

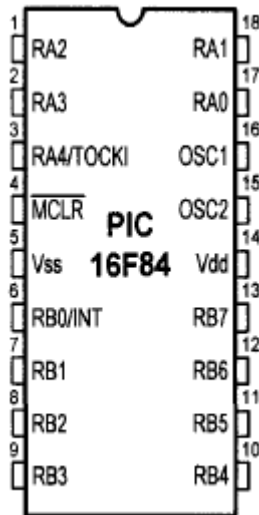
Bulk Erase Data Memory (BEDM)

a) LDPM - definiše reč koja će biti upisana u programsku memoriju

b) BPOC - izdaje se uvek iza Load komandi i zapravo vrši upis podataka u odgovarajuću memoriju (programski, konfiguracionu ili podataka), ali ne briše lokacije pre upisa (zato se preporučuje izvršenje Bulk Erase pre zadavanja serije ovih komandi)

- c) wait 8ms
- d) RDPM - nakon prijema ove komande, počinjući od druge rastuće ivice takta, PIC šalje bitove sa tekuće lokacije programske memorije na pin RB7 (pin se vraća u ulazni mod nakon 16-te rastuće ivice takta)
- e) if (ispravni proces)
- f) sve završeno
- g) IA - inkrementira programski brojač, prelazak na sledeću lokaciju

2. Ako se mikrokontroler PIC16F84A koristi kao kontroler tastature:



a) Koliko maksimalno tastera može biti u priključenoj tastaturi, ako se kod pritisnutog tastera šalje u paralelnom obliku?

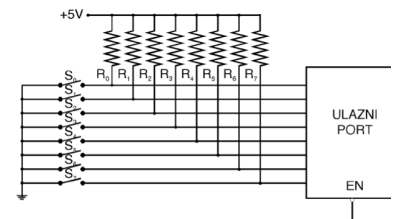
$6 \times 7 = 42$

b) Koliko maksimalno tastera može biti u priključenoj tastaturi, ako se kod pritisnutog tastera šalje u serijskom obliku? veliki broj tastera u više taktova

c) Za slučaj pod a), nacrtati kako izgleda povezivanje tastera na mikrokontroler.

(Docrtati sliku sa leve strane.)

d) Za slučaj pod a), koje vrednosti treba upisati u TRISA i TRISB registre.



TRISA:0x1F TRISB:0xFF

3. Za Serial Peripheral Interface navesti:

- Koji signali se koriste za komunikaciju:

- SCLK – (Serial Clock) izlaz iz mastera
- MOSI – (Master Output Slave Input) izlazni podaci mastera
- MISO – (Master Input Slave Output) izlazni podaci slave-a
- SS – (Slave Select) izlaz iz mastera; selekcija slave-a niskim nivoom.

- Koliko maksimalno mastera može biti povezano na ovu magistralu? 1

- Ako su 1 master i 3 slave-a povezana u disy-chain, i svaki od njih sadrži sledeće podatke: M-E0h, S1-20h, S2-40h, S3-60h, napisati stanje u registrima svake od komponenti nakon tri otkucaja takta:

M - 03H S1 - 07H S2 - 01H S3 - 02H

4. Koliko portova i sa po koliko pinova može imati komponenta 8255:

- U modu 0? 2x8b i 2x4b
- U modu 1? 2 x 12b (dve grupe 8b za podatke 4 za upravljanje)
- U modu 2? 1x8b i 1x5b

5. Navesti tipove DMA prenosa prema načinu na koji se zauzima magistrala, od najbržeg ka najsporijem:

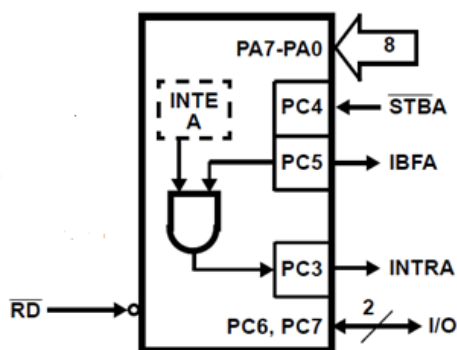
Brust (Blok) transfer, Kradja ciklusa i Skriveni DMA

6. Ako su dva 8237 DMA kontrolera vezana kaskadno jedan na drugog, pri čemu je D1 vezan na 8086, a D2 na D1, navesti kojim redom se javljaju upravljački signali, od trenutka pojave zahteva D2:DREQ1 preko jednog Write transfera do oslobađanja magistrale. Signale navesti u formatu „izvor:signal-prijemnik: signal“. Navesti i trenutak kada se postavlja adresa i ko je postavlja.

Handwritten notes:
D2: DREQ1 - D1: DREQ
D1: HREQ - 8086: HLEDA
8086: HLEDA - D1: DACU
D1: DACU - D1: DACUHLDA

*CPU na pocetku daje DMA kontroleru adresu i sve ostalo bitno

7. Za komponentu 8255A, napisati u kom modu se nalazi port A na slici, kao i koje je značenje i kada se javljaju odgovarajući signali.



- a) Mod 1 ulazni
- b) STBA kada stigne podatak od periferij, signalizira STBA
- c) IBFA kada procita podatak, salje IBFA periferiji kao ACK za STBA
- d) INTE A Omogucavanje prekida porta A, kontroliše se setovanjem/resetovanje m bitova PC4
- e) INTRA Obavestava se CPU da upise novi podatak

8. Za konfiguracionu reč mikrokontrolera PIC16F84A, navesti:

- koja je njena funkcija? Definiše način rada, da li je kod zaštićen, da li je uključen POR, da li je uključen WDT, tip oscilatora
- gde se nalazi? na adresi 2007h
- da li se može promeniti vrednost tokom izvršenja programa? ne
- ako može, navesti kako? može samo u toku programiranja

9. Za jednonivovske prekide: **ponavlja se, ali nismo nasle odgovor**

- Navesti šta su.

- Kako CPU utvrđuje koji je uređaj zahtevao prekid?

- Kako mogu biti organizovani prioriteti?

BONUS - tupavi protokoli

ICSP - kontra

USART - kontra

SPI - redom u prsten

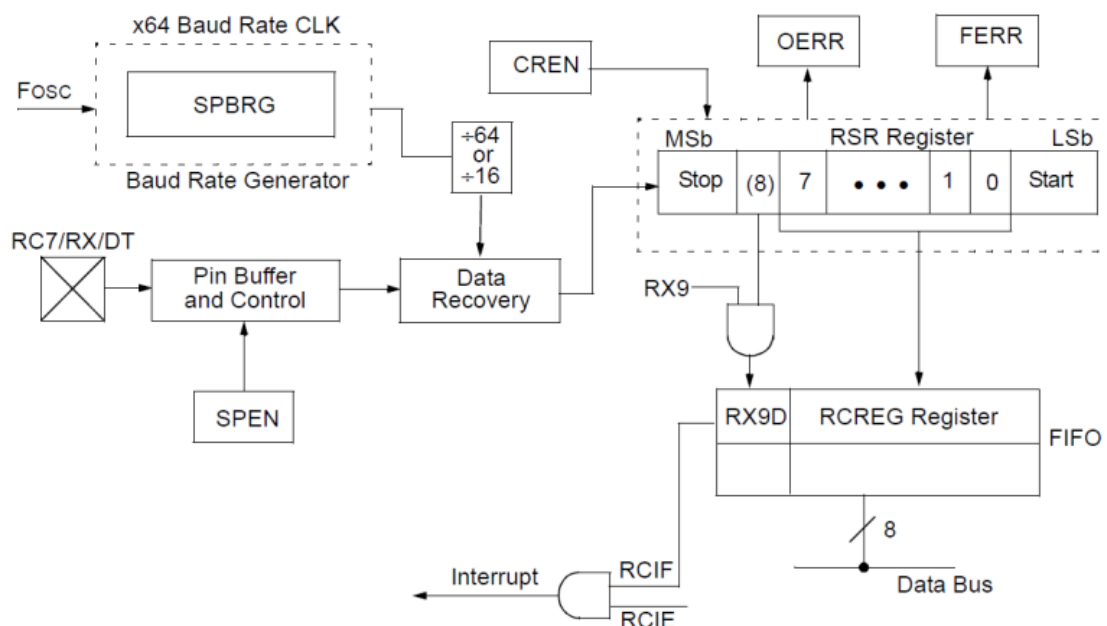
I2C - redom

CAN - redom

LIN - kontra

IR - kontra

BONUS - USART prijem



- Inicijalizovati SPBRG na željenu brzinu rada (baud rate). Ako je potrebna veća brzina, postaviti BRGH.
- Omogućiti asinhroni serijski port resetovanjem SYNC i postavljanjem SPEN bitova.
- Ako su prekidi prihvatljivi u tekućem režimu rada, postaviti bit RCIE.
- Ako je potrebno prenositi 9 bitova, postaviti RX9 bit
- Omogućiti prijem postavljanjem bita CREN
- Fleg bit RCIF se postavlja kada je završen prijem, a prekid se generiše, ako postavljen RCIE
- Pročitati RCSTA, da bi se očitao 9. bit (ako je omogućen) i utvrdilo da li postoji greška u prijemu
- Očitati 8 primljenih bitova iz RCREG
- Ako se desila greška, obrisati je resetovanjem bita CREN
- Ako se koriste prekidi, proveriti da li su bitovi GIE (Global Interrupt Enable) i PEIE (Peripheral Interrupt Enable) u registru INTCON postavljeni

BONUS - asinhrona magistrala

