1. Исключительные ситуации, которые могут возникать при работе компьютера, включают:

- Ошибки в программном коде, такие как деление на ноль или обращение к недопустимой области памяти.

- Проблемы с аппаратной частью, такие как отказ жесткого диска или перегрев процессора.

- Прерывания, вызываемые внешними событиями, например, нажатием клавиши или сигналом от устройства ввода-вывода.

2. Маскируемые прерывания и немаскируемые прерывания отличаются по возможности их блокировки (маскирования) контроллером прерываний. Маскируемые прерывания могут быть временно заблокированы контроллером прерываний, чтобы не вызывать обработку, в то время как немаскируемые прерывания всегда должны быть обработаны.

3. Уровни запросов прерываний, находящиеся на обслуживании, сохраняются в регистре контроллера прерываний, называемом "регистром векторов прерываний" или "регистром обслуживаемых запросов прерываний".

4. Ниже приведена схема каскадного включения контроллеров прерываний:

┌─────────────┐ ┌─────────────┐ ┌─────────────┐

│ Контроллер │ │ Контроллер │ │ Контроллер │

│ прерываний 1 │ │ прерываний 2 │ │ прерываний 3 │

└───────┬─────┘ └───────┬─────┘ └───────┬─────┘

│ │ │

▼ ▼ ▼

┌─────────────┐ ┌─────────────┐ ┌─────────────┐

│ УСО 1 │ │ УСО 2 │ │ УСО 3 │

└─────────────┘ └─────────────┘ └─────────────┘

Прерывания от устройств подключаются к первому контроллеру прерываний. Если первый контроллер уже обрабатывает другое прерывание, то он передает запрос следующему контроллеру прерываний в цепочке. Таким образом, прерывания передаются по цепочке контроллеров прерываний (каскадирование).

5. В режимах работы контроллера прерываний

, называемых "режимом запроса" и "режимом сброса", подтверждаются только запросы с более высоким приоритетом. Запросы с меньшим приоритетом остаются в ожидании.

6. Ниже приведена схема подсистемы прямого доступа к памяти (DMA) в архитектуре IBM PC AT:

┌───────────────┐

│ Центральный │

│ процессор │

└─────┬─────────┘

│

▼

┌───────────────┐

│ Контроллер │

│ прямого доступа │

│ к памяти │

└─────┬─────────┘

│

▼

┌───────────────┐

│ Устройство │

│ ввода-вывода │

└───────────────┘

Центральный процессор (CPU) контролирует работу контроллера прямого доступа к памяти (DMA), который обеспечивает прямой доступ устройства ввода-вывода (I/O) к системной памяти без прямого участия CPU.

7. Контроллер прямого доступа к памяти (DMA) работает в двух режимах:

- Режиме запроса (DMA Request Mode): DMA-контроллер самостоятельно запрашивает доступ к системной памяти для передачи данных.

- Режиме циклической передачи (DMA Cycle Steal Mode): DMA-контроллер "украдкой" осуществляет доступ к системной памяти во время ожидания процессора.

8. Адрес при передаче слова в режиме DMA формируется путем объединения адреса базы (Base Address) и смещения (Offset). DMA-контроллер использует этот адрес для доступа к памяти и передачи данных между устройством ввода-вывода и системной памятью.

9. Подсистема прямого доступа к памяти (DMA) может находиться в следующих состояниях:

- Ожидание запроса (Waiting for Request): DMA-контроллер ожидает запроса от устройства ввода-вывода.

- Передача данных (Data Transfer): DMA-контроллер осуществляет передачу данных между устройством ввода-вывода и памятью.

- Завершение передачи (Transfer Complete): DMA-контроллер завершил передачу данных и готов к следующему запросу.