1. Сегментная адресация памяти в архитектуре x86 разделяет линейный адрес на сегмент и смещение, определяя логическую адресацию памяти.
2. Страничная память используется для организации виртуальной памяти, где виртуальные адреса отображаются на физические адреса в виде страниц.
3. Многозадачность обеспечивает параллельную обработку нескольких задач операционной системой или средой выполнения.
4. Реальный режим в архитектуре x86 использует сегментную адресацию памяти и является совместимым с предыдущими версиями процессоров.
5. Предел сегмента определяет максимальное смещение в сегменте, ограничивая доступ к сегментам кода, стека и данных.
6. Таблица векторов прерываний в архитектуре x86 определяет обработку прерываний и исключений.
7. Режим системного управления позволяет запустить привилегированную программу и приостановить выполнение другого кода.
8. Защищённый режим в x86-совместимых процессорах предоставляет более современные функции, включая страничную организацию памяти.
9. Виртуальное адресное пространство представляет максимальный доступный адресный диапазон для приложения, зависящий от архитектуры и операционной системы.
10. Ячейка памяти - это единица памяти, которая может хранить одно машинное слово или его часть.
11. Дескриптор - это информационная единица в дескрипторных таблицах, используемая в защищенном режиме для управления памятью.
12. Дескрипторные таблицы - это массивы памяти, содержащие дескрипторы, используемые для описания различных элементов памяти и управления ими.
13. Дескриптор шлюза - структура данных, используемая для различных переходов, применяемая только в защищённом режиме.
14. Шлюз задачи - специальный шлюз, использующий сегмент TSS в качестве сегмента.
15. Шлюз прерывания - шлюз, сбрасывающий флаг прерываний IF при входе в процедуру обработки и восстанавливающий его при выходе.
16. Шлюз ловушки - простой шлюз, переходящий на процедуру обработки прерывания или исключения.
17. Страничное преобразование - процесс преобразования виртуальных адресов на страницы физической памяти фиксированного размера (например, 4 Кбайт).
18. Задача - "единица измерения" заданий для процессора, которую он может выполнять, приостанавливать и диспетчеризовать.
19. Уровень привилегий - четыре уровня привилегий микропроцессора, которые определяют доступ и привилегии объектов.
20. Линейный адрес - результат преобразования логического адреса при использовании механизма сегментации.