



UNIVERSIDAD NACIONAL DE TUCUMAN

Facultad de Ciencias Exactas y Tecnologías

Departamento de Electricidad, Electrónica y
Computación de la FACEyT

Ingeniería en Computación

TRABAJO DE GRADUACION INFORME FINAL

“Sistema de Comunicación
Inalámbrica para Redes de Datos de
SCADA”

Autores:

Becker, Erika Tatiana – CX: 07-070507-8

Suarez, Sebastián Alejandro – CX: 05-0037-0

Tutor:

M. Sc. Ing. Sergio Daniel Saade

Co-Tutor:

M. Sc. Ing. Gustavo Naigeboren

Octubre-2015

Agradecimientos

Al Ing. Gustavo Naigeboren y su equipo de ‘GN Ingeniería’ que nos colaboraron en todo lo que pudieron. El éxito de este proyecto no hubiera sido posible sin su valiosa intervención.

Al Ing. Sergio Saade por respaldarnos y contenernos a lo largo del desarrollo del trabajo.

A los profesores de la FACEyT que siempre nos acompañaron y apoyaron incondicionalmente transmitiéndonos sus valiosos conocimientos.

A nuestros compañeros y amigos que nos acompañaron en el cursado de la carrera.

A nuestros padres y familia por su apoyo absoluto desde el día cero que decidimos emprender esta carrera universitaria.

*Hay dos maneras de difundir la luz...
ser la lámpara que la emite,
o el espejo que la refleja.*
Lin Yutang

Índice



Agradecimientos	3
Índice	7
Índice de Figuras	9
Introducción	11
Motivación	13
Qué es SCADA	13
Importancia de los sistemas SCADA	14
Componentes claves de un sistema SCADA	15
Diagramas de interconexiones Estación-Maestra / Estación Remota	15
Porque implementar funcionalidad Inalámbrica	17
Objetivos del proyecto	17
Transparencia	17
Capítulo 1: Estructura y Funcionalidad de la Solución	19
Estructura y Funcionalidad	21
Arquitectura de la Solución Propuesta	21
Detalle de la implementación	22
Etapas del proyecto	22
Capítulo 2: Diseño y Fabricación del Hardware	23
Diseño	25
Especificaciones	25
Descripción de los componentes principales	25
Parte 1: El Microcontrolador	26
Parte 2: Radio Transceptor	30
MEF del Transiver	35
Parte 3: Sensor de temperatura	38
Esquemáticos	40
Características del Software	40
Vista 3D de la placa	41
Conexión	42
Plaquetas	42

Componentes.....	43
Proceso de Compra	43
Resultado Final	43
Capítulo 3: Protocolo de Configuración.....	45
Descripción	47
Funcionalidad.....	50
Tomar temperatura de la placa	50
Fijar baud rate.....	51
Capítulo 4: Software Embebido	53
Descripción del Software	55
Configuración del Transceiver.....	56
Transmisión.....	64
Recepción	65
Capítulo 5: Pruebas, Conclusiones y Recomendaciones	67
Objetivo.....	69
Software para PC	69
Descripción de las pruebas	72
Prueba Nº1	72
Prueba Nº2	73
Prueba Nº3	74
Conclusiones.....	76
Sugerencias para un segundo prototipo	77
Bibliografía.....	79
Libros	81
Documentación	81
Enlaces Web	81
Anexo I	83
Tabla de Componentes	85
Anexo II	89
Conexionado entre el MCU-Transiver-DB9	91
Conexionado del Transiver y el Sensor de Temperatura.....	91
Conexiones del MCU	92
Conexionado de Alimentación.....	93
Conexionado del Puerto de comunicación Serial	94



Índice de Figuras

Fig. 0.1 - Single master station, single RTU	15
Fig. 0.2 - Single master station, multiple RTU(s), radial circuit	15
Fig. 0.4 - Dual master station, multiple RTU, multi-drop circuit	16
Fig. 0.5 - Master station, single dual ported RTU, radial circuit	16
Fig. 0.6 - Multiple master stations, multiple single ported RTU(s).....	16
Fig. 0.7 - Multiple master stations, multiple dual ported RTU(s)	16
Fig. 0.8 - Single master station, single sub-master station, multiple RTU(s).....	16
Fig. 0.9 - Single master station, multiple sub-master stations, multiple RTU(s)	16
Fig. 1.0 - Topología general	21
Fig. 1.1 - Topología implementada.....	22
Fig. 2.0 – Diagrama básico del nodo.....	25
Fig. 2.2 – Pinout del MCU utilizado	26
Fig. 2.4 – Diagrama de Bloques.....	28
Fig. 2.5 - Características mecánicas del TQFP48	29
Fig. 2.6 - Pinout Transceiver	30
Fig. 2.7 - Diagrama de bloques del transceiver	31
Fig. 2.8 – Conexiónado básico recomendado para el Transceiver	31
Fig. 2.9 - Diagrama general SPI.....	33
Fig. 2.10 – Conexiónado pines microprocesador-transceiver.....	34
Fig. 2.11 – Tabla de señales del SPI	34
Fig. 2.12 - MEF del AT86RF212B	35
Fig. 2.13 - Pinout Sensor de Temperatura	38
Fig. 2.14 - Medidas del sensor de temperatura (1).....	39
Fig. 2.15 - Medidas del sensor de temperatura (2).....	39
Fig. 2.16 - Captura de pantalla con proyecto nuestro de fondo	41
Fig. 2.17 – Vista 3D de la placa	41
Fig. 2.28 – Detalle de placa	42
Fig. 2.29 – Vista superior de placa.....	44
Fig. 2.30 – Vista inferior de placa.....	44
Fig. 4.0 – Diagrama de flujo general del modo configuración.....	47
Fig. 4.1 – Tabla ASCII.....	48
Fig. 4.2 – Trama de configuración.....	48
Fig. 4.3 – Diagrama de flujo cálculo de LRC	49
Fig. 4.4 – Diagrama tratamiento de la trama de configuración	50
Fig. 3.0 - Diagrama de flujo general del Micro	55
Fig. 3.1 – Captura Atmel Studio	56
Fig. 3.2 – Registro TRX_CTRL_0	56
Fig. 3.3 – Opciones de PAD_IO.....	57
Fig. 3.4 – Opciones de PAD_IO_CLKM	57
Fig. 3.5 – Opciones de CLKM_SHA_SEL	57
Fig. 3.6 – Opciones de CLKM_CTRL.....	57
Fig. 3.7 – Registro TRX_CTRL_1	58
Fig. 3.8 – Opciones de PA_EXT_EN	58

Fig. 3.9 – Opciones de IRQ_2_EXT_EN	58
Fig. 3.10 – Opciones de TX_AUTO_CRC_ON	58
Fig. 3.11 – Opciones de RX_BL_CTRL	59
Fig. 3.12 – Opciones de SPI_CMD_MODE	59
Fig. 3.13 – Opciones de IRQ_MASK_MODE	59
Fig. 3.14 – Opciones de IRQ_POLARITY	60
Fig. 3.15 – Registro PHY_TX_PWR	60
Fig. 3.14 – Opciones de PA_BOOST	60
Fig. 3.15 – Opciones de GC_PA	60
Fig. 3.16 – Opciones de TX_PWR (1)	61
Fig. 3.17 – Opciones de TX_PWR (2)	61
Fig. 3.18 – Registro PHY_CC_CCA	62
Fig. 3.19 – Opciones de CCA_REQUEST	62
Fig. 3.20 – Opciones de CCA_MODE	62
Fig. 3.21 – Opciones de CHANNEL	62
Fig. 3.22 – Tabla de Registros del Transceiver	63
Fig. 3.23 – Diagrama temporal transmisión	64
Fig. 3.24 – Diagrama de flujo de transmisión	64
Fig. 3.25 – Diagrama temporal recepción	65
Fig. 3.26 – Diagrama de flujo de recepción	65
Fig. 5.0 – Fotografía de la placa	69
Fig. 5.1 – Cabecera de Hércules SETUP	69
Fig. 5.2 – Captura de pantalla del Software de PC: Hércules SETUP	70
Fig. 5.3 – Captura de pantalla del Software de PC propio	72
Fig. 5.5 – Prueba sin antena	73
Fig. 5.6 – Antenas de cuarto de onda con plaqueta	74
Fig. 5.7 – Modelo de Antena yagi de 3 elementos	75
Fig. 5.8 – Antenas tipo yagi para pruebas	75
Fig. 5.9 – Nodo Terminado	77
Fig. 2.1 – Tabla de componentes	87
Fig. 2.18 – Conexión MCU-Transiver-DB9	91
Fig. 2.19 - Conexión sensor de temperatura	91
Fig. 2.20 - Conexión Transiver	92
Fig. 2.21 - Conexión MCU	92
Fig. 2.22 - Conexiones MCU 2	93
Fig. 2.23 - Conexiones MCU 3	93
Fig. 2.24 - Conexiones MCU 4	93
Fig. 2.25 - Conexiones de la Alimentación	93
Fig. 2.26 - Conexiones Alimentación y desacople	94
Fig. 2.27 - Conexiones RS232	94

Introducción



Motivación

En el momento histórico que vivimos, en el cual el “internet de las cosas” está en auge debido a la gran funcionalidad, alcance y flexibilidad que aporta al día a día en el ámbito personal y sobre todo laboral, apuntamos a mejorar los alcances de las redes de datos SCADA¹ de una manera simple y económica, que permitirá al portador de una red de este tipo expandir sus horizontes respecto de las limitaciones que poseía hasta ahora de la mano del característico conexiónado cableado que utilizan estos sistemas para comunicar sus terminales, en cuanto a lo que podrá hacer ahora con sus dispositivos SCADA utilizando nuestros nodos inalámbricos.

Este trabajo final consiste en integrar tecnologías para conseguir como resultado final un sistema de comunicación inalámbrica transparente para permitir el intercambio de datos entre dispositivos dentro de un sistema SCADA.

Una de las principales barreras técnicas que frena la introducción de nuevas tecnologías y/o funcionalidades en un sistema ya instaurado, es la alta complejidad que supone y la cantidad de cambios en todos los niveles que se requieren para dar lugar a la novedad deseada; éste no será un problema a la hora de instalar nuestros nodos inalámbricos, ya que fueron diseñados para funcionar con total transparencia, independiente del sistema que se encarga de la recolección de datos, y de fácil instalación.

Qué es SCADA

La adquisición de datos, control y supervisión de dispositivos remotos por un operador desde una o varias estaciones centralizadas, son los bloques fundamentales en los que se basan los sistemas actuales de control de servicios modernos. Dichos sistemas se conocen como Control de Supervisión y Toma de Datos, populares como SCADA, según sus siglas en inglés.

Los sistemas SCADA se utilizaron por primera vez en la década de 1960 y ahora son un componente integral en la mayoría de las instalaciones de planta y producción industrial.

Los dispositivos para SCADA son ampliamente utilizados en los siguientes rubros:

- Petróleo y gas.
- Seguimiento y control de tuberías.
- Lugares de monitoreo remoto y control de la producción y/o almacenamiento.
- Tendidos eléctricos.
- Plataformas offshore y pozos en tierra.
- Refinerías, estaciones petroquímicas.
- Centros de tratamiento y distribución de agua.
- Instalaciones de alcantarillado y saneamiento.
- Y muchos otros.

Por ejemplo: Un sistema SCADA típico puede ser configurado para controlar fugas en tuberías importantes, una vez que se detecta una fuga, se puede llevar a cabo una cadena de comandos de uso en las máquinas o bien alertar con una señal de alarma sobre la existencia de la fuga y / o inmediatamente cerrar la válvula (apagado de emergencia - ESD) para minimizar o eliminar las condiciones peligrosas, ingresos

¹ Supervisory Control And Data Acquisition

o pérdida de producción. Cada sistema SCADA puede ser hecho a medida para encajar exactamente en una aplicación particular; este puede ser relativamente simple - edificio de oficinas pequeñas (bajo presupuesto) para increíblemente complejo - planta nuclear (alto presupuesto).

El documento del IEEE² Std C37.1™-2007 ofrece una definición general de las funciones de SCADA y los fundamentos de operación de estos sistemas tan adaptables.

Esta norma y proporciona las bases para la definición, especificación, análisis de rendimiento y la aplicación de sistemas SCADA y automatización de subestaciones eléctricas, incluidos los relacionados con las estaciones de generación y utilización de energía e instalaciones de conversión.

El propósito de este estándar es proporcionar una guía al ingeniero responsable del diseño y especificación de sistemas SCADA y automatización.

El diseñador / especificador puede utilizar este estándar en el diseño, adquisición y aplicación de la totalidad o una parte de un sistema. Dicho documento es una norma genérica para SCADA y sistemas de automatización. El diseñador / especificador seleccionará aquellas partes de este documento que son aplicables a su sistema específico. Esto puede incluir la modificación de las tablas y los requisitos contenidos en el documento.

Los Sistemas SCADA pueden proporcionar funciones, tales como:

- Mediciones
- Seguimiento de estado
- Control
- Servicios auxiliares
- Sincronismo
- Funciones lógicas programadas

El diseño del sistema debe incluir una definición de las funciones requeridas.

Estos sistemas pueden tener diferentes configuraciones según las necesidades que cubra.

Importancia de los sistemas SCADA

La importancia de los sistemas SCADA reside en la automatización. Este tipo de sistemas permite una organización para estudiar cuidadosamente y anticipar la respuesta óptima a las condiciones de medición y ejecutar automáticamente las respuestas cada vez que se presenten cierto escenario. Basándose en un control muy preciso de los equipos y procesos de monitoreo prácticamente elimina el error humano. Más importante aún, automatiza las tareas comunes, tediosas y rutinarias una vez llevadas a cabo por un ser humano, lo que aumenta aún más la productividad, mejora el manejo de la insuficiencia de la máquina crítica en tiempo real, y minimiza la posibilidad de desastres ambientales controlables.

Por otro lado, se hace indispensable la utilización de sistemas SCADA para posibilitar el control y monitoreo sobre un gran desplazamiento geográfico, en el

² Instituto de Ingeniería Eléctrica y Electrónica, asociación mundial de ingenieros dedicada a la estandarización y el desarrollo en áreas técnicas.

caso que la organización administradora no posea suficiente mano de obra para cubrir la totalidad del terreno o sea inviable por las características del terreno. Por lo tanto, una comunicación fiable y operatividad de estas áreas o sitios, es crítica para la rentabilidad, y he ahí la ganancia efectiva de implementar esta tecnología en una empresa.

Componentes claves de un sistema SCADA

Los sistemas SCADA utilizan Sistemas de Control de Distribución (DCS), Procesos de Sistemas de Control (PCS), Controladores Lógicos Programables (PLC) y Unidades Terminales Remotas (RTU) que realizan la mayoría de los procesos locales y remotos, además del seguimiento y control.

El PLC o RTU son los principales dispositivos de trabajo utilizados en las industrias mencionadas al inicio.

La función principal de estos dispositivos comprende el monitoreo del nivel de líquidos, lecturas de medidores de gas, voltaje, presión, temperatura, o cualquier otra condición del equipo al que están conectados.

Diagramas de interconexiones Estación-Maestra / Estación Remota

A continuación se indicaran algunos diagramas³ comúnmente utilizados a la hora de implementar sistemas SCADA, los cuales están definidos en el estándar de la IEEE⁴ Std C37.1™-2007 y pueden ser tomados de ejemplo para el diseño de la solución particular que se busca según sea el caso de aplicación.

Estación Maestra Simple

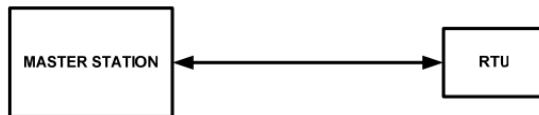


Fig. 0.1 - Single master station, single RTU⁵

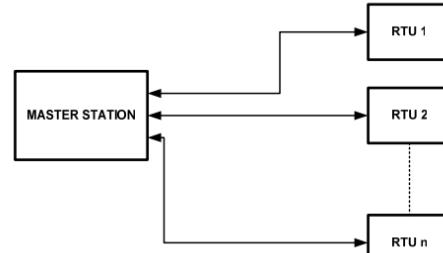


Fig. 0.2 - Single master station, multiple RTU(s), radial circuit

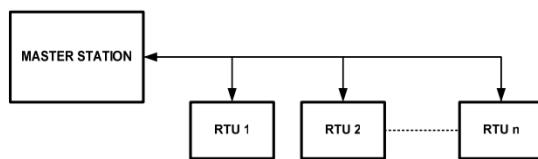


Fig. 0.3 - Single master station, multiple RTU(s) multi-drop circuit

³ Diagramas tomados del documento del Std C37.1™-2007.

⁴ Instituto de Ingeniería Eléctrica y Electrónica, asociación mundial de ingenieros dedicada a la estandarización y el desarrollo en áreas técnicas.

⁵ RTU: Remote Terminal Unit (Unidad Terminal Remota)

Multiples estaciones maestras

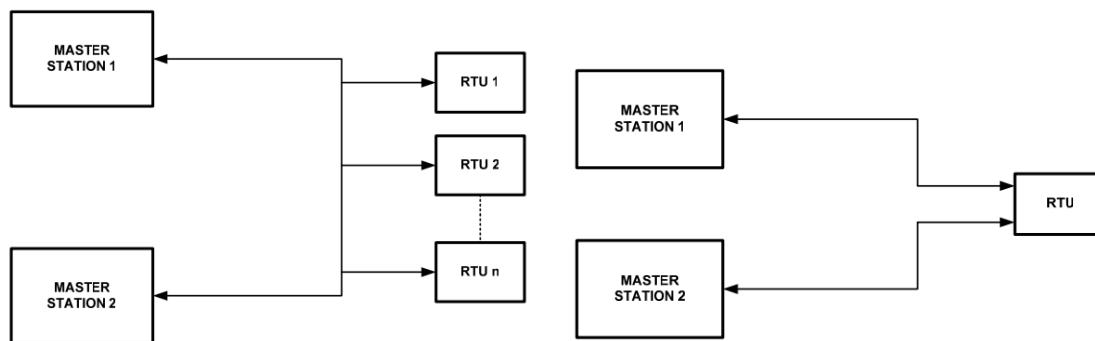


Fig. 0.4 - Dual master station,
multiple RTU, multi-drop circuit

Fig. 0.5 - Master station, single
dual ported RTU, radial circuit

Múltiples Estaciones maestras, múltiples RTUs

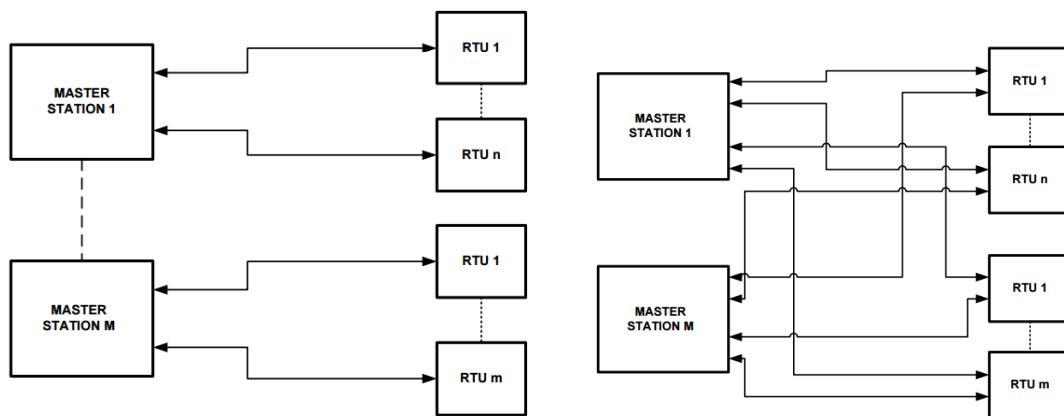


Fig. 0.6 - Multiple master stations,
multiple single ported RTU(s)

Fig. 0.7 - Multiple master
stations, multiple dual ported
RTU(s)

Combinación de sistemas

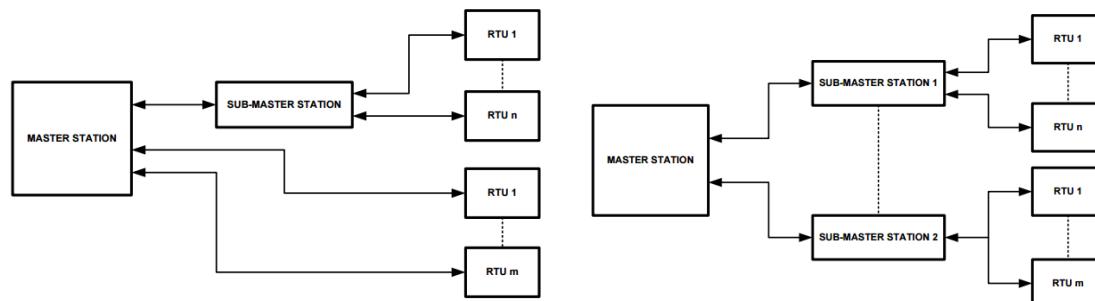


Fig. 0.8 - Single master station,
single sub-master station, multiple
RTU(s)

Fig. 0.9 - Single master station,
multiple sub-master stations,
multiple RTU(s)

Porque implementar funcionalidad Inalámbrica

Muchas organizaciones están adoptando las últimas tecnologías de comunicación inalámbrica para reemplazar ciertas secciones de sus infraestructuras de sistemas SCADA cableadas con equipos inalámbricos para mejorar la fiabilidad y el coste. Las tecnologías inalámbricas proporcionan rentabilidad al control y la transferencia de datos en tiempo real para las industrias que tienen su central de operación localizada en un lugar a distancia y desde allí concentra el manejo del resto de los emplazamientos que le competen.

La implementación de una infraestructura inalámbrica es especialmente beneficiosa para los nuevos centros de producción o bases. La instalación de equipos de conectividad móvil puede reducir drásticamente el costo y el tiempo de instalación, reducir los costos de permisos, y eliminar la apertura de zanjas y conductos destinados al conexionado, al tiempo que minimiza el posible fracaso debido a la degradación del cableado y otros factores ambientales que normalmente los afecta.

Una vez más, la utilización de la tecnología inalámbrica reduce el costo inicial eliminando completamente la necesidad de realizar cableados de larga distancia para lograr conectividad a la vez que previene de futuros gastos ocasionados por imprevistos que solo ocurren con redes cableadas.

Objetivos del proyecto

El proyecto tiene como finalidad el desarrollo y fabricación de nodos de comunicación inalámbricos utilizando electrónica integrada, los cuales permitirán interconectar puntos remotos de un sistema SCADA, con el objeto de realizar el intercambio de datos.

Se busca que el resultado final sea un dispositivo transparente, modular y de bajo costo.

Transparencia

La principal ventaja de esta implementación es que se trata de un sistema transparente, lo cual le da un gran nivel de adaptabilidad al entorno, ya que puede ser integrado a cualquier red SCADA en funcionamiento, puesto que los puntos terminales del sistema SCADA no se enteraran de la intervención de nuestro sistema de nodos los cuales deben ser instalados en reemplazo del cableado tradicional sin necesidad de configuración adicional.

Así, estamos hablando de un punto muy fuerte de nuestros dispositivos, ya que no requiere de ninguna programación extra, lo cual hace que sea una tecnología muy cómoda de adoptar para cualquier aplicación y topología que uno esté utilizando.

El sistema, proveería en su versión final un alcance máximo de hasta 1Km, lo cual nos da un alcance bastante amplio para un sistema distribuido de estas características.

Capítulo 1: Estructura y Funcionalidad de la Solución



Estructura y Funcionalidad

Para llevar a cabo la concreción del proyecto, se realizó el diseño de una solución adecuada en la cual se plantearon los mínimos requisitos para la construcción de un prototipo capaz de demostrar que nuestro sistema cumple con los objetivos planteados.

El objetivo de este capítulo es definir el proyecto per-se.

Arquitectura de la Solución Propuesta

La topología que se eligió para los nodos es de tipo punto-multipunto. Sin embargo, al ser nodos transparentes, esta puede ser modificada según la disposición de los dispositivos del sistema, lo cual nos habla de una solución extremadamente flexible y adaptable para cualquier entorno de trabajo. La topología general de conexiones que adoptaremos nosotros es la expuesta en la Fig. 1.0.

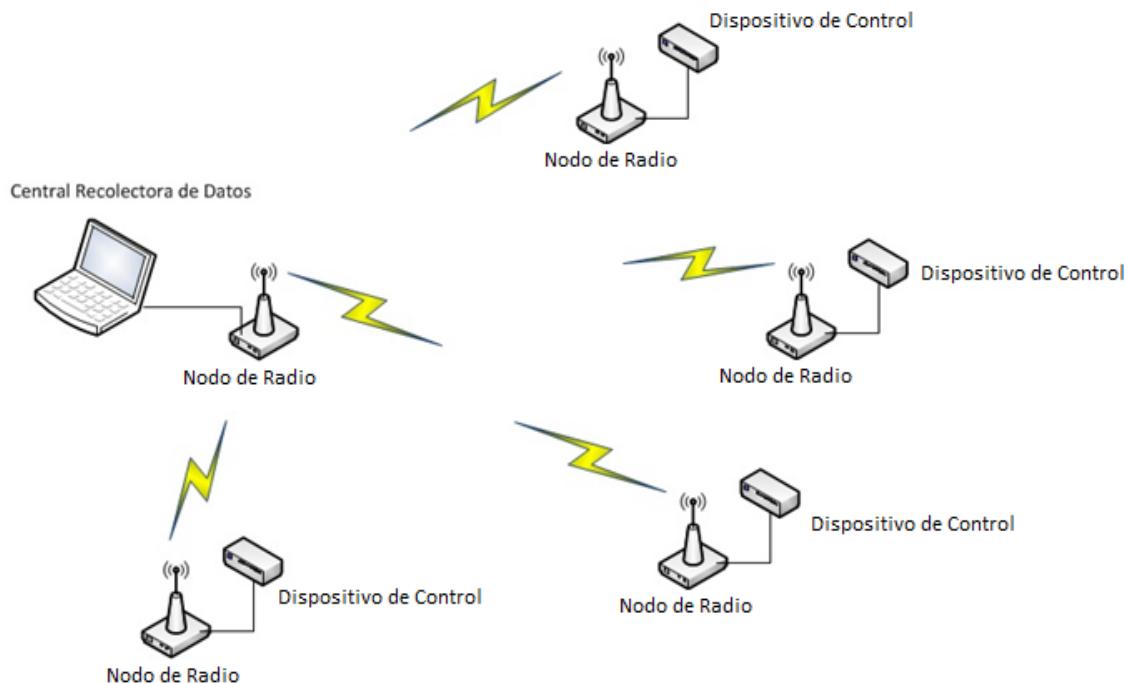


Fig. 1.0 - Topología general

Detalle de la implementación

La implementación objeto de este proyecto es la planteada en el escenario de la Fig. 1.1. a modo de prototipo:

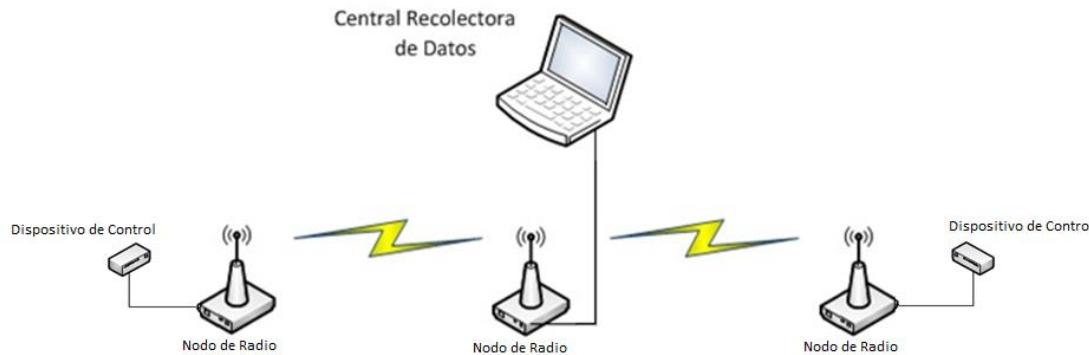


Fig. 1.1 - Topología implementada

Se realizó la construcción de 3 (tres) nodos, los cuales se especificaran con mayor detalle en los siguientes capítulos.

Etapas del proyecto

El proyecto se constituye de nueve etapas:

1. Planteo de la solución.
2. Elección de los componentes a utilizar.
3. Diseño del Hardware (placa)
4. Especificación y compra de los componentes electrónicos.
5. Fabricación de los nodos.
6. Diseño y programación de los nodos.
7. Puesta a punto de la comunicación inalámbrica.
8. Implementación del protocolo de configuración.
9. Pruebas de funcionamiento.

Capítulo 2: Diseño y Fabricación del Hardware



Diseño

El presente capítulo describe el proceso de diseño y fabricación de los 3 nodos que incluye este proyecto, que contiene cada uno, como se definieron, que pasos se siguieron y todo lo relacionado a la construcción de estos.

Especificaciones

Los nodos de comunicación tienen tres partes constitutivas: Microprocesador⁶ – Transceiver⁷ – Sensor de temperatura, además de su alimentación y los componentes necesarios para interconectarlos entre ellos y hacia el exterior: JTAG, RS232, y Antena.

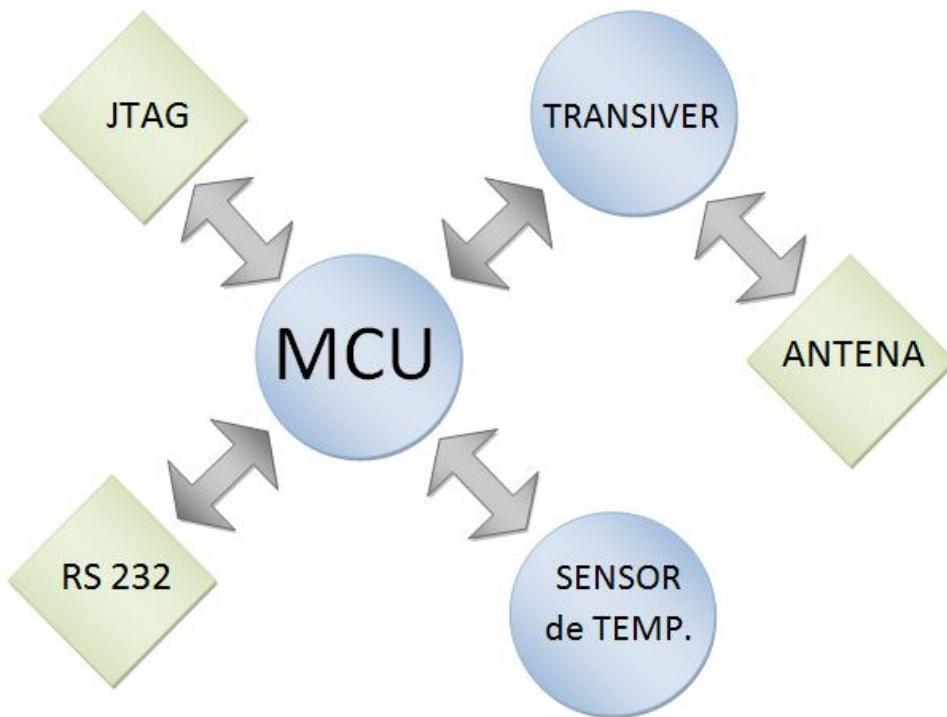


Fig. 2.0 – Diagrama básico del nodo

Descripción de los componentes principales

Dentro de la lista de componentes que comprende cada nodo, podemos observar unos cuantos componentes que juegan los papeles principales dentro del circuito, tanto estructural, como funcionalmente -Microcontrolador, Transiver, Sensor de temperatura- y el resto son componentes pasivos que atienden al correcto funcionamiento de los anteriores; procederemos a describir los primeros para clarificar su funcionamiento y rol dentro de cada placa.

⁶ Chip que contiene una unidad central de procesamiento

⁷ Dispositivo que cuenta con un transmisor y un receptor que comparten parte de la circuitería. Transceptor en español.

Parte 1: El Microcontrolador

Modelo: AT32UC3L064

El AT32UC3L064 es un Microcontrolador basado en la tecnología AVR32 UC RISC. Este es un procesador de alto rendimiento de 32 bits, de tipo RISC, diseñado para aplicaciones embebidas sensibles al costo, con especial énfasis en el bajo consumo de energía, alta densidad de códigos y alto rendimiento.

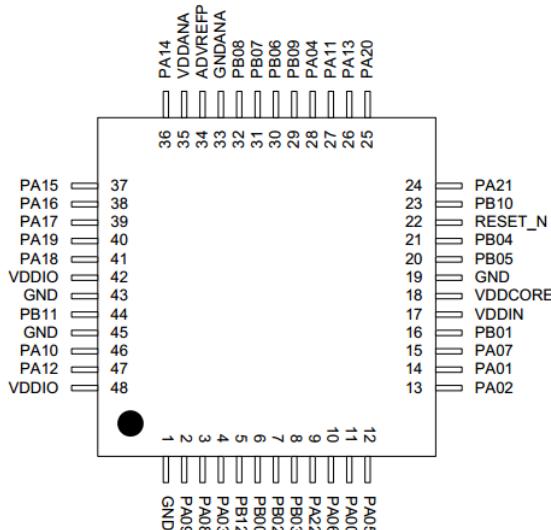


Fig. 2.2 – Pinout del MCU⁸ utilizado

El dispositivo permite una amplia gama de soluciones en las que hay un compromiso entre la funcionalidad y el consumo de energía, dando al usuario la posibilidad de alcanzar el consumo de energía más bajo posible con el conjunto de características adecuadas para la aplicación, lo cual lo hace una excelente elección para nuestro proyecto.

Características

Las características principales del Microcontrolador seleccionado se detallan en el cuadro⁹ de la Fig. 2.3.

El AT32UC3L064 incorpora memorias Flash¹⁰ y SRAM¹¹ en el chip para un acceso seguro y rápido. El controlador de interrupción externa (EIC) permite a ciertos pines de los antes mencionados ser configurados como interrupciones externas. Cada interrupción externa tiene su propia solicitud individual las cuales se pueden enmascarar de forma conveniente al uso que se le dé.

El dispositivo cuenta con varios osciladores, como Frecuencia Digital Locked Loop (DFLL), Oscilador 0 (OSC0), y el oscilador sistema RC (RCSYS), y cualquiera de estos osciladores puede ser usado como reloj del sistema.

⁸ Micro Controller Unit

⁹ Todos los cuadros e imágenes descriptivas de esta sección fueron tomadas del manual del Dispositivo correspondiente.

¹⁰ tipo de memoria informática basada en semiconductores, no volátil y reescribible.

¹¹ Static Random Access Memory, memoria estática de acceso aleatorio (o RAM estática).



Feature	AT32UC3L064	AT32UC3L032	AT32UC3L016
Flash	64KB	32KB	16KB
SRAM	16KB	16KB	8KB
GPIO		36	
High-drive pins		5	
External Interrupts		6	
TWI		2	
USART		4	
Peripheral DMA Channels		12	
Peripheral Event System		1	
SPI		1	
Asynchronous Timers		1	
Timer/Counter Channels		6	
PWM channels		36	
Frequency Meter		1	
Watchdog Timer		1	
Power Manager		1	
Secure Access Unit		1	
Glue Logic Controller		1	
Oscillators	Digital Frequency Locked Loop 40-150MHz (DFLL) Crystal Oscillator 3-16MHz (OSC0) Crystal Oscillator 32KHz (OSC32K) RC Oscillator 120MHz (RC120M) RC Oscillator 115kHz (RCSYS) RC Oscillator 32kHz (RC32K)		
ADC	8-channel 12-bit		
Temperature Sensor	1		
Analog Comparators	8		
Capacitive Touch Module	1		
JTAG	1		
aWire	1		
Max Frequency	50MHz		
Packages	TQFP48/QFN48/TLLGA48		

Fig. 2.3 – Tabla de características del MCU

También cuenta con muchas interfaces de comunicación, como la USART¹², SPI, y TWI, para aplicaciones de comunicación intensiva. Dichas interfaces servirán en este caso para posibilitar la comunicación del Microprocesador con los otros componentes que incluimos en el diseño -Transiver y Sensor de Temperatura- con los cuales se realiza intercambio de datos, además de la comunicación hacia el exterior de la placa por medio del Microprocesador a través de su interface USART hacia el puerto Serial de la PC, utilizando en este caso el estándar RS232¹³. El USART soporta diferentes modos de comunicación, como el “SPI Mode” y el “LinMode”, se utiliza en este caso el primero.

¹² Universal Synchronous/Asynchronous Receiver/Transmitter.

¹³ EIA/TIA RS-232C, es una interfaz que designa una norma para el intercambio de una serie de datos binarios entre un DTE (Data Terminal Equipment) y un DCE (Data Communication Equipment).

Datos adicionales:

- Total de Pines: 48
- CPU: 32-bit AVR
- Cantidad máxima de pins I/O: 36
- Pines para Interrupción Externas: 6
- Package: TQFP48
- Rango de Temperatura: -40 a 85°C
- Tensión de funcionamiento (Vcc): 1.62v a 3.6v

Diagrama de Bloques

Podemos ver a continuación representado el diagrama de bloques del Microprocesador para visualizar mejor su estructura interna:

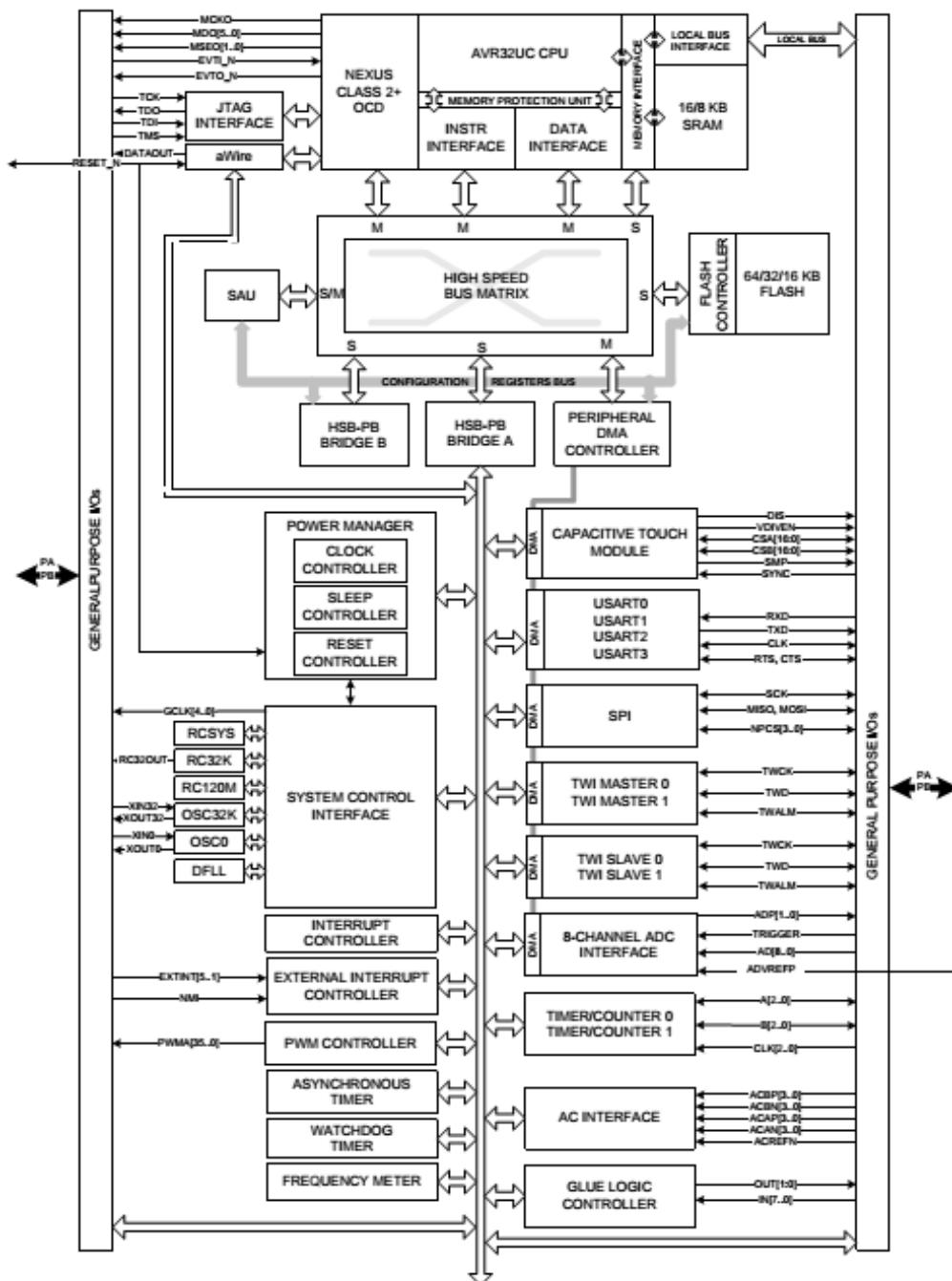


Fig. 2.4 – Diagrama de Bloques

Características Físicas

En cuanto a las características físicas y dimensiones del microchip podemos contemplar en la Fig. 2.5. gráficos descriptivos.

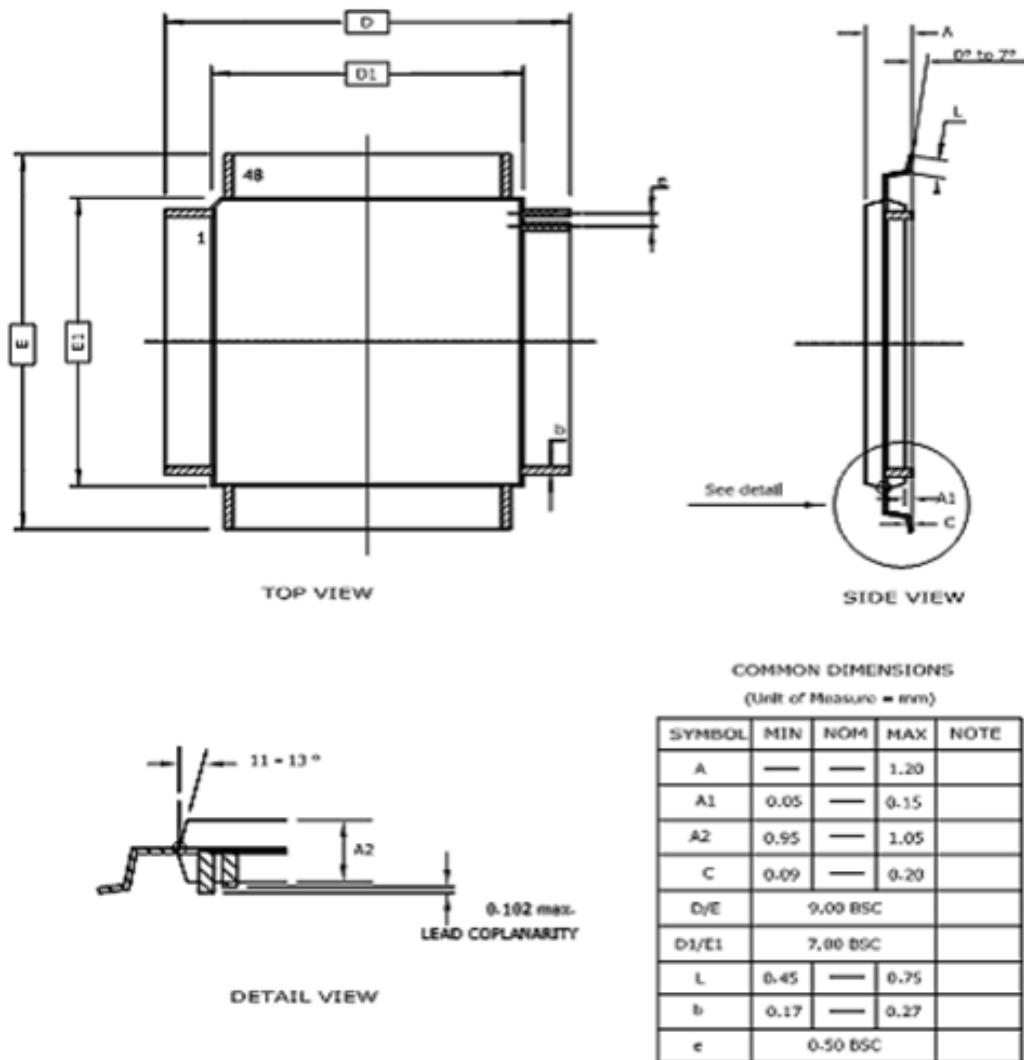


Fig. 2.5 - Características mecánicas del TQFP48

Parte 2: Radio Transceptor

Modelo: AT86RF212B-ZUR

El Circuito integrado de Atmel AT86RF212B es un radio transceptor de bajo consumo de energía, que trabaja en las bandas de 700/800/900MHz especialmente diseñado para trabajar con ZigBee¹⁴/IEEE 802.15.4, 6LoWPAN¹⁵, y aplicaciones que requieren frecuencias de transmisión de datos menores a 1 GHz.

Para las bandas sub-1GHz, todos los esquemas de modulación y velocidades de datos de acuerdo con las normas IEEE 802.15.4-2003, IEEE 802.15.4-2006 , y 802.15.4c-2009 son compatibles. Todos estos se resumen en el estándar IEEE 802.15.4-2011.

El AT86RF212B posee todos los componentes de RF integrados en el chip, excepto las antenas, cristal, y los condensadores de desacoplamiento.

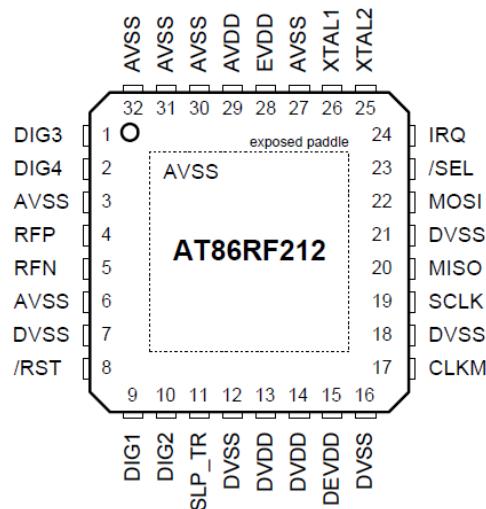


Fig. 2.6 - Pinout Transceiver

Características

Las principales características son:

- SRAM (Kbyte): 0
- EEPROM (Bytes): 0
- Tensión de funcionamiento (Vcc): 1.8 a 3.6v
- Criptografía: AES
- Timers: 0
- Bandas de Frecuencia: 700/800/900MHz
- Data Rate Máximo(Mb/s): 1
- Potencia de Salida (dBm): 10
- Sensibilidad del Receptor (dBm): -110
- Consumo de corriente de recepción (mA): 9.0
- Consumo de corriente de transmisión (mA): 18 a 5dBm
- Enlace (dBm): 120
- Rango de Temperatura: -40 a 85°C

¹⁴ Especificación de un conjunto de protocolos de alto nivel de comunicación inalámbrica basada en el estándar IEEE 802.15.4

¹⁵ Estándar que posibilita el uso de IPv6 sobre redes basadas en el estándar IEEE 802.15.4

Diagrama de Bloques

En la Fig. 2.7. tenemos un gráfico representando el diagrama de bloques del Transceiver para apreciar mejor su estructura interna:

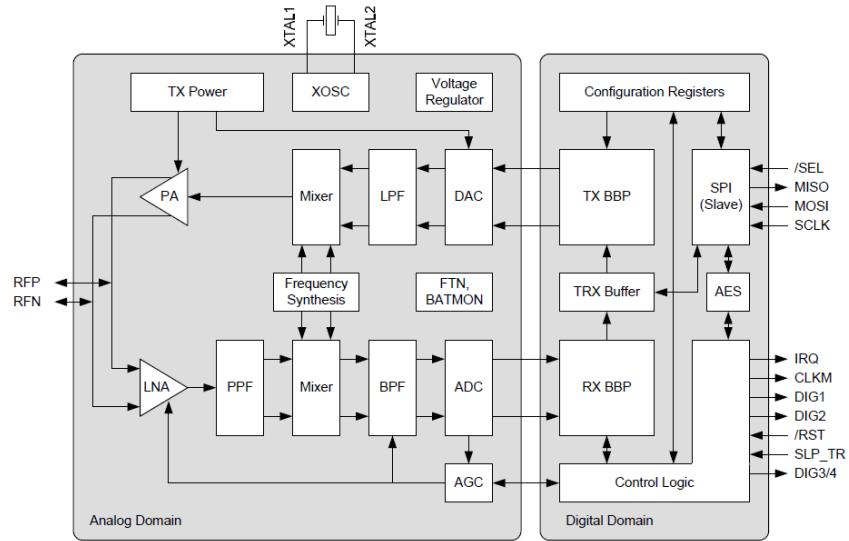


Fig. 2.7 - Diagrama de bloques del transceiver

Circuito Propuesto

Un esquema de aplicación básica del Atmel AT86RF212B con una sola terminal RF es el que se muestra en la Fig. 2.8. sobre el cual nos basamos para hacer las conexiones básicas necesarias para el funcionamiento de este en nuestro diseño.

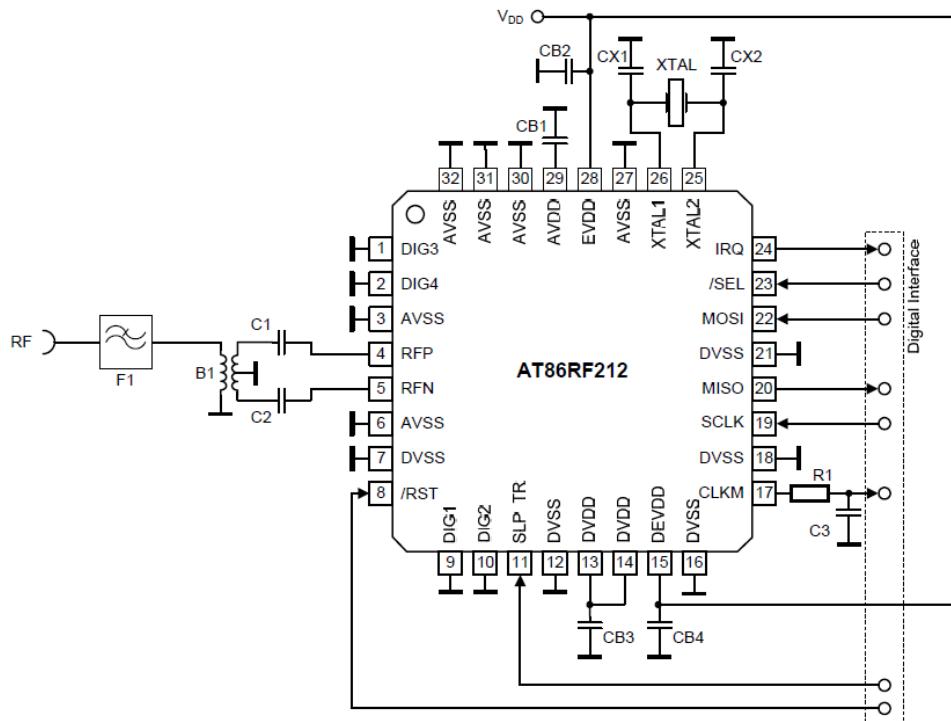


Fig. 2.8 – Conexión recomendada para el Transceiver

La entrada RF de 50Ω de un solo extremo se transforma a RF diferencial con impedancia de 100Ω utilizando el balun B1. Los condensadores C1 y C2 proporcionan acoplamiento de CA de la entrada RF al puerto de RF. Si los conectores en el lateral del balun¹⁶ del diferencial no proporcionan ninguna ruta DC a tierra, los condensadores no son necesarios.

Los condensadores de desacople de la fuente de alimentación (CB2, CB4) están conectados al pin de alimentación analógica externa (EVDD, pin 28) y el conector del DEVDD (pin 15). CB1 y CB3 son capacitores de paso para el integrado analógico y digital de los reguladores de tensión para garantizar un funcionamiento estable. Todos los capacitores de paso deben colocarse lo más cerca como sea posible a los conectores y debe tener una baja resistencia y baja inductancia con la conexión a tierra para lograr el mejor rendimiento.

El cristal (XTAL), los dos condensadores de carga (CX1, CX2) , y los circuitos internos conectados a los pines XTAL1 y XTAL2 forman el oscilador de cristal. Para lograr la mejor la precisión y estabilidad de la frecuencia de referencia, evitando así capacitancias parásitas. Las pistas del cristal deben ser lo más cortas posible y no estar posicionadas en la proximidad de las señales de E/S digital. Esto es especialmente necesario para transmisión de datos a alta velocidad.

La interferencia provocada por señales digitales en los pies del cristal o los conectores de RF puede degradar el rendimiento del sistema. Por lo tanto, se coloca un filtro paso bajo (C3, R1) cerca de la salida del pino CLKM para reducir la emisión de armónicos de señal CLKM. Esto no es necesario si el pin CLKM no se utiliza como fuente de reloj con el Microcontrolador. En ese caso, la salida debe ser desactivada durante la inicialización del dispositivo.

El plano de la placa debe estar separado en cuatro fragmentos independientes: el analógico, el digital, la antena y el plano de tierra.

Hay que tener en cuenta también que los pins DIG1, DIG2, DIG3 y DIG4 están conectados a tierra en el Esquema básico de aplicación.

Siguiendo estas recomendaciones se realizó el conexionado de nuestro diseño y logramos hacer funcionar exitosamente el Transiver y los componentes aledaños en nuestras placas.

Serial Peripheral Interface (SPI)

Serial Peripheral Interface (SPI) es un estándar de comunicaciones, usado principalmente para la transferencia de información entre circuitos integrados en equipos electrónicos. El bus de interfaz de periféricos serie o bus SPI es un estándar para controlar casi cualquier dispositivo electrónico digital que acepte un flujo de bits serie regulado por un reloj (comunicación sincrónica).

La capacidad de comunicación fullduplex hace a este estándar muy simple y eficiente. Algunos dispositivos utilizan el modo full-duplex para implementar un flujo de datos rápido para aplicaciones tales como audio digital, procesamiento de señales digitales, o canales de telecomunicaciones.

¹⁶ Balanced-unbalanced lines transformer, dispositivo conductor que convierte líneas de transmisión no balanceadas en líneas balanceadas.

SPI se utiliza en general para conectar un dispositivo maestro a una variedad de dispositivos periféricos, tales como:

- Sensores: temperatura, presión, ADC, pantallas táctiles, controladores de videojuegos.
- Dispositivos de control: los códec de audio, potenciómetros digitales.
- Lentes de cámara: se montan lentes Canon EF.
- Comunicaciones: Ethernet, USB, USART, CAN, IEEE 802.15.4, IEEE 802.11, videojuegos portátiles.
- Memoria: flash y EEPROM.
- Reloj de tiempo real.
- LCD, a veces incluso para gestión de datos de imágenes.
- Etc.

En nuestro caso, ambos dispositivos (Microcontrolador y Transiver) poseen esta funcionalidad, por lo cual la comunicación entre ellos se realizará utilizando este estándar.

El SPI es un protocolo síncrono. La sincronización y la transmisión de datos se realizan por medio de 4 señales:

- **SCLK (Clock)**: Es el pulso que marca la sincronización. Con cada pulso de este reloj, se lee o se envía un bit.
- **MOSI (Master Output Slave Input)**: Salida de datos del Master y entrada de datos al Slave. También llamada SIMO.
- **MISO (Master Input Slave Output)**: Salida de datos del Slave y entrada al Master. También conocida por SOMI.
- **SS/Select**: Para seleccionar un Slave, o para que el Master le diga al Slave que se active. También llamada SSTE.

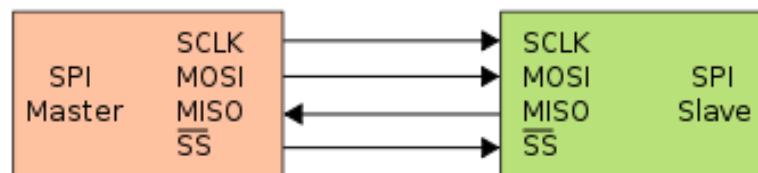


Fig. 2.9 - Diagrama general SPI

El Pin 17 (CLKM) del Transiver puede ser utilizado como una fuente de reloj maestro hacia el Microcontrolador. Si el Microcontrolador envía el SPI (SCLK) directamente desde CLKM (clock maestro), el SPI opera en modo síncrono, si no, en modo asíncrono, como es nuestro caso.

En el modo síncrono, la frecuencia máxima SCLK es de 8 MHz.

En el modo asíncrono, la frecuencia máxima SCLK se limita a 7,5 MHz. La señal en el pin CLKM hacia SCLK no es obligatoria y puede ser deshabilitado para reducir la potencia, el consumo y las emisiones no esenciales.

Conexión con el Microcontrolador

El Transceiver se comunica con el Microcontrolador para que este transmita y reciba los datos inalámbricamente, a través de la interfaz SPI que poseen ambos componentes.

El detalle de las conexiones está expuesto en el diagrama de la Fig. 2.10.:

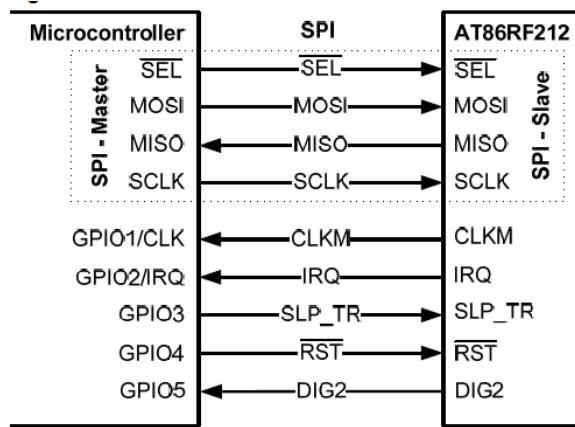


Fig. 2.10 – Conexionado pines microprocesador-transceiver

En este caso se usa, el Microcontrolador de la familia AVR de Atmel con su interfaz SPI como maestro, directamente conectado a la interfaz SPI del AT86RF212 como esclavo. La señales de control adicionales están conectados a la interfaz GPIO / IRQ del Microcontrolador.

La tabla de la Fig. 2.11. presenta las señales de E/ S del transceptor de radio:

Signal	Description
/SEL	SPI select signal, active low
MOSI	SPI data (Master Output, Slave Input) signal
MISO	SPI data (Master Input, Slave Output) signal
SCLK	SPI clock signal
CLKM	Clock output (refer to section 7.7.4), usable as <ul style="list-style-type: none"> - microcontroller clock source - high precision timing reference - MAC timer reference.
IRQ	Interrupt request signal, further used as <ul style="list-style-type: none"> - Frame Buffer Empty indicator; refer to section 9.6.
SLP_TR	Multi purpose control signal (refer to section 4.6): <ul style="list-style-type: none"> - Sleep/Wakeup - TX start - disable/enable CLKM
/RST	AT86RF212 reset signal; active low
DIG2	Multi purpose control signal, amongst others to signal the reception of a frame; refer to section 9.5.

Fig. 2.11 – Tabla de señales del SPI

Intercambio de datos por SPI

El SPI se basa en un protocolo orientado a bytes y la comunicación es siempre bidireccional entre el maestro y el esclavo. Una descripción breve de cómo se produce el intercambio de datos utilizando este protocolo sería la siguiente:

El maestro SPI inicia la transferencia con / SEL = L, y luego genera ocho ciclos de reloj SPI para transferir un byte en el transceptor de radio (a través de MOSI). Al mismo tiempo, el esclavo transmite un byte al maestro (a través de MISO) de la misma manera. Cuando el maestro quiere recibir un byte de datos del esclavo, también debe transmitir un byte para el esclavo. Todos los bytes se transfieren con MSB primero. Una transacción SPI se termina con / SEL = H.

El nivel de señal adecuado debe ser garantizado por el dispositivo maestro o por una resistencia pull-up externa. La señal debe ser estable antes y después del flanco ascendente de SCLK.

Este modo de funcionamiento de SPI se conoce comúnmente como "SPI Mode 0".

MEF del Transiver

Existe una maquina de estado finito representativa de los estados que recorre el transmisor RF, la representamos en el grafico¹⁷ de la Fig. 2.12.

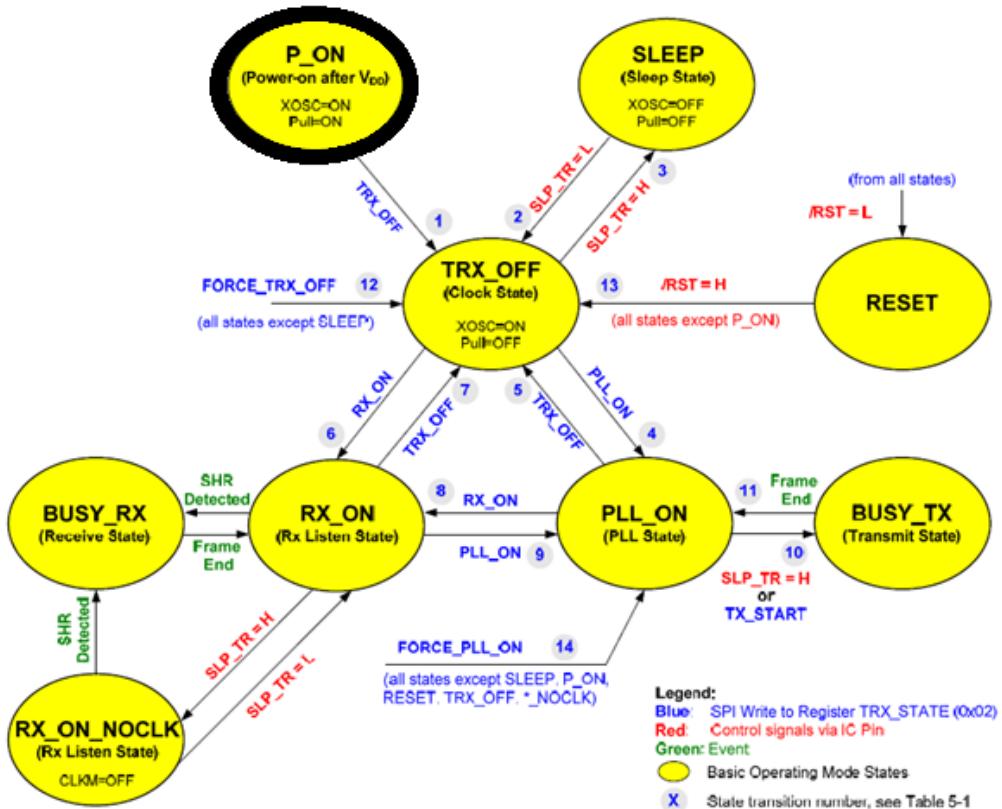


Fig. 2.12 - MEF del AT86RF212B

¹⁷ Todos los cuadros e imágenes descriptivas de esta sección fueron tomadas del manual del Dispositivo correspondiente.

Descripción de los estados:

P_ON – Power-On after VDD

Cuando la tensión de alimentación externa (VDD) se aplica al AT86RF212B, el radio transceptor pasa al estado P_ON. Todas las entradas digitales se ponen en marcha durante este estado que es la puerta de entrada hacia los demás.

SLEEP – Sleep State

En el estado SLEEP, el transceptor de radio está desactivado. El transceptor de radio reduce el consumo a la corriente de fuga, más una corriente muy baja para la más baja potencia del regulador. Este regulador proporciona la tensión de alimentación a los registros a preservar sus contenidos.

A este estado de suspensión sólo se puede acceder desde TRX_OFF, a través de un SLP_TR = H.

Si CLKM está habilitada con velocidades de reloj superiores a 250kHz, se entra en el estado SLEEP 35 ciclos después de un flanco ascendente en el pin 11 (SLP_TR). En ese momento se apaga CLKM. Si la salida CLKM ya está apagado, el estado SLEEP se introduce inmediatamente.

Mediante SLP_TR = L devuelve el transceptor de radio de nuevo al estado TRX_OFF. Durante estado SLEEP el contenido del registro de transceptor de radio y el contenido del registro de AES siguen siendo válidas, mientras que el contenido del Frame Buffer se pierde.

Con un /RST = L en el estado SLEEP también devuelve el transceptor de radio a estado TRX_OFF, y pero esta vez establece todos los registros a sus valores predeterminados. Las excepciones son los bits de registro CLKM_CTRL. Estos requieren un tratamiento específico.

TRX_OFF – Clock State

En TRX_OFF el oscilador de cristal se está ejecutando y el reloj maestro está disponible. La interfaz SPI y el regulador de voltaje digital están activados, por lo tanto los registros del transceptor, el Frame Buffer y motor de seguridad (AES) son accesibles.

En contraste con el estado P_ON, el pull-up y la configuración está desactivada.

PLL_ON – PLL State

Entrar en el estado PLL_ON desde TRX_OFF permite encender el regulador de voltaje analógico (AVREG) primero, a menos que ya está encendido. Despues de que el regulador de tensión esté fijo, el sintetizador de frecuencia PLL está activado. Cuando el PLL se ha estabilizado en la frecuencia a un canal definido por el registro bits de canal PHY_CC_CCA o repartido en CC_NUMBER y CC_BAND, un bloqueo PLL se indica mediante la emisión de una interrupción IRQ_0 (PLL_LOCK).

Si un comando RX_ON se emite en el estado de PLL_ON, el receptor se activa inmediatamente.

Si el PLL no se ha resuelto antes del cambio de estado, incluso si el bits de registro TRX_STATUS indica RX_ON, la recepción sólo puede comenzar una vez que el PLL se ha bloqueado.

El estado PLL_ON corresponde al estado TX_ON en IEEE 802.15.4.

RX_ON and BUSY_RX – RX Listen and Receive State

En el estado de RX_ON el receptor está en el modo de sondeo de datos de RX y el sintetizador PLL está bloqueado a su frecuencia pre-programada.

En el Atmel AT86RF212B el modo de recepción está separado internamente en estado RX_ON y Estado BUSY_RX. En ambos estados, el receptor y el sintetizador de frecuencia PLL están habilitados.

Durante el estado RX_ON, el receptor recibe las tramas entrantes. Después de detectar una cabecera de sincronización válida (SHR), el AT86RF212B entra automáticamente en estado BUSY_RX. La recepción de una cabecera PHY válida (PHR) genera un IRQ_2 (RX_START) si está habilitado.

Durante la recepción PSDU, los datos de la trama se almacenan continuamente en el Frame Buffer hasta que se recibe el último byte. La finalización de la recepción de tramas se indica por un IRQ_3 interrupción (TRX_END) y el transceptor de radio vuelve a entrar en el estado RX_ON. Al mismo tiempo el bit de registro RX_CRC_VALID se actualiza con el resultado de la verificación FCS. Las tramas recibidas se pasan a la unidad de filtrado de trama.

RX_ON_NOCLK – RX Listen State without CLKM

En el estado de RX_ON_NOCLK el receptor está en el modo de sondeo de datos RX con la salida CLKM deshabilitada.

Si el transceptor de radio está a la escucha para una trama entrante y el microcontrolador no está ejecutando una aplicación, puede ser alimentado en menor medida para disminuir el total del consumo de energía del sistema.

Este estado sólo se puede entrar por el pin 11 (SLP_TR) = H, mientras que el radio transceptor está en estado RX_ON. El Pin 17 (CLKM) estará desactivado 35 ciclos después del flanco ascendente en el pin 11 (SLP_TR). Esto permite que el microcontrolador pueda completar su secuencia de apagado.

Una vez en el estado RX_ON_NOCLK un encabezado SHR válida desencadena una transición de estado hacia BUSY_RX. La recepción de una trama se indicará al microcontrolador por una interrupción que indica el estado de recepción. CLKM se enciende de nuevo, y el radio transceptor pasa al estado BUSY_RX. Cuando usas RX_ON_NOCLK, es esencial al menos una petición de interrupción que indica el estado de recepción.

Después de recibir, la transacción se ha completado, el transceptor de radio entra en el estado RX_ON. El transceptor de radio sólo vuelve a entrar en el estado RX_ON_NOCLK cuando el siguiente flanco ascendente del pin 11 (SLP_TR) se produce.

Si el AT86RF212B está en el estado RX_ON_NOCLK y el pin 11 (SLP_TR) se pone a lógico bajo, este entra en el estado RX_ON y empieza a alimentar el reloj en el pin 17 (CLKM) de nuevo.

BUSY_TX – Transmit State

En el estado BUSY_TX AT86RF212B está en el estado de transmisión de datos.

Una transmisión sólo puede iniciarse desde el estado PLL_ON. La transmisión puede ser iniciada ya sea por:

- Un flanco ascendente en el pin 11 (SLP_TR), o
- Un comando TX_START a través del SPI para registrar los bits TRX_CMD.

En cualquiera de estos casos el transceptor de radio entra en estado BUSY_TX.

Durante la transición al estado BUSY_TX, la frecuencia del PLL se desplaza a la frecuencia de transmisión. En caso de que el PHR indique una longitud de trama cero, la transmisión es abortada inmediatamente después del campo de PHR.

Después de que la transmisión se ha completado, el AT86RF212B apaga automáticamente de la etapa de potencia, genera una interrupción IRQ_3 (TRX_END), y vuelve a estado PLL_ON.

RESET State

El estado de RESET se utiliza para retroceder la máquina del Estado y restablecer todos los registros de Atmel AT86RF212B a sus valores predeterminados; a excepciones de los bits de registro CLK_M_CTRL.

Una vez en el estado de RESET el dispositivo entra en el estado TRX_OFF luego de un alto en el pin 8 (/ RST) = H.

El restablecimiento se activa con un bajo en el pin 8 (/ RST) = L y luego un / RST = H. El impulso de reposición debe tener una longitud de tiempo mínima definida como t10.

Parte 3: Sensor de temperatura

Modelo: AT30TSE758A-SS8M-T

Interface Type: I2C/SMBus

Density: 8Kb

Operating Voltage (Vcc): 1.7 to 5.5

Resolution (Bit): User selectable 9-12

Temp. Range (deg C): -55 to 125

NVM Registers: Yes

I/O Pins: 8

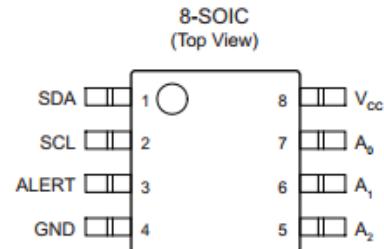


Fig. 2.13 - Pinout Sensor de Temperatura¹⁸

El Atmel AT30TSE758A es un dispositivo de monitorización de la temperatura completa, y precisa, diseñado para su uso en una variedad de aplicaciones que requieren medición de las temperaturas locales como una parte integral de la función y / o la fiabilidad del sistema.

Este tipo de dispositivos combinan un sensor de alta precisión de temperatura digital, alarmas de temperatura alta y baja programable y SMBus (System Management Bus) interfaz en serie compatibles, en un solo paquete compacto. El sensor de temperatura puede medir temperaturas superiores a -55 ° C hasta + 125 ° C y tiene una precisión típica de ± 0.5 ° C de 0 ° C a + 85 ° C.

El resultado de las mediciones de temperatura digitalizados se almacenan en uno de los registros internos, que es legible en cualquier momento a través de la interfaz de serie del dispositivo. El AT30TSE758A utiliza registros internos, programables por el usuario, flexibles para configurar el rendimiento del sensor de temperatura y la respuesta a condiciones de alta y baja temperatura.

El dispositivo también contiene un conjunto de Registros no volátiles para mantener las opciones de configuración y límite de temperatura, incluso después de que el dispositivo ha sido apagado y encendido, eliminando así la necesidad de que el dispositivo sea reconfigurado después de cada operación de encendido. Esta flexibilidad permite al dispositivo funcionar de forma autónoma y no depender de un controlador para su continua configuración.

Además, contiene una EEPROM de 8Kb que se puede utilizar para almacenar datos de configuración del sistema de usuario y preferencias vitales. Esta característica

¹⁸ Todos los cuadros e imágenes descriptivas de esta sección fueron tomadas del manual del Dispositivo correspondiente.

adicional permite un ahorro de espacio en la placa y el costo componente de aplicación. Posee además una salida de alarma dedicada que se activa si la medición de temperatura es superior a la temperatura definida por el usuario. Para reducir el consumo y ahorrar energía, cuenta con un modo que apaga todos los circuitos internos, excepto para el restablecimiento interno de encendido (POR) y circuitos de interfaz de serie. El dispositivo también se puede configurar para power-up en el modo de apagado para asegurar que el dispositivo permanece en un estado de baja potencia hasta que el usuario desea realizar mediciones de temperatura.

El AT30TSE758A está calibrado de fábrica y no requiere componentes externos para medir la temperatura. Con su flexibilidad y alto grado de precisión, es ideal para las mediciones de temperatura extendidas en una amplia variedad de comunicaciones, ordenadores de consumo, industriales, aplicaciones varias, y de instrumentación ambientales, perfecto para responder a las necesidades de este proyecto.

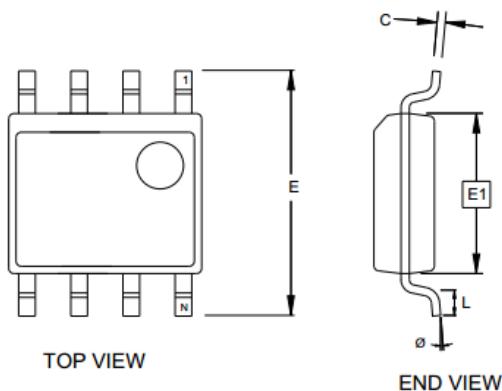


Fig. 2.14 - Medidas del sensor de temperatura (1)

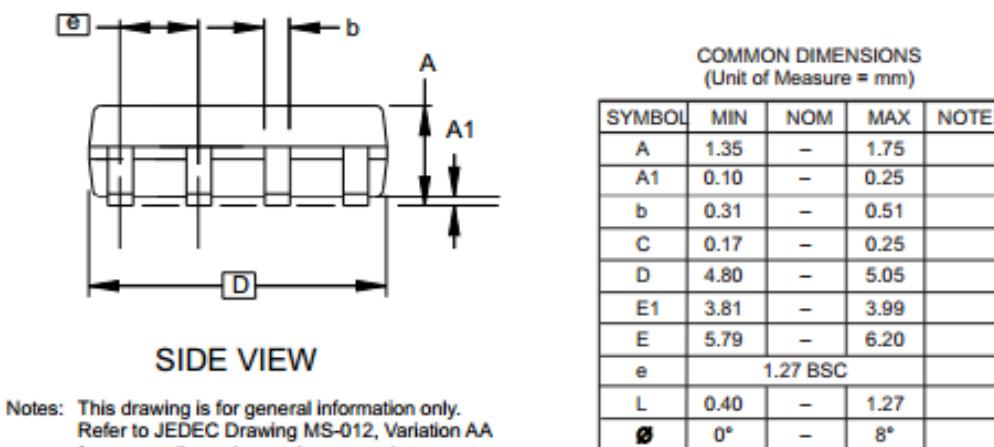


Fig. 2.15 - Medidas del sensor de temperatura (2)

La incorporación de este elemento en los nodos es en parte para monitorear la temperatura a la que el dispositivo se desempeña, puesto que los fabricantes aseguran el buen funcionamiento de sus dispositivos dentro de cierto rango de temperatura, con este elemento se podría evitar el envío de datos no confiables a raíz de los efectos de la temperatura sobre el equipo.

Esquemáticos

Los esquemáticos para el funcionamiento de los nodos fueron diseñados con Altium Designer.

Altium es un líder mundial en el desarrollo y suministro de diseños automáticos electrónicos para escritorio EDA y herramientas de diseño para trabajo bajo ambiente Windows.

Desde la fundación de la compañía en 1985 y el lanzamiento de la primera herramienta EDA para Windows a nivel mundial en 1991,

Altium ha continuado aplicando los más avanzados métodos de diseño de software para ofrecer un software potente, fácil de usar y económico para ingenieros y diseñadores electrónicos alrededor del mundo.



Características del Software

Entre las características del Altium Designer podemos destacar:

Diseño de PCB

Altium Designer ha unificado el diseño de la plataforma física con el diseño de tarjeta de circuito impreso, con soporte para lógica programable. Esto proporciona un sistema de desarrollo totalmente unificado que puede desplegarse a través de todos los elementos del proceso de diseño de productos electrónicos.

Gestión de librerías

Elegir un componente obsoleto o fuera de stock puede dar lugar a la producción de largos y costosos retrasos. Altium Designer ofrece una amplia gama de herramientas de gestión de datos y recursos de información que le permiten mantener el control sobre el uso de partes.

Diseño para fabricación

Altium Designer ayuda a reducir la brecha entre el diseño y fabricación, y le permite administrar de forma activa la generación y verificación de todos los datos de fabricación, ahorrando tiempo y minimizando los costosos errores durante el flujo de diseño.

Dispositivos programables

Altium Designer es la única herramienta que permite explotar plenamente el potencial que ofrecen hoy los dispositivos programables, al unificar el diseño de FPGAs, el desarrollo de software y el diseño de PCBs, en una sola plataforma.

Diseño Unificado de FPGA/PCB

Los dispositivos programables son cada vez más usados en desarrollo electrónico. Este tipo de dispositivos abren nuevas posibilidades de diseño y aportan beneficios significativos para el proceso de diseño, lo que permite que la complejidad funcional se traslade de dispositivos discretos cableados al ámbito de dispositivos programables.

Gestión de todo el proceso de desarrollo

Altium Designer unifica todo el proceso de diseño y permite gestionar todos los aspectos del desarrollo dentro de un único entorno de diseño, y ofrece una infraestructura de administración de proyectos y documentos unificada que soporta la convergencia de diseños de tradicionalmente disciplinas separadas.

Interfaz de diseño

El software posee una interfaz con barras de herramientas varias que posibilitan el trabajo en él:

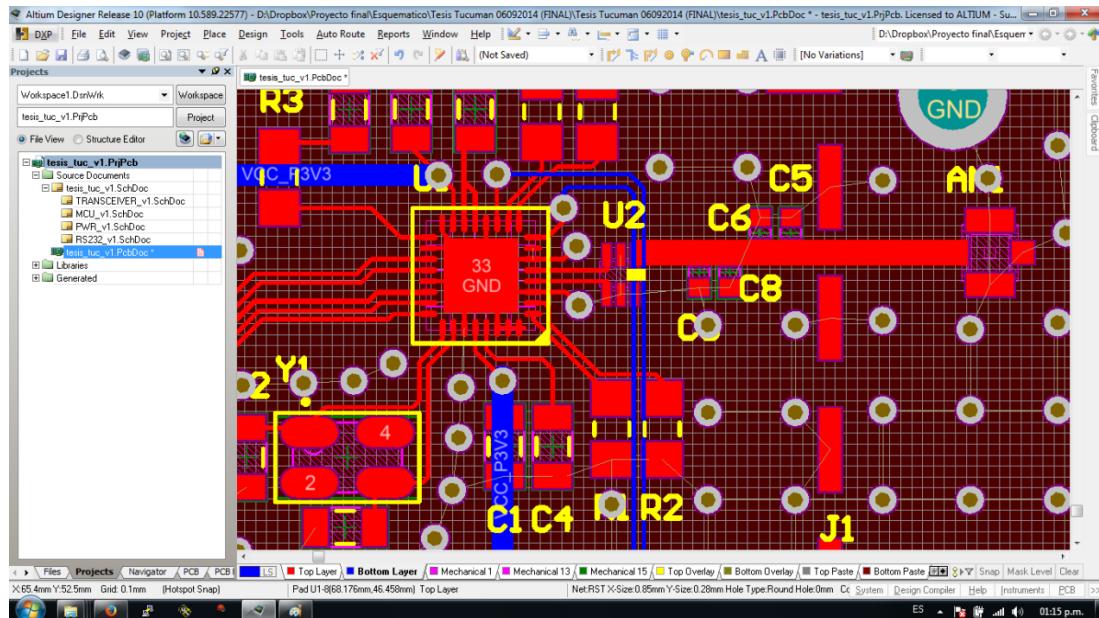


Fig. 2.16 - Captura de pantalla con proyecto nuestro de fondo

Gracias a sus destacadas características, fue posible realizar el diseño integral del hardware, que consiste en una sola placa idéntica para todos los nodos.

Vista 3D de la placa

Con la ayuda de este software y gracias a su funcionalidad correspondiente, generamos una vista 3D de nuestra placa, la podemos ver en la Fig. 2.17.:

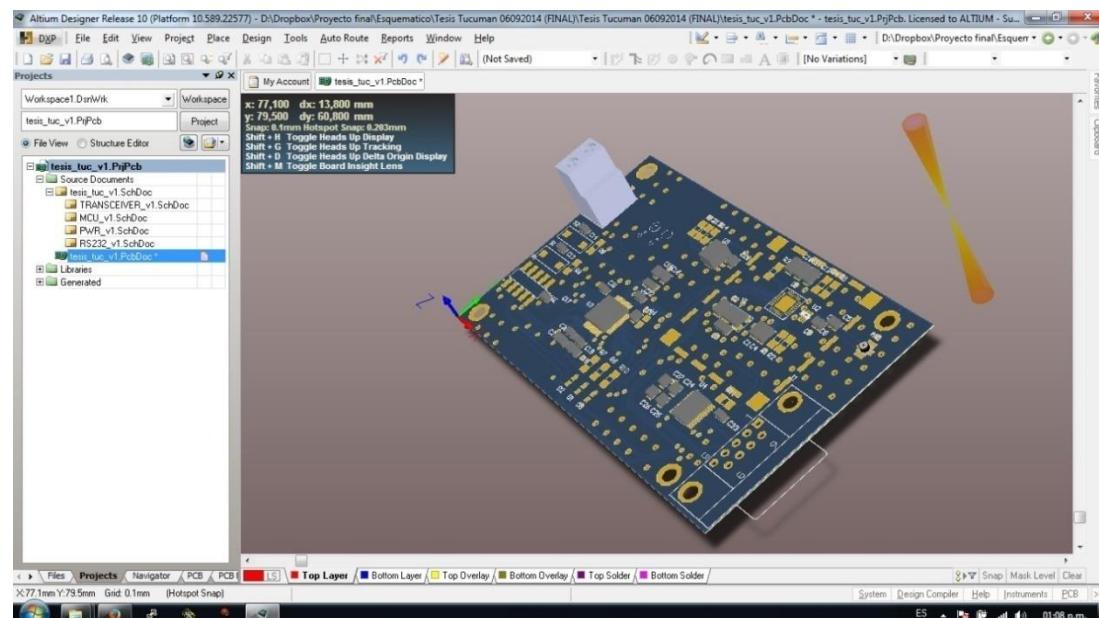


Fig. 2.17 – Vista 3D de la placa

Conexionado

Los esquemas de conexionado de las placas se encuentran en el Anexo II de este informe.

Plaquetas

Las plaquetas tienen el mismo impreso para todos los nodos y es la representada en la Fig.2.28.

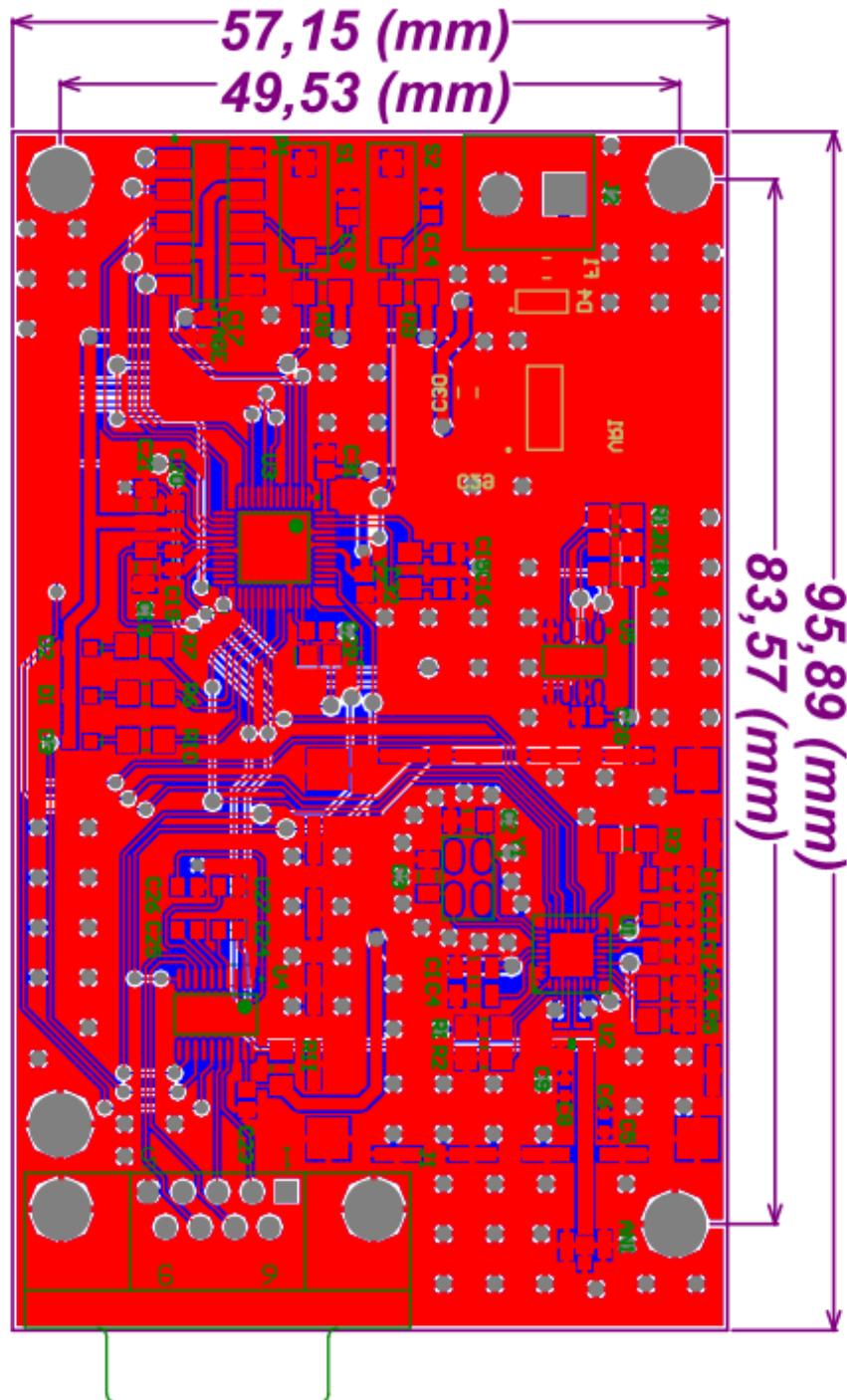


Fig. 2.28 – Detalle de plaqueta

Las placas están hechas con un sustrato de fibra de vidrio FR4, los datos específicos son:

- Espesor del cobre: 35um
- Espesor de la placa: 2mm
- Dieléctrico FR4: 4.5

Las pistas más pequeñas que podemos encontrar son de 0,25 mm, que es el ancho de las patas del Microcontrolador las cuales tienen un paso de 0,5mm.

Componentes

Para la fabricación de los nodos se realizó la compra de componentes electrónicos seleccionados por nosotros, acorde a la disponibilidad del proveedor y las necesidades del proyecto.

La compra se llevó a cabo con la intervención de la gente de GN Ingeniería en la parte de gestión de la compra. El proveedor elegido fue DigiKey¹⁹, uno de los más renombrados proveedores de partes electrónicas.

Así es que la lista de materiales comprados es la detallada en el Anexo I de este Informe.

Proceso de Compra

El proceso de compra, consistió en, una vez decidido el proveedor, realizar la apertura de una cuenta de cliente, sobre la cual se confecciona el pedido utilizando la interfaz que provee el sitio.

Se arma lo que se llama BOM (según sus siglas en inglés de 'Bill Of Materials'), que consiste en una lista similar a la tabla anteriormente presentada, donde se especifica para cada componente pedido, el código de fabricante, el código del proveedor (en este caso DigiKey) y la cantidad a pedir.

Una vez confeccionada la BOM, comprobando la disponibilidad de todos los componentes, se procede a realizar la compra, que en nuestro caso fue manejada por GN Ingeniería para facilitar los trámites, ya que ellos son importadores registrados y están muy habituados en hacer este tipo de transacciones.

Resultado Final

En las Fig.2.29 y 2.30 tenemos imágenes de la placa terminada con algunos indicadores visuales de las áreas representativas de los componentes.

En la vista superior de la placa (Fig. 2.29) podemos observar el detalle de las áreas destacadas, siendo estas las principales del conjunto.

- Área de RF (Transceiver y antena)
- Microprocesador (y componentes necesarios)
- Conexión Serial (RS232- conector DB9)
- Sensor de temperatura

¹⁹ <http://www.digikey.com/>

- JTAG²⁰ (para conectar con el programador hacia la PC en función de depurar el código)
- Además:
 - 3 LED²¹s para poder tener un indicador visual del funcionamiento.
 - 2 pulsadores para implementar aplicaciones varias.

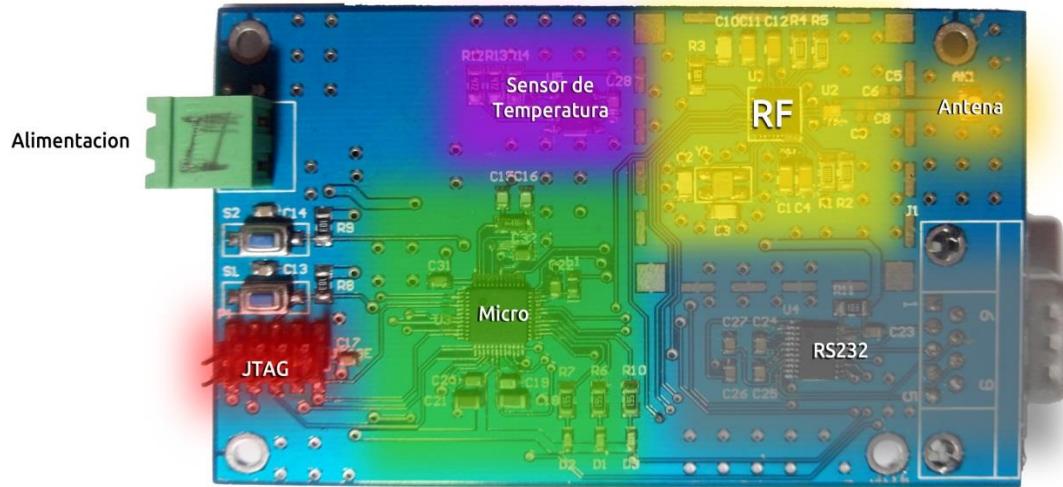


Fig. 2.29 – Vista superior de plaqueta

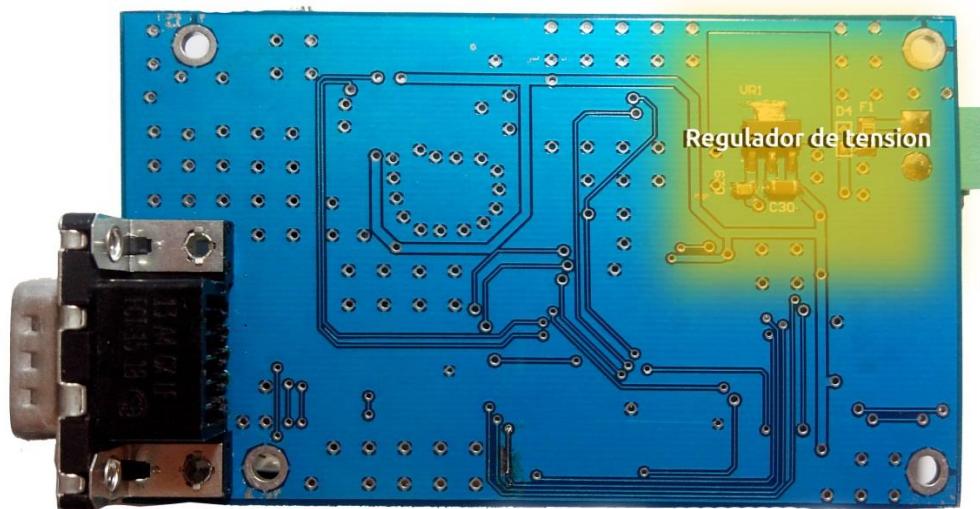


Fig. 2.30 – Vista inferior de plaqueta

²⁰acrónimo para Joint Test Action Group, es el nombre común utilizado para la norma IEEE 1149.1 titulada Standard Test Access Port and Boundary-Scan Architecture para test access ports utilizada para testear PCBs utilizando escaneo de límites.

²¹acrónimo inglés LED, light-emitting diode: 'diodo emisor de luz'.

Capítulo 3: Protocolo de Configuración



Descripción

Se hizo un protocolo de comunicación entre “Terminal Configurador” - ‘Nodo’ mediante el puerto serial RS232 con el fin de proveer comandos para la configuración del nodo de una forma más uniforme y transparente al usuario. Este ‘Terminal Configurador’ en este caso es una PC, pero podría ser cualquier dispositivo con conexión serial que respete el protocolo definido a continuación.

El protocolo consiste en un paquete que al ser detectado por el nodo, es procesado de una manera diferente a un paquete de datos.

Esta situación lo podemos ver en el Diagrama de flujo de la Fig. 4.0. que al detectar la trama de configuración llama a un subprograma que la atiende:

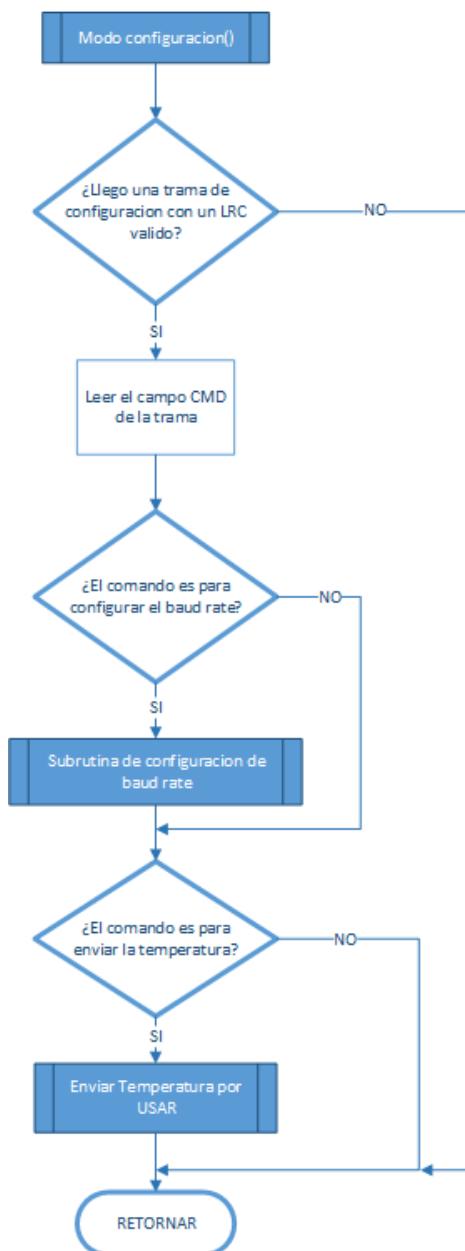


Fig. 4.0 – Diagrama de flujo general del modo configuración

Cuando se inicia el subprograma de configuración, lee la trama recibida y responde a las necesidades según el comando, dicho funcionamiento varía en cada caso, esto se describirá en mayor detalle más adelante.

Con la finalidad de que esta detección se lleve a cabo, se utiliza un paquete especial, de manera que al leer el preámbulo, el nodo detecte que es una trama de configuración.

Para definir la composición de la trama del protocolo, nos basamos en teorías de protocolos existentes estudiadas a lo largo de la carrera, y los nombres de los campos los adoptamos de los caracteres de control ASCII, equiparando sus funciones con las que cumplen los respectivos campos en el marco de este protocolo.

Caracteres ASCII de control		Caracteres ASCII imprimibles		ASCII extendido (Página de código 437)	
00	NULL (carácter nulo)	32	espacio	128	ç
01	SOH (inicio encabezado)	33	!	129	ü
02	STX (inicio texto)	34	"	130	é
03	ETX (fin de texto)	35	#	131	â
04	EOT (fin transmisión)	36	\$	132	ã
05	ENQ (consulta)	37	%	133	à
06	ACK (reconocimiento)	38	&	134	â
07	BEL (timbre)	39	'	135	ç
08	BS (retroceso)	40	(136	ê
09	HT (tab horizontal)	41)	137	ë
10	LF (nueva línea)	42	*	138	é
11	VT (tab vertical)	43	+	139	í
12	FF (nueva página)	44	,	140	î
13	CR (retorno de carro)	45	-	141	í
14	SO (desplaza afuera)	46	.	142	ä
15	SI (desplaza adentro)	47	/	143	å
16	DLE (esc.vínculo datos)	48	0	144	é
17	DC1 (control disp. 1)	49	1	145	æ
18	DC2 (control disp. 2)	50	2	146	æ
19	DC3 (control disp. 3)	51	3	147	ô
20	DC4 (control disp. 4)	52	4	148	ö
21	NAK (conf. negativa)	53	5	149	ò
22	SYN (inactividad sinc)	54	6	150	ú
23	ETB (fin bloque trans)	55	7	151	ù
24	CAN (cancelar)	56	8	152	ÿ
25	EM (fin del medio)	57	9	153	ó
26	SUB (sustitución)	58	:	154	û
27	ESC (escape)	59	:	155	ø
28	FS (sep. archivos)	60	<	156	£
29	GS (sep. grupos)	61	=	157	ø
30	RS (sep. registros)	62	>	158	×
31	US (sep. unidades)	63	?	159	f
127	DEL (suprimir)		95	191	—

Fig. 4.1 – Tabla ASCII

El formato del paquete de configuración lo representamos en la Fig. 4.2.:

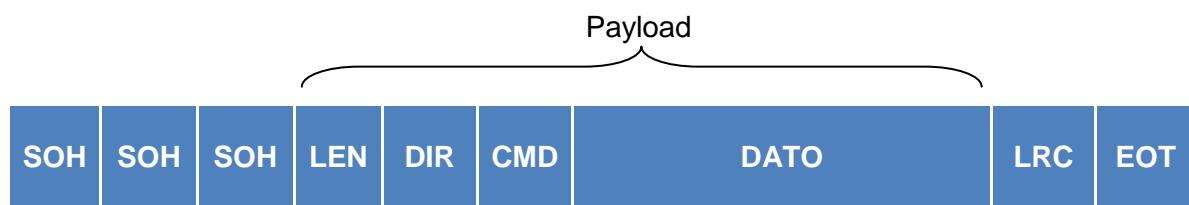


Fig. 4.2 – Trama de configuración

Descripción de los campos:

- **SOH**: Inicio de encabezado - Start of Heading -
- **LEN**: Largo de la trama - Length - (desde DIR hasta el final del DATO)
- **DIR**: Dirección del nodo destino
- **CMD**: Comando
- **DATO**: Carga útil - lo necesario según el comando -
- **LRC**: Verificación de Redundancia Longitudinal como técnica de comprobación de Integridad de los Datos - Longitudinal Redundancy Check -
- **EOT**: Fin de Transmisión - End of Transmission -

Cada campo tiene un tamaño de 1 byte, excepto por el campo “Dato” que es variable y depende del comando que se esté ejecutando y las necesidades de este.

El tamaño total del paquete por lo tanto, dependerá del tamaño del campo dato. El tamaño mínimo sería de 7 bytes, el cual se daría en el caso de un comando que no posea ningún dato extra aparte del comando (CMD), por ejemplo: “dame temperatura” que no necesita pasar ningún parámetro extra.

Existe la posibilidad de crear 256 comandos diferentes, cada uno con sus apropiadas características según las necesidades de la función que cumpla.

Para agregar confiabilidad al protocolo, se agregó el campo LRC que consiste en un chequeo por coincidencia en el receptor, utilizando el resultado de aplicar la operación XOR a cada uno de los campos, desde LEN hasta DATO, uno seguido del otro, el resultado de esta serie de operaciones es lo que contiene finalmente el campo LEN.

El cálculo de este campo se hace por primera vez antes de enviar la trama, se envía el resultado dentro de la trama, luego se calcula una vez más en el receptor a medida que va recibiendo las partes de la trama; el resultado del segundo cálculo se compara con el recibido en el campo LEN, de ahí que si hay coincidencia estamos leyendo datos correctos o no.

Podemos representar este proceso con el diagrama de la Fig. 4.3.:

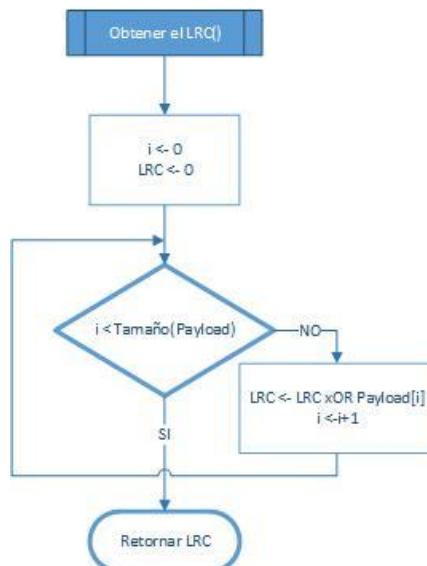


Fig. 4.3 – Diagrama de flujo cálculo de LRC

El campo Dirección, si bien no tiene funcionalidad en el código implementado en este caso porque la configuración la hacemos in-situ (es decir, PC conectada directamente por puerto serial al nodo que se desea configurar) la idea de poner este campo es que el protocolo tenga cierta flexibilidad a futuro en caso que se decida crear comandos para configuración a larga distancia, de manera que se asigne una dirección única a cada nodo dentro de la red SCADA y desde un único nodo se pueda mandar un comando de configuración a otro nodo distante y posibilitar así que la configuración se dé de modo inalámbrico para cada nodo en particular, o porque no, a todos juntos con un solo comando.

Funcionalidad

A modo de prueba y para demostrar su operatividad del protocolo, desarrollamos unos cuantos comandos de configuración que responden a algunas necesidades básicas para el control del nodo.

Están definidos actualmente 2 comandos:

- 1 : Tomar temperatura de la placa
- 2 : Fijar baud rate de cualquier nodo

La Fig. 4.4 representa el camino lógico de las tramas de configuración cuando son recibidas y procesadas por el Microprocesador.

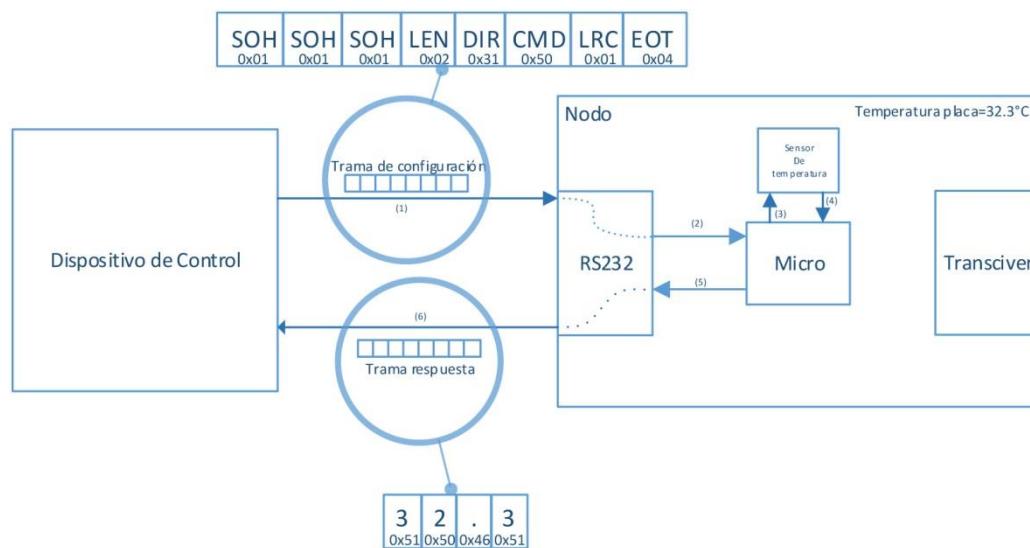


Fig. 4.4 – Diagrama tratamiento de la trama de configuración

Tomar temperatura de la placa

La función Tomar temperatura ambiente está representada por el comando “T”.

Lo que hace es, al enviarle el carácter T al nodo, este devuelve la temperatura que toma del sensor de temperatura que posee la placa.

El paquete en este caso está compuesto de la siguiente manera:

- LEN = 0x02 (Largo de la Trama)
- DIR = 0x31 (Dirección del Nodo, 1 en ASCII)
- CMD = 0x54 (T en ASCII)
- LRC = 0x43 (LRC)

Así, responde a través del puerto serial hacia la PC con la temperatura correspondiente mostrándola por pantalla.

Fijar baud rate

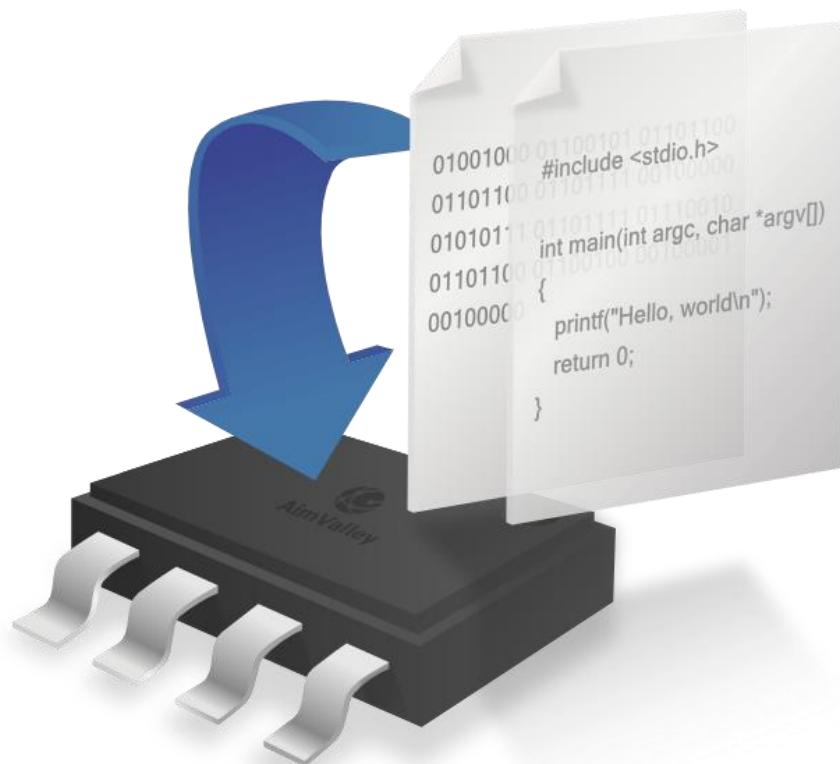
La función Fijar baud rate está representada por el comando “2”.

Al leer este comando, el microprocesador toma el dato del payload que indica el baud rate requerido y configura al Transceiver para que se comunique a esa velocidad.

Por ejemplo, para fijar el Transiver a 9600bps. En este caso la trama está compuesta por:

- LEN = 0x06 (Largo de la Trama)
- DIR = 0x31 (Dirección del Nodo, 1 en ASCII)
- CMD = 0x32 (2 en ASCII)
- DATO: 0x 39, 0x36, 0x30, 0x30 (9,6,0,0 en ASCII)
- LRC = 0x58 (LRC)

Capítulo 4: Software Embebido



Descripción del Software

Este capítulo detalla el software que se programó para lograr el correcto funcionamiento de los nodos cuya estructura de funcionamiento se representa en la Fig.3.0.

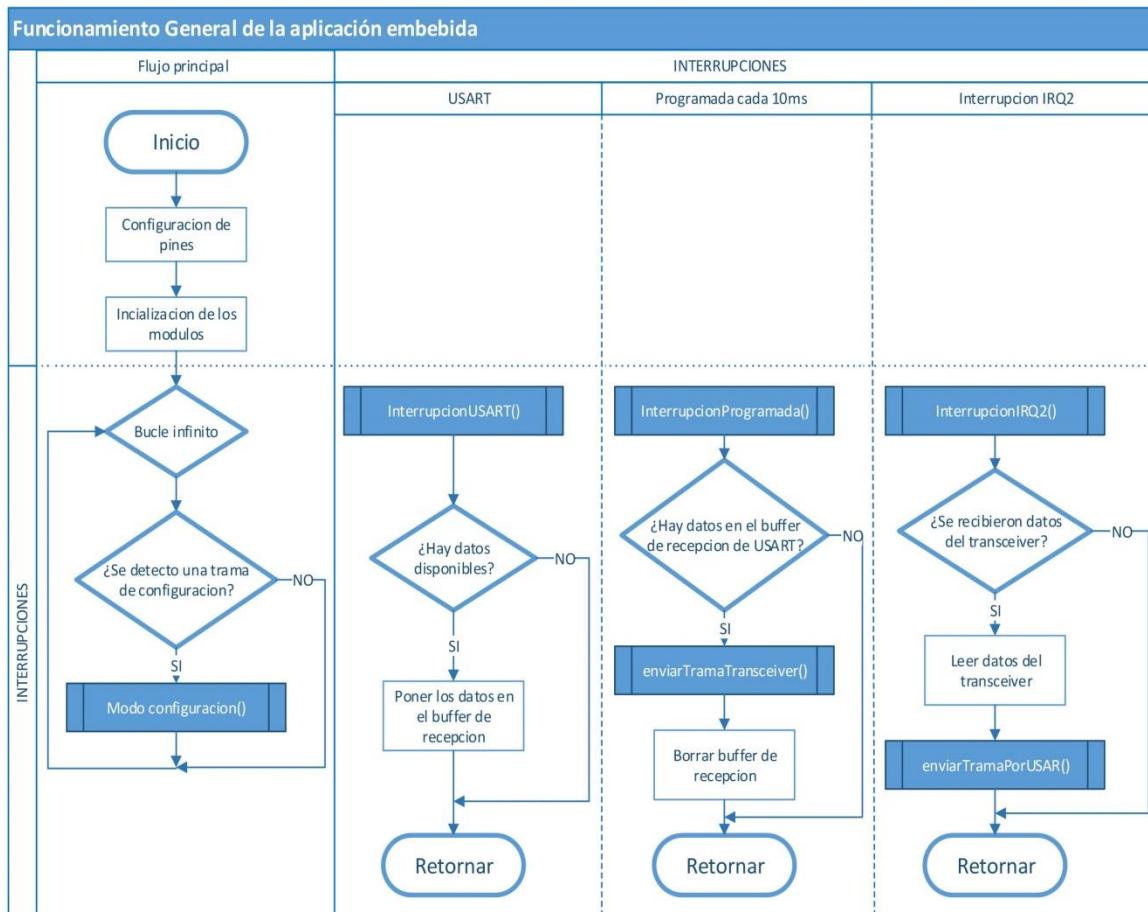


Fig. 3.0 - Diagrama de flujo general del Micro

El código para el software embebido se desarrolló con el Atmel Studio 6.

Atmel Studio fue diseñado para ayudar a los desarrolladores de hardware a crear aplicaciones de microcontroladores. Se presenta como una plataforma de desarrollo integrado que utiliza la cáscara de Microsoft Visual Studio. Este programa se encarga de manera eficiente y las aplicaciones son escritas en C / C ++ o también en lenguaje ensamblador.

Existe gran cantidad de herramientas para la programación de estos dispositivos, pero muchos de ellos no cuentan con el soporte para todos los microcontroladores de la serie Atmel. Atmel Studio es útil para los estudiantes y profesionales, y ofrece una gran variedad de herramientas para ayudarles a desarrollar y depurar aplicaciones de microcontroladores.



Este programa es altamente personalizable. Al acceder a Opciones o Personalizar, se obtiene acceso a una gran cantidad de opciones de configuración con respecto a los diversos módulos del programa de interfaz de usuario gráfica o. Atmel Studio también incluye muchas plantillas de proyectos que se pueden utilizar para diversos fines.

En la Fig. 3.1. podemos ver una captura de nuestro código en el entorno de programación de Atmel Studio:

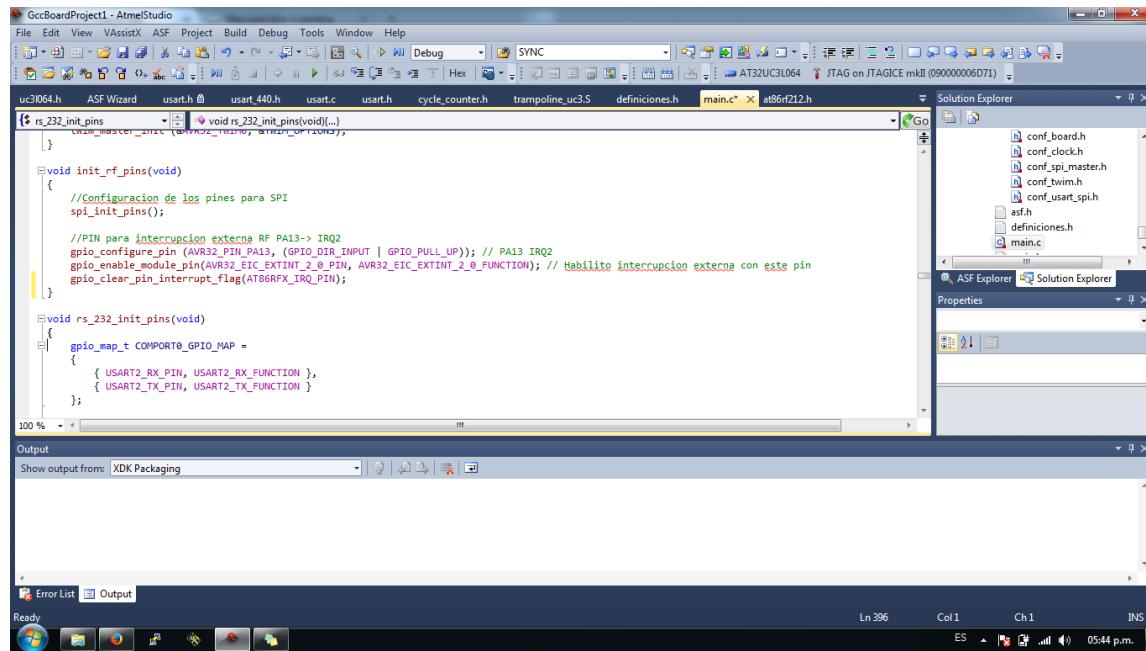


Fig. 3.1 – Captura Atmel Studio

Configuración del Transceiver

El Atmel AT86RF212B provee 64 registros²² de 8 bits cada uno que son usados para la configuración, control y monitoreo del radio Transiver. Dichos registros son cruciales para el buen desempeño de nuestro proyecto y están descriptos en el manual de usuario.

Registro 0x03 (TRX_CTRL_0)

Este registro controla las corrientes de las salidas digitales y las del CLKM. Lo fijamos de la siguiente manera (TRX_CTRL_0) -> 0x08

PAD_IO	PAD_IO_CLKM	CLKM_SHA_SEL	CLKM_CTRL
2mA	2mA	1	No clock

Fig. 3.2 – Registro TRX_CTRL_0

²² Los cuadros de opciones de valores de los bits de registros que se muestran en esta sección provienen del Manual del Atmel AT86RF212B.

BIT 7:6 - PAD_IO

Esta sección del registro corresponde a la corriente de salida digital, excepto la de CLKM. Este puede tomar los valores de la Fig.3.3. En este caso, se lo fija en 0, es decir 2mA.

Register Bits	Value	Description
PAD_IO	<u>0</u> ⁽¹⁾	2 mA
	1	4 mA
	2	6 mA
	3	8 mA

Fig. 3.3 – Opciones de PAD_IO

BIT 5:4 – PAD_IO_CLKM

Este registro está relacionado al manejo de la corriente de salida del pin CLKM, el cual puede tomar los valores de la Fig.3.4. En este caso, al igual que las anteriores salidas, se lo fija en 1, es decir 4mA, que sería el valor por defecto.

Register Bits	Value	Description
PAD_IO_CLKM	0	2 mA
	<u>1</u>	4 mA
	2	6 mA
	3	8 mA

Fig. 3.4 – Opciones de PAD_IO_CLKM

Bit 3:0 – CLKM_SHA_SEL y CLKM_CTRL

Se fija CLKM_SHA_SEL = 1 para que los cambios de velocidad del clock aparezcan luego de que el Transiver salga del modo SLEEP.

Register Bits	Value	Description
CLKM_SHA_SEL	0	CLKM clock rate change appears immediately
	1	CLKM clock rate change appears after SLEEP cycle

Fig. 3.5 – Opciones de CLKM_SHA_SEL

Y CLKM_CTRL = 0 porque el pin 17 que pertenece al clock externo se lo pone a masa, de modo que no se quiere que salga nada de ahí.

Register Bits	Value	Description
CLKM_CTRL	0	No clock at pin 17 (CLKM), pin set to logic low
	1	1MHz
	2	2MHz
	3	4MHz
	4	8 MHz
	5	16MHz
	6	250kHz
	7	IEEE 802.15.4 symbol rate frequency

Fig. 3.6 – Opciones de CLKM_CTRL

Registro 0x04 (TRX_CTRL_1)

El registro TRX_CTRL_1 es un registro de usos múltiples para controlar diversos modos de funcionamiento y ajustes del radio transceptor. Se lo fija de la siguiente manera (TRX_CTRL_1) -> 0x22

PA_EXT_EN	IRQ_2_EXT_EN	TX AUTO_CRC_ON	RX_BL_CTRL	SPI_CMD_MODE	IRQ_MASK_MODE	IRQ_POLARITY
0	0	1	0	0	1	0

Fig. 3.7 – Registro TRX_CTRL_1

Bit 7 – PA_EXT_EN

Este bit del registro PA_EXT_EN permite al el pin 1 (DIG3) y el pin 2 (DIG4) indicar el estado de transmisión del transceptor de radio. Se fija en 0 para que estén deshabilitados.

PA_EXT_EN	State	Pin	Value	Description
0	n/a	DIG3	L	External RF front-end control disabled
		DIG4	L	
1 ⁽¹⁾	TX_BUSY	DIG3	H	External RF front-end control enabled
		DIG4	L	
	Other	DIG3	L	
		DIG4	H	

Fig. 3.8 – Opciones de PA_EXT_EN

Bit 6 - IRQ_2_EXT_EN

El bit de registro IRQ_2_EXT_EN controla la señalización externa para el sellado de tiempo a través del pin 10 (DIG2). En este caso, deshabilitado.

Register Bits	Value	Description
IRQ_2_EXT_EN	0	Time stamping over pin 10 (DIG2) is disabled
	1 ⁽¹⁾	Time stamping over pin 10 (DIG2) is enabled

Fig. 3.9 – Opciones de IRQ_2_EXT_EN

Bit 5 - TX_AUTO_CRC_ON

El TX_AUTO_CRC_ON bit de registro controla la generación de FCS automática para las operaciones de transmisión.

Register Bits	Value	Description
TX_AUTO_CRC_ON	0	Automatic FCS generation is disabled
	1	Automatic FCS generation is enabled

Fig. 3.10 – Opciones de TX_AUTO_CRC_ON

Se lo fija en 1 para que este activada esta comprobación que refuerza la integridad de la transmisión.

Bit 4 - RX_BL_CTRL

El bit RX_BL_CTRL del registro controla indicador de Frame Buffer vacio.

Register Bits	Value	Description
RX_BL_CTRL	0	Frame Buffer Empty Indicator disabled
	1	Frame Buffer Empty Indicator enabled

Fig. 3.11 – Opciones de RX_BL_CTRL

Se lo fija en 0, deshabilitado.

Bit 3:2 - SPI_CMD_MODE

Cada transferencia SPI retorna bytes al maestro SPI. El contenido del primer byte del PHY_STATUS se puede configurar mediante los bits de registro SPI_CMD_MODE. Se lo fija como vacio, que es el valor por defecto.

Register Bits	Value	Description
SPI_CMD_MODE	0	Default (empty, all bits zero)
	1	Monitor TRX_STATUS register
	2	Monitor PHY_RSSI register
	3	Monitor IRQ_STATUS register

Fig. 3.12 – Opciones de SPI_CMD_MODE

Bit 1 - IRQ_MASK_MODE

El transceptor de radio es compatible con el sondeo de eventos de interrupción. Este sondeo de interrupciones se habilita estableciendo bit de registro IRQ_MASK_MODE.

Register Bits	Value	Description
IRQ_MASK_MODE	0	Interrupt polling is disabled. Masked off IRQ bits will not appear in IRQ_STATUS register.
	1	Interrupt polling is enabled. Masked off IRQ bits will appear in IRQ_STATUS register.

Fig. 3.13 – Opciones de IRQ_MASK_MODE

Con el polling de interrupciones habilitado (IRQ_MASK_MODE = 1) los eventos de interrupción son marcados en el registro 0x0F (IRQ_STATUS) siempre y cuando sus respectivos bits de máscara estén habilitados en el Registro 0x0E (IRQ_MASK).

Se habilita el uso de la máscara, que luego se configura en su respectivo registro.

Bit 0 - IRQ_POLARITY

El bit IRQ_POLARITY del registro controla la polaridad de pin 24 (IRQ). El valor por defecto de polaridad del pin 24 (IRQ) es alta activa. La polaridad se puede configurar para activa baja a través de bit de registro IRQ_POLARITY.

Register Bits	Value	Description
IRQ_POLARITY	0	Pin IRQ is high active
	1	Pin IRQ is low active

Fig. 3.14 – Opciones de IRQ_POLARITY

Registro 0x05 (PHY_TX_PWR)

El cual controla la potencia de salida del transmisor. Lo fijamos (PHY_TX_PWR) =0x60

PA_BOOST	GC_PA	TX_PWR
0	1	0

Fig. 3.15 – Registro PHY_TX_PWR

Bit 7 - PA_BOOST

Este bit incrementa la ganancia de transmisión en 5dB.

Register Bits	Value	Description
PA_BOOST	0	PA boost mode is disabled
	1	PA boost mode is enabled

Fig. 3.14 – Opciones de PA_BOOST

Lo dejamos en 0.

Bit 6:5 - GC_PA

Estos bits controlan la ganancia de PA.

Lo dejamos en 3, es decir 0db que es la ganancia por defecto.

Register Bits	Value	Description
GC_PA	0	-2.9dB
	1	-1.3dB
	2	-0.9dB
	3	0dB

Fig. 3.15 – Opciones de GC_PA

Bit 4:0 – TX_PWR

Estos bits determinan la potencia de transmisión del radio transmisor. En la siguiente tabla se muestran combinaciones de valores razonables para los bits TX_PWR y GC_PA.

Lo dejamos en el valor por defecto, 0x00 es decir 3dBm.



TX Power [dBm]	PHY_TX_PWR (register 0x05)		
	915MHz North American Band	868.3MHz European Band	780MHz Chinese Band
	PHY Modes: BPSK-40 (GC_TX_OFFSET=3), BPSK-40-ALT (GC_TX_OFFSET=3), OQPSK-SIN- {250,500,1000} (GC_TX_OFFSET=2)	PHY Modes: BPSK-20 (GC_TX_OFFSET=3), OQPSK-SIN-RC- {100,200,400} (GC_TX_OFFSET=2) OQPSK-RC-{100,200,400} (GC_TX_OFFSET=3)	PHY Modes: OQPSK-RC- {250,500,1000} (GC_TX_OFFSET=2)
11	0xC0	0xA0	0xC1
10	0xC1	0x80	0xE3
9	0x80	0xE4	0xE4
8	0x82	0xE6	0xC5
7	0x83	0xE7	0xE7
6	0x84	0xE8	0xE8
5	0x40	0xE9	0xE9
4	0x86	0xEA	0xEA
3	0x00	0xCB	0xCB
2	0x01	0xCC	0xCC
1	0x02	0xCD	0xCD
0	0x03	0xAD	0xCE
-1	0x04	0x47	0xCF
-2	0x27	0x48	0xAF
-3	0x05	0x49	0x26
-4	0x07	0x29	0x27

Fig. 3.16 – Opciones de TX_PWR (1)

	PHY_TX_PWR (register 0x05)		
-5	0x08	0x90	0x28
-6	0x91	0x91	0x29
-7	0x09	0x93	0x07
-8	0x0B	0x94	0x08
-9	0x0C	0x2F	0x09
-10	0x0D	0x30	0x0A
-11	0x0E	0x31	0x0B
-12	0x0F	0x0F	0x0C
-13	0x10	0x10	0x0D
-14	0x11	0x11	0x0E
-15	0x12	0x12	0x0F
-16	0x13	0x13	0x10
-17	0x14	0x14	0x11
-18	0x15	0x15	0x13
-19	0x16	0x17	0x14
-20	0x17	0x18	0x15
-21	0x19	0x19	0x16
-22	0x1A	0x1A	0x17
-23	0x1B	0x1B	0x18
-24	0x1C	0x1C	0x19
-25	0x1D	0x1D	0x1A

Fig. 3.17 – Opciones de TX_PWR (2)

Register 0x08 (PHY_CC_CCA)

Este registro provee herramientas para control y manejo de Clear Channel Assessment (CCA) que vendría a ser la ocupación del canal.

(PHY_CC_CCA) -> 0x25

CCA_REQUEST	CCA_MODE	CHANNEL
0	1	914MHz

Fig. 3.18 – Registro PHY_CC_CCA

Bit 7 – CCA_REQUEST

La medición manual de CCA es iniciada al fijar CCA_REQUEST = 1. Este bit del registro se limpia automáticamente después de pedir la medición CCA con CCA_REQUEST = 1.

Register Bits	Value	Description
CCA_REQUEST	0	Reset value
	1	Starts a CCA measurement

Fig. 3.19 – Opciones de CCA_REQUEST

Bit 6:5 – CCA_MODE

Con este bit se puede seleccionar el modo de operación CCA. Lo dejamos por defecto, que es el Modo 1.

Register Bits	Value	Description
CCA_MODE	0	Mode 3a, Carrier sense OR energy above threshold
	1	Mode 1, Energy above threshold
	2	Mode 2, Carrier sense only
	3	Mode 3b, Carrier sense AND energy above threshold

Fig. 3.20 – Opciones de CCA_MODE

Bit 4:0 – CHANNEL

Estos bits del registro definen el canal de recepción y transmisión. La asignación de canales es acorde con IEEE 802.15.4. La frecuencia central es la correspondiente a IEEE 802.15.4–2003/2006/2011 para la banda de Europa y Norte América. Los valores que puede tomar este registro son los siguientes:

Register Bits	Value	Description
CHANNEL	0x00	868.3MHz
	0x01	906MHz
	0x02	908MHz
	0x03	910MHz
	0x04	912 MHz
	0x05	914MHz
	0x06	916MHz
	0x07	918MHz
	0x08	920MHz
	0x09	922MHz
	0x0A	924MHz
		All other values are reserved

Fig. 3.21 – Opciones de CHANNEL



En este caso se deja la frecuencia en valor por defecto, el 0x05 es decir 914MHz, la cual es la frecuencia de trabajo elegida.

Se puede encontrar la lista completa de registros en el cuadro de la Fig. 3.22. sacado del manual del Transceiver:

Table 14-1. Register Summary.

Addr	Name	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
0x01	TRX_STATUS	CCA_DONE	CCA_STATUS	reserved					TRX_STATUS
0x02	TRX_STATE		TRAC_STATUS						TRX_CMD
0x03	TRX_CTRL_0	PAD_ID		PAD_ID_CLKM		CLKM_SHA_SEL			CLKM_CTRL
0x04	TRX_CTRL_1	PA_EXT_EN	IRO_2_EXT_EN	TX_AUTO_CRC_ON	RX_BL_CTRL		SPI_CMD_MODE	IRO_MASK_MODE	IRO_POLARITY
0x05	PHY_TX_PWR	PA_BOOST		GC_PA					TX_PWR
0x06	PHY_RSSI	RX_CRC_VALID		RND_VALUE					RSSI
0x07	PHY_ED_LEVEL				ED_LEVEL				
0x08	PHY_CC_CCA	CCA_REQUEST		CCA_MODE					CHANNEL
0x09	CCA_THRESH			CCA_CS_THRESH					CCA_ED_THRESH
0x0A	RX_CTRL	reserved		JDM_EN	reserved				reserved
0x0B	SFD_VALUE				SFD_VALUE				
0x0C	TRX_CTRL_2	RX_SAFE_MODE	TRX_OFF_AVDD_EN	OQPSK_SCRAM_EN	ALT_SPECTRUM	BPSK_OQPSK	SUB_MODE		OQPSK_DATA_RATE
0x0D	ANT_DIV	ANT_SEL		reserved		ANT_DIV_EN	ANT_EXT_SW_EN		ANT_CTRL
0x0E	IRO_MASK				IRO_MASK				
0x0F	IRO_STATUS	IRO_7_BAT_LOW	IRO_6_TRX_UR	IRO_5_AMI	IRO_4_CCA_ED_DONE	IRO_3_TRX_END	IRO_2_RX_START	IRO_1_PLL_UNLOCK	IRO_0_PLL_LOCK
0x10	VREG_CTRL	AVREG_EXT		AVDD_OK	reserved	DVREG_EXT	DVDD_OK		reserved
0x11	BATMON	PLL_LOCK_CP	reserved	BATMON_OK	BATMON_HR				BATMON_VTH
0x12	XOSC_CTRL			XTAL_MODE					XTAL_TRIM
0x13	CC_CTRL_0				CC_NUMBER				
0x14	CC_CTRL_1	reserved		reserved	reserved				CC_BAND
0x15	RX_SYN	RX_PDT_DIS		RX_OVERRIDE					RX_PDT_LEVEL
0x16	RF_CTRL_0	PA_LT		reserved		IF_SHIFT_MODE			GC_TX_OFFSET
0x17	XAH_CTRL_1	reserved	CSMA_LBT_MODE	AACK_FLTR_RES_FT	AACK_UPD_RES_FT	reserved	AACK_ACK_TIME	AACK_PROM_MODE	reserved
0x18	FTN_CTRL	FTN_START	reserved			reserved			
0x1A	PLL_CF	PLL_CF_START	reserved	reserved			reserved		
0x1B	PLL_DCU	PLL_DOU_START			reserved				
0x1C	PART_NUM				PART_NUM				
0x1D	VERSION_NUM				VERSION_NUM				
0x1E	MAN_ID_0				MAN_ID_0				
0x1F	MAN_ID_1				MAN_ID_1				
0x20	SHORT_ADDR_0				SHORT_ADDR_0				
0x21	SHORT_ADDR_1				SHORT_ADDR_1				
0x22	PAN_ID_0				PAN_ID_0				
0x23	PAN_ID_1				PAN_ID_1				
0x24	IEEE_ADDR_0				IEEE_ADDR_0				
0x25	IEEE_ADDR_1				IEEE_ADDR_1				
0x26	IEEE_ADDR_2				IEEE_ADDR_2				
0x27	IEEE_ADDR_3				IEEE_ADDR_3				
0x28	IEEE_ADDR_4				IEEE_ADDR_4				
0x29	IEEE_ADDR_5				IEEE_ADDR_5				

Addr	Name	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
0x2A	IEEE_ADDR_6					IEEE_ADDR_6			
0x2B	IEEE_ADDR_7					IEEE_ADDR_7			
0x2C	XAH_CTRL_0			MAX_FRAME_RETRIES			MAX_CSMA_RETRIES		SLOTTED_OPERATION
0x2D	CSMA_SEED_0					CSMA_SEED_0			
0x2E	CSMA_SEED_1	AACK_FVN_MODE		AACK_SET_PD	AACK_DIS_ACK	AACK_LAM_COORD			CSMA_SEED_1
0x2F	CSMA_BE			MAX_BE				MIN_BE	

Fig. 3.22 – Tabla de Registros del Transceiver

Transmisión

La transmisión de una trama se compone de dos acciones, el acceso de escritura al Frame Buffer y la transmisión del contenido del Frame Buffer. Ambas acciones se pueden ejecutar en paralelo si así lo requiere la sincronización de protocolo crítico.

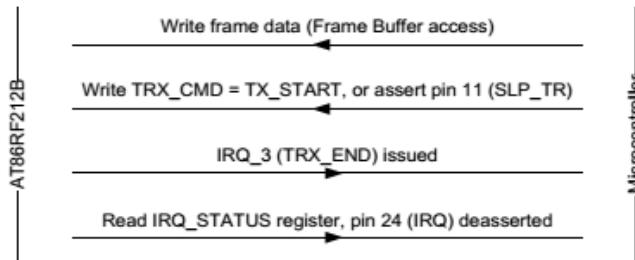


Fig. 3.23 – Diagrama temporal transmisión

Cuando se desea enviar una trama, las acciones que se producen internamente están representadas por el diagrama de flujo de la Fig.3.24.:



Fig. 3.24 – Diagrama de flujo de transmisión

Recepción

Mientras está en estado RX_ON o RX_AACK_ON, el transceiver busca tramas entrantes en el canal seleccionado. Suponiendo que las interrupciones apropiadas están habilitadas, la detección de una trama se indica mediante una interrupción IRQ_2 (RX_START). Cuando se ha completado la recepción del marco, una interrupción IRQ_3 (TRX_END) se emite.

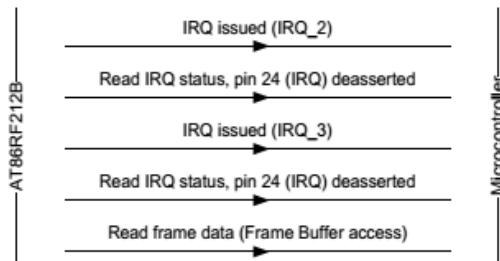


Fig. 3.25 – Diagrama temporal recepción

En el caso de la recepción, el Transceiver está en todo momento detectando la entrada de alguna trama, y en el caso de que efectivamente entre una, este avisa al Microcontrolador mediante una interrupción, la cual desencadena las acciones representadas en la Fig.3.26.:

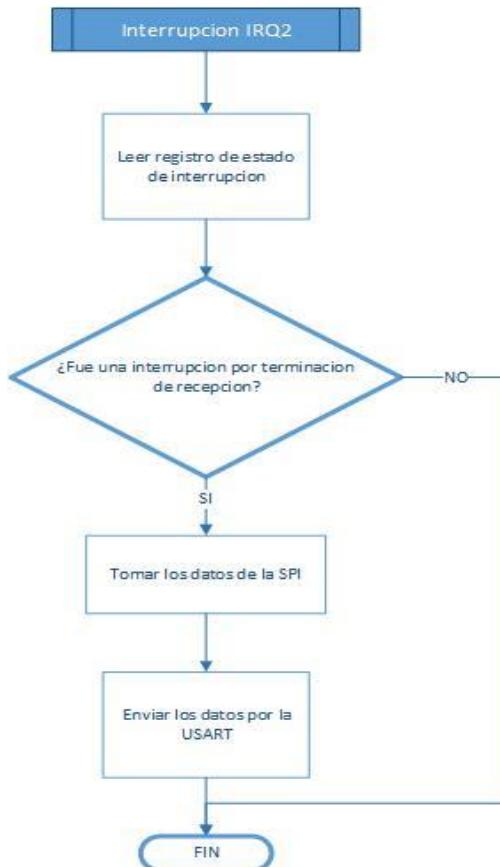


Fig. 3.26 – Diagrama de flujo de recepción

Capítulo 5: Pruebas, Conclusiones y Recomendaciones



Objetivo

Como es de esperar luego de realizar la construcción de los prototipos, se procede a realizar pruebas para definir los límites de funcionamiento del actual prototipo, las posibles mejoras, errores y aciertos.



Fig. 5.0 – Fotografía de la placa

Software para PC

Para poder explotar las funcionalidades de los nodos, se utiliza inicialmente una aplicación que nos permite configurarlos, enviar y recibir información de ellos mediante el puerto serial.

Este software elegido se llama Hércules. Fue desarrollado por la empresa HW-Group destinado a su uso interno, pero posteriormente se lo puso a disposición del público en general, corre sobre Windows, es de distribución libre, y consiste en una terminal que trabaja con diferentes protocolos, puede funcionar con el puerto serie (RS-485 o RS-232), UDP/IP y TCP/IP Client Server.



Fig. 5.1 – Cabecera de Hércules SETUP

Su interfaz gráfica podemos observar que es muy similar a un Hyperterminal, con unas cuantas funciones extendidas; este posibilita la configuración de varios parámetros a la hora de establecer la conexión, algunas de ellas son:

- Establecer puerto serial por el que se va a hacer la configuración (COM1, COM2, COM3,...).
- Definir la velocidad al cual se va a comunicar la PC con el microprocesador.
- Ajuste del modo de operación (Libre, prueba PortStore, Datos, Setup)
- Combo box para definir el tamaño del dato, paridad y habilitar Handshake.
- Enviar y mostrar mensajes o comandos hacia y desde dispositivos remotos.
- Mostrar los caracteres especiales (en ASCII, HEX o DEC)
- Exportar la comunicación a un archivo.
- Establecer y mostrar el valor de la señal en cada línea de móvil (es decir, en cada pin RS-232)

Podemos ver en la Fig. 5.2. una captura de pantalla de la interfaz gráfica del software específicamente en la solapa para comunicación Serial:

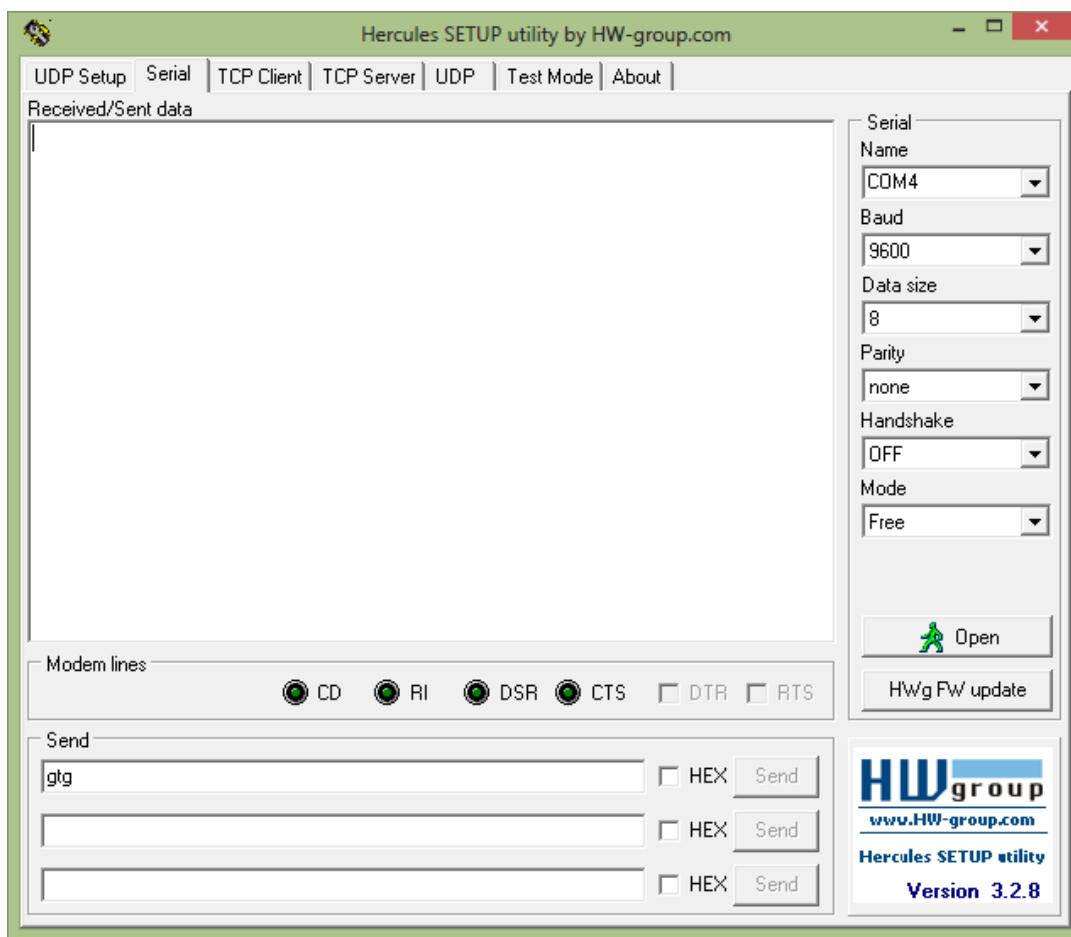


Fig. 5.2 – Captura de pantalla del Software de PC: Hércules SETUP
Descripción de los campos:

- **Name:** define el número del puerto de comunicación serial.
- **Baud:** especifica la velocidad de transmisión en baudios [BD].
- **Data Size:** especifica el número de bits de datos en un carácter.
- **Parity:** Especifica cómo el sistema utiliza el bit de paridad para detectar errores de transmisión. Las opciones son ninguna, par, impar y marca.
- **Handshake:** Control de la transmisión para pausar la transferencia de datos, al recibir que el búfer del dispositivo contrario está completo.
 - **OFF:** Sin Handshake entre los dispositivos.

- **RTS/CTS:** Hardware Handshaking. Este método utiliza líneas de hardware RTS (Request to Send) y CTS (Clear to Send). Cuando un receptor está listo para datos, afirma la línea RTS que indica que está listo para recibir datos. Esta es leída por el remitente en la entrada CTS, que indica que está listo para enviar los datos.
- **Protocolo XON / XOFF:** Establecimiento de comunicación de software. El control de flujo es utilizado para proteger contra saturaciones de datos, utiliza los bytes de datos como caracteres de control. El Protocolo XON / XOFF es controlado por el receptor de los datos que envía un carácter XOFF (DC3 ASCII, decimal 19, 13 hex) al remitente si no es capaz de seguir recibiendo datos. El remitente suspende la transmisión hasta que recibe un carácter XON (ASCII DC1, decimal 17, 11 hex).
- **Mode:** Selección de modo, está dedicado para probar dispositivos de HWgroup. Para las demás utilidades se opera en modo "libre" por defecto.
- **Botón Open|Close:** Abrir y cerrar la conexión en serie con un dispositivo con los parámetros antes mencionados.
- **Botón Send:** Para enviar datos al dispositivo debe presionar el botón de enviar a la derecha del campo a utilizar F1, F2 o F3, respectivamente, para el primer, segundo y tercer campo. Marque la casilla HEX para enviar caracteres hexadecimales (utilizados para enviar comandos NVT). Los caracteres ASCII son enviados escribiendo #xxx (donde x es un número de 0 ... 9), \$ yy (donde y es un número hexadecimal) o, por ejemplo para la alimentación de línea o de retorno de carro. Para enviar el carácter #, \$ o <Tipo ##, \$\$ y << respectivamente.
- **Modem Lines:** Hércules también puede controlar y supervisar otras líneas RS-232 como RTS, CTS, DTR o DSR.

Posteriormente desarrollamos una aplicación de nuestra autoría exclusivamente para manejar la configuración de nuestros nodos. Para ello nos basamos en las funcionalidades del Hércules y, respondiendo a las necesidades de nuestro proyecto, armamos algo a medida, en la Fig. 5.3. una captura del mismo.

Este programa fue codificado en Java. Como podemos observar en la captura, nuestro software provee desde su interfaz gráfica, las siguientes funciones:

- Selector de comando (Baud Rate y Temperatura, en nuestro caso)
- Dato (Payload correspondiente al comando solicitado)
- Dirección (Nodo destino)
- Calculo automático del LRC
- Botón para enviar comando.
- BaudRate de conexión del puerto Serial con el UART del MicroP.
- Selección de puerto disponible(COM1, COM2, etc)
- Botones para Abrir y cerrar el puerto Serial.
- Campo de escritura y su correspondiente botón para enviar un paquete en particular.

Dichas funcionalidades son suficientes y adecuadas para las pruebas que realizamos sobre los nodos.

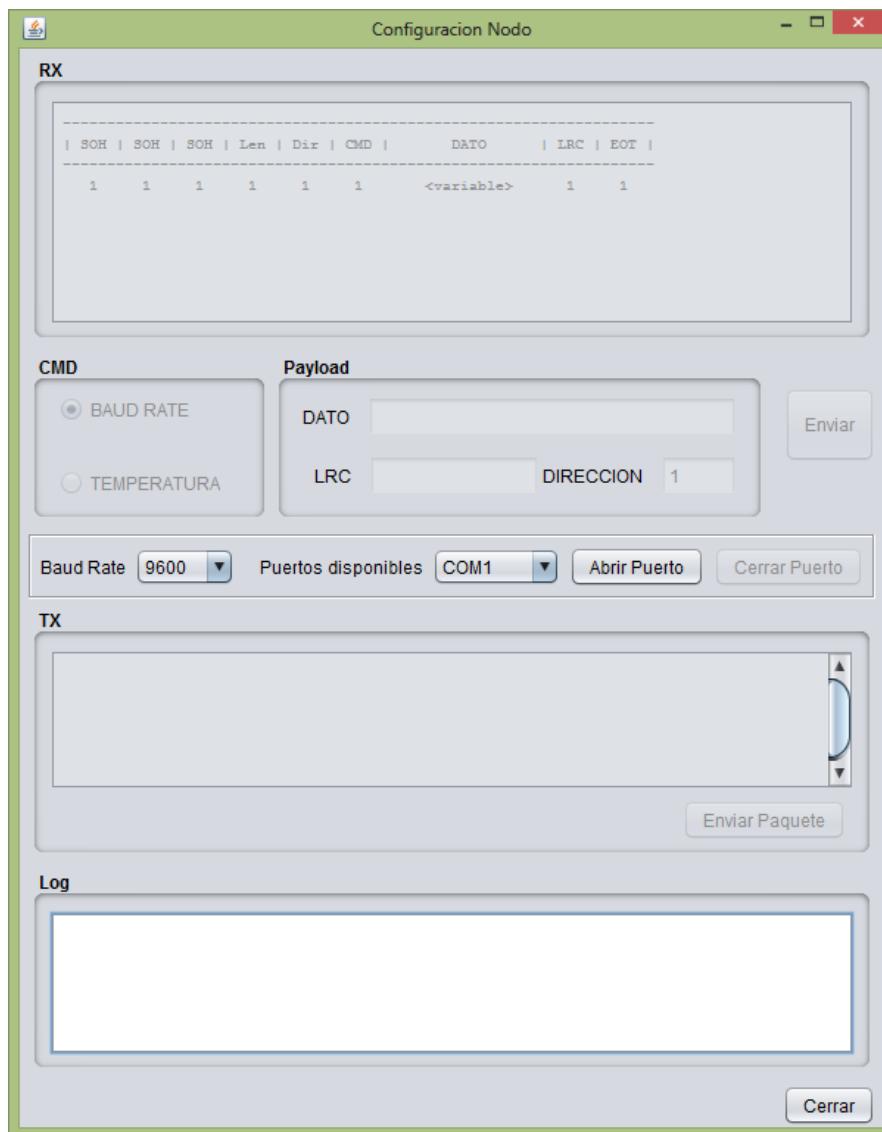


Fig. 5.3 – Captura de pantalla del Software de PC propio

Descripción de las pruebas

Las pruebas que se realizaron son de:

- ✓ Alcance máximo sin antena externa.
- ✓ Alcance máximo con antena externa.
- ✓ Alcance con diferentes antenas externas.

Se procede a describir particularmente cada prueba realizada:

Prueba N°1

Tipo de Prueba: Alcance máximo sin antena externa.

Finalidad: Comprobar el alcance máximo de la placa sin la ayuda de una antena externa.

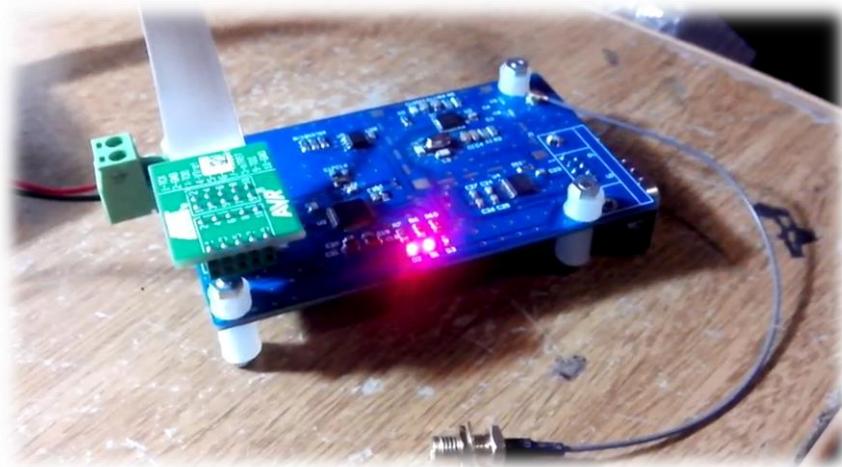


Fig. 5.5 – Prueba sin antena

Puesta en marcha: Se posicionan las placas a una distancia cercana, y se comienza a transmitir por una de ellas, mientras que en la otra se leen los paquetes recibidos y se comienza a alejarlas una de otra hasta notar que pierde la recepción.

Resultados: Se logró de esta manera un alcance de 1,5mts.

Prueba Nº2

Tipo de Prueba: Alcance máximo con antena externa casera simple.

Finalidad: Comprobar el alcance máximo de la placa con la ayuda de una antena externa fabricada por nosotros con elementos simples (conector SMA, cable coaxil, plaqueta).

Para fabricar esta antena calculamos la medida del cuarto de onda en base a la frecuencia de trabajo y pelamos un cable coaxil dejando expuesto del núcleo de cobre el equivalente a la longitud de cuarto de onda (0,333mts correspondiente a 900MHz que es la menor frecuencia que trabajaremos) y en la punta opuesta colocamos un conector SMA. Para mejorar la recepción colocamos una isla de plaqueta aislando la masa de la señal. El resultado lo podemos ver en la Fig. 5.5.



Fig. 5.6 – Antenas de cuarto de onda con placa

Puesta en marcha: Se posicionan las placas a una distancia cercana, y se comienza a transmitir por una de ellas, mientras que en la otra se leen los paquetes recibidos y se comienza a alejarlas una de otra hasta notar que pierde la recepción.

Resultados: Se logró de esta manera un alcance de 2,5mts.

Prueba N°3

Tipo de Prueba: Alcance máximo con antena externa casera tipo yagi.

Finalidad: Comprobar el alcance máximo de la placa con la ayuda de una antena externa casera de tipo yagi, de 3 elementos, fabricada por nosotros con componentes simples (conector SMA, cable coaxil, caño de cobre, madera).

Para fabricar estas antenas tipo yagi nos basamos en cálculos extraídos de internet para definir las medidas de los elementos que las conforman, para ello utilizamos una calculadora online que nos proporcionó los datos necesarios.

**** YAGI UDA ANTENNA ****

Design by www.changpuak.ch

Frequency: 900 MHz

Wavelength: 333.333 mm

d/lambda: 0.03 (min.: 0.001 , max.: 0.04)

D/lambda: 0.04 (min.: 0.002 , max.: 0.04)

Boomlength: 133 mm

Elements: 3

Gain: 7.1 dB (approx.)

Reflector Length [mm]: 159

Reflector Position [mm]: 0

Dipole Length [mm]: 161

Dipole Position [mm]: 67

Director Length [mm]: 145

Director Position [mm]: 133

Calculations based on NBS TECHNICAL NOTE 688

Length might be slightly too long.

Manufacturing Tolerances : < 1 mm

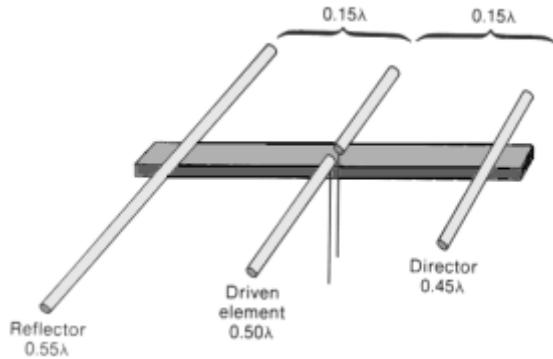


Fig. 5.7 – Modelo de Antena yagi de 3 elementos

Con estos valores y los materiales antes mencionados armamos las antenas que se pueden ver en la Fig 5.8.



Fig. 5.8 – Antenas tipo yagi para pruebas

Puesta en marcha: Se posicionan las placas a una distancia cercana, y se comienza a transmitir por una de ellas, mientras que en la otra se leen los paquetes recibidos y se comienza a alejarlas una de otra hasta notar que pierde la recepción.

Resultados: Se logró de esta manera un alcance máximo de 5mts.

Conclusiones

De las pruebas realizadas arribamos a las siguientes conclusiones:

- El diseño y elección de los componentes fue el correcto.
- La fabricación de las placas se llevó a cabo con éxito.
- Las conexiones entre los elementos de la placa anduvieron correctamente.
- El funcionamiento del nodo fue el deseado.
- Se logró implementar el código y comprobar su correcto desempeño.
- Se pudieron tomar datos del sensor de temperatura así como también modificar el baud rate mediante el uso del protocolo de configuración implementado.
- Se obtuvo con las placas un resultado atractivo, prolijo y con pocas alteraciones respecto del plantado inicialmente, no habiendo así necesidad de hacer añadiduras o reparaciones improvisadas que suelen opacar el acabado final y son muy comunes en primeros prototipos.
- Los resultados en el área de RF no fueron los mejores debido a que no fueron calibrados los nodos para la transmisión a distancia (ya que excedía los límites del proyecto), no obstante, los resultados a corta distancia son satisfactorios.

Dicho esto, se puede concluir que para un primer prototipo, las expectativas fueron cumplidas. Y que, si bien se pueden hacer mejoras, modificaciones y agregados, se llegó a un producto que cumple con las premisas planteadas.



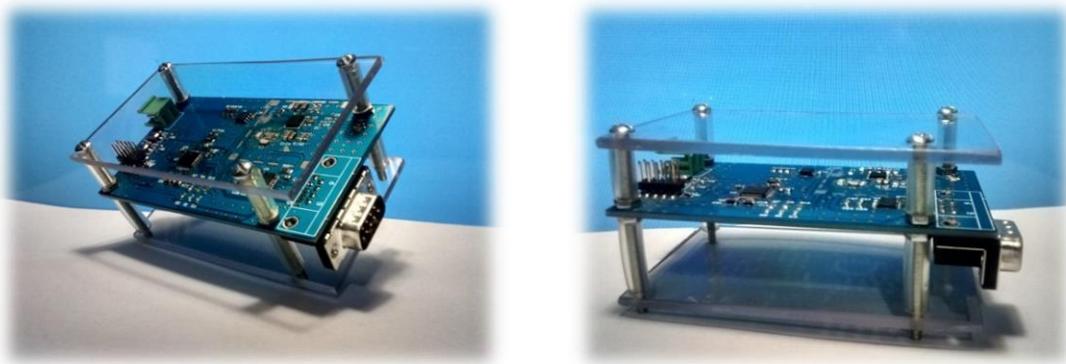


Fig. 5.9 – Nodo Terminado

Sugerencias para un segundo prototipo

Terminado nuestro trabajo y tras todo el camino recorrido, llegamos a ciertas conclusiones, que podemos transcribir en recomendaciones a la hora de hacer una versión mejorada de nuestros nodos las cuales están listadas a continuación.

- ✓ Definir correctamente la impedancia de la pista de salida a la antena que debe ser de 50 ohm, y calibrar correctamente la salida de la antena del transceptor de radio, ya que con eso se lograría una adecuada performance en cuanto a distancia.
- ✓ Se recomienda para una versión mejorada de este nodo, rehacer el PCB, utilizando los datos proporcionados por la Application Note Atmel AT02865: RF Layout with Microstrip, Rev.: 42131B-WIRELESS-05/2013, proporcionada por Atmel, en la cual se detallan buenas prácticas que debieran ser probadas y estudiadas a fin de mejorar el diseño inicial de los nodos.
- ✓ La fuerza de la señal de transmisión sería mejorada adosando una etapa de potencia a la salida del transmisor.
- ✓ Agregar indicadores luminosos en las patas del Transceiver para indicar cuándo se reciben datos o se envían y tener así un mejor punto físico de referencia, útil a la hora de depurar código y programar.
- ✓ Se podría dar confidencialidad y/o más confiabilidad a la comunicación implementando la red con el protocolo nativo del Transceiver, el cual es más complejo y provee herramientas para asegurar este tipo de cuestiones.
- ✓ El código propuesto está abierto a agregar y/o modificar lo que se deseé logrando así una amplia variedad de versiones posibles con infinidad de aplicaciones.

Estas directivas para futuras aplicaciones nacen de la experiencia, pruebas y errores del trabajo aquí expuesto.

Bibliografía



Libros

[1] William Stallings, "Comunicaciones y Redes de Computadores", Prentice Hall, 7ma Edicion, ISBN 978-84-205-4110-5, 2004.

[2] H.M.Deitel / P.J.Deitel, "Como programa en C/C++", Prentice Hall, 2da Edición, ISBN: 9688804711, 1998.

Documentación

[3] IEEE, "C37.1-2007 - IEEE Standard for SCADA and Automation Systems ", Revision of IEEE Std C37.1-1994.

[4] Atmel Corporation, "AT32UC3L016/32/64 Datasheet", 32099I, 01/2012.

[5] Atmel Corporation, "AT30TSE752A/4A/8A Datasheet", 8854G, 02/2015.

[6] Atmel Corporation, "AT32UC3L064 Datasheet", 32099I, 10/2014.

[7] Atmel Corporation, "MCU Wireless - Altium Design Package Application Note", Rev. 8395B, 11/2011.

[8] Atmel Corporation, "Atmel AVR32844: UC3L Schematic Checklist", Rev. 32170A, 08/2011.

[9] Atmel Corporation, "Atmel AT02595: RF Design Schematic Checklist", Rev.: 42157B, 07/2013.

[10] Atmel Corporation, "Atmel AT02865: RF Layout with Microstrip ",Rev.: 42131B, 05/2013.

Enlaces Web

- <https://en.wikipedia.org/>
- <http://ieeexplore.ieee.org/>
- <https://standards.ieee.org/findstds/standard/C37.1-2007.html>
- <http://www.atmel.com/>
- <http://www.digikey.com/>
- <http://www.altium.com/>
- http://www.hw-group.com/products/hercules/index_en.html
- <http://www.atmel.com/webdoc/atmelstudio/index.html>

Anexo I



Tabla de Componentes

PBC	Digi-Key Part Number	Manufacturer	Manufacturer Part Number	Quantity	Description
C10	311-1146-1-ND	YAGEO (VA)	CC1206CRNP O9BN2R2	1	CAP CER 2.2PF 50V NPO 1206
C15, C16	399-1112-1-ND	KEMET (VA)	C0805C180J5 GACTU	2	CAP CER 18PF 50V 5% NP0 0805
J2	277-1095-ND	PHOENIX CONTACT	1759017	1	TERM BLOCK HDR 2POS R/A 5.08MM
-	277-1011-ND	PHOENIX CONTACT	1757019	1	TERM BLOCK PLUG 2POS STR 5.08MM
J1	A35107-ND	TE CONNECTIVITY AMP	1734354-1	1	CONN D-SUB RCPT R/A 9POS GOLD/FL
U3A	AT32UC3L064-AUT-ND	ATMEL	AT32UC3L064-AUT	1	IC MCU 32BIT 64KB FLASH 48TQFP
P1	S6011-05-ND	SULLINS CONNECTOR SOL	NPPN052FFK P-RC	1	CONN RECEPTE 2MM DUAL SMD 10POS
R12,R13,R-14	311-4.7KERCT-ND	YAGEO (VA)	RC1206JR-074K7L	3	RES 4.7K OHM 1/4W 5% 1206 SMD
-	311-1161-1-ND	YAGEO (VA)	CC1206JRNP O9BN101	1	CAP CER 100PF 50V 5% NPO 1206
AN1	WM5587CT-ND	MOLEX INC (VA)	#####	1	CONN UMC RCPT STR 50 OHM SMD
-	478-6215-1-ND	AVX CORP	08051A620JAT 2A	2	CAP CER 62PF 100V 5% NP0 0805
Y1	XC1776CT-ND	ECS INC (VA)	ECS-160-20-3X-TR	1	CRYSTAL 16MHZ 20PF SMD
S1, S2	P12286SCT-ND	PANASONIC	EVQ-PRBA09	2	SWITCH TACTILE SPDT 0.02A 15V
D1, D2, D3	160-1909-1-ND	LITE-ON INC (VA)	LTST-C193KRKT-2A	3	LED RED CLR THIN SMD
-	903-1053-1-ND	LAIRD TECH EMI (VA)	BMI-S-204-F	1	BOARD SHIELD 1.26X1.26" FRAME



C2,C3	311-1213-1-ND	YAGEO (VA)	CC1206JRNP O9BN120	2	CAP CER 12PF 50V 5% NPO 1206
R3	311-680ERCT-ND	YAGEO (VA)	RC1206JR-07680RL	1	RES 680 OHM 1/4W 5% 1206 SMD
C1, C4, C11, C12	311-1181-1-ND	YAGEO (VA)	CC1206KKX7R 7BB105	4	CAP CER 1UF 16V 10% X7R 1206
-	903-1009-1-ND	LAIRD TECH EMI (VA)	BMI-S-104	1	BOARD SHIELD 1.26X1.26" 1PIECE
Y2	SE2413CT-ND	EPSON (VA)	FC-135 32.7680KA-A3	1	CRYSTAL 32.768KHZ 12.5PF SMD
C21, C30	311-1376-1-ND	YAGEO (VA)	CC1206ZKY5V 7BB106	2	CAP CER 10UF 16V Y5V 1206
R6, R7, R10	311-560ERCT-ND	YAGEO (VA)	RC1206JR-07560RL	3	RES 560 OHM 1/4W 5% 1206 SMD
C28, C17, C13, C14, C19, C22, C20, C29, C31, C32, C24, C25, C26, C27, C23	399-1170-1-ND	KEMET (VA)	C0805C104K5 RACTU	15	CAP CER 0.1UF 50V 10% X7R 0805
R9, R8, R11	311-10KERCT-ND	YAGEO (VA)	RC1206JR-0710KL	3	RES 10K OHM 1/4W 5% 1206 SMD
C18	587-2402-1-ND	TAIYO YUDEN (VA)	UMK316BJ225 KD-T	1	CAP CER 2.2UF 50V 10% X5R 1206
U2	712-1473-1-ND	JOHANSON TECH INC	0896FB15A01 00E	1	FILTER BALUN CER CHIP 863-928MHZ
L1	445-1560-1-ND	TDK CORPORATION (VA)	MMZ2012Y152 BT000	1	FERRITE CHIP 1500 OHM 500MA 0805
U1	AT86RF212B-ZURCT-ND	ATMEL (VA)	AT86RF212B-ZUR	1	ZIGBEE TRANSCEIVER TOUCAN
U4	MAX3222EEUP+-ND	MAXIM INTEGRATED	MAX3222EEUP+	1	IC TXRX RS-232 LP 20-TSSOP

U5	AT30TSE758A-SS8M-TCT-ND	ATMEL (VA)	AT30TSE758A-SS8M-T	1	SENSOR DGTL TEMP I2C/SMBUS 8SOIC
VR1	MCP1826S-3302E/DB-ND	MICROCHIP TECH	MCP1826S-3302E/DB	1	IC REG LDO 3.3V 1A SOT223-3
-	740-1031-ND			1	CABLE COAX W/UFL RPSMA 6"

*las cantidades especificadas corresponden a UN nodo, esta cantidad hay que multiplicarla según la cantidad de nodos que se deseen construir.

Fig. 2.1 – Tabla de componentes

Anexo II



Conexionado entre el MCU-Transiver-DB9

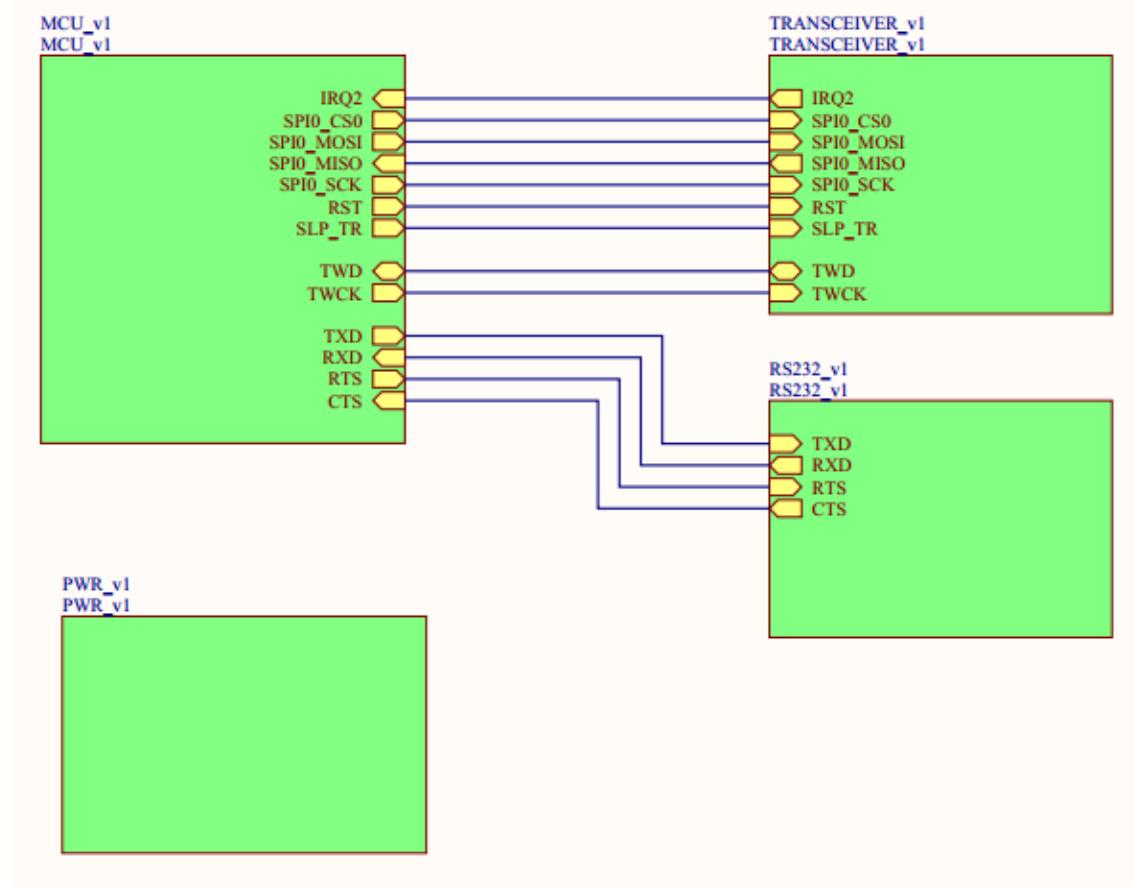


Fig. 2.18 – Conexión MCU-Transiver-DB9

Conexionado del Transiver y el Sensor de Temperatura

Observamos que ambos poseen un cierto número de conexiones a componentes externos que posibilitan su buen funcionamiento.

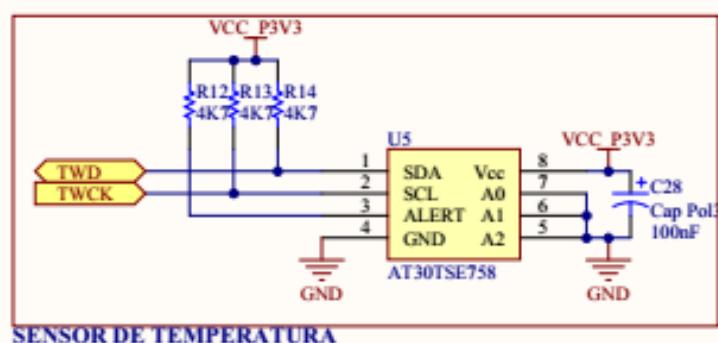


Fig. 2.19 - Conexión sensor de temperatura

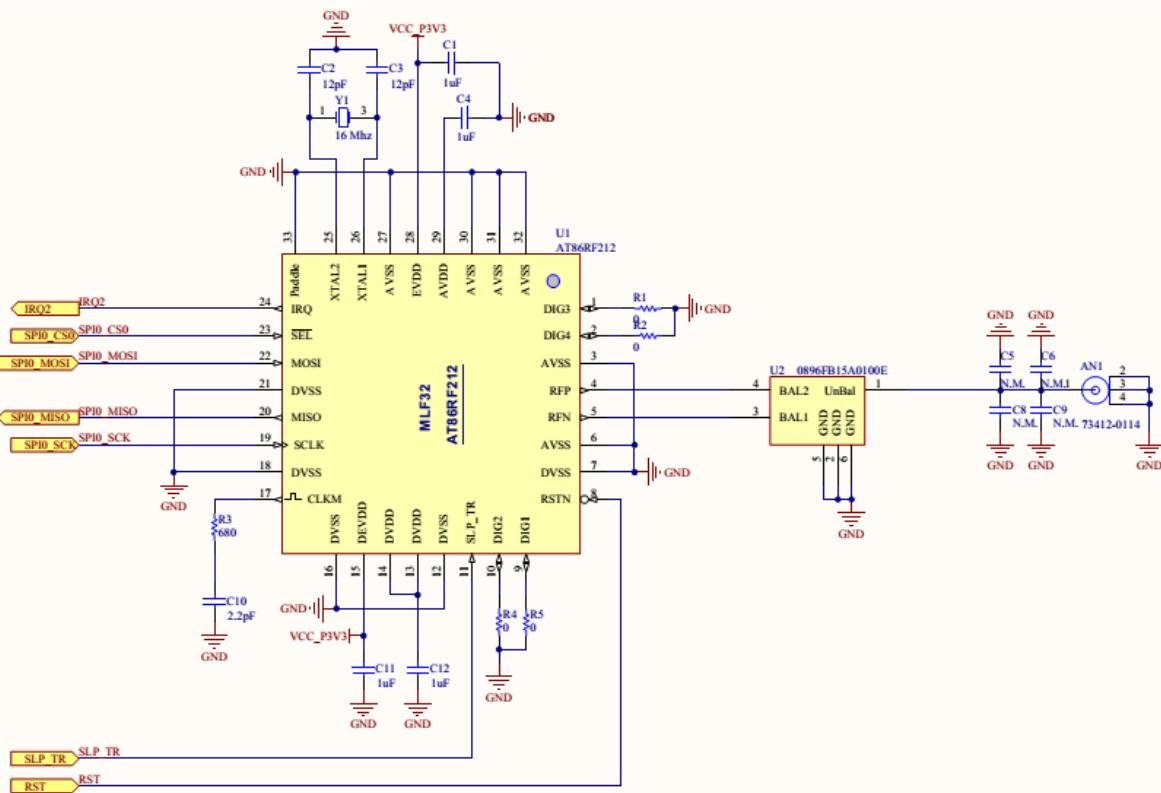


Fig. 2.20 - Conexión Transiver

Conexiones del MCU



Fig. 2.21 - Conexión MCU

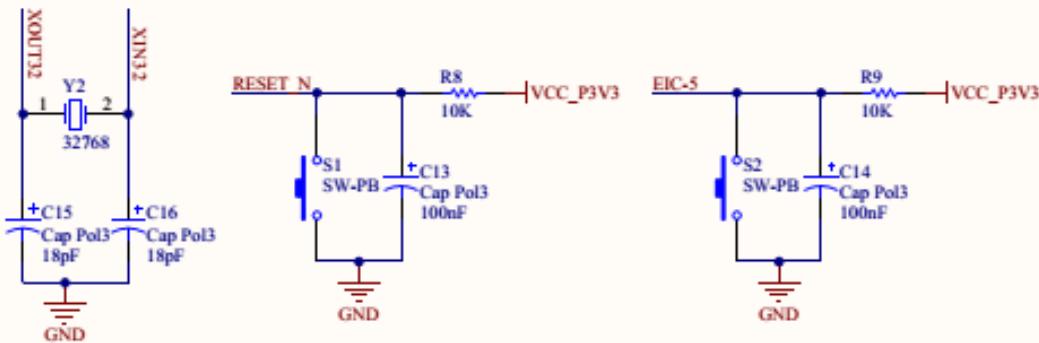


Fig. 2.22 - Conexiones MCU 2

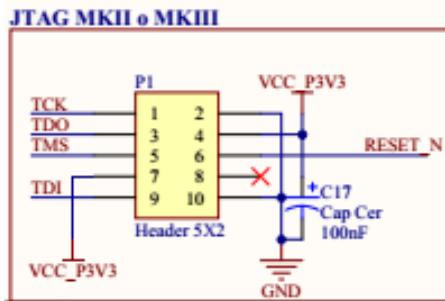


Fig. 2.23 - Conexiones MCU 3

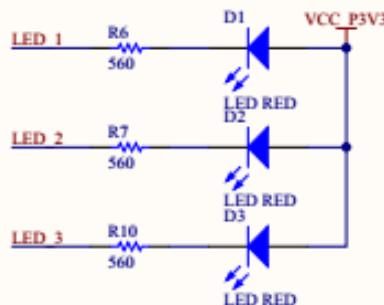


Fig. 2.24 - Conexiones MCU 4

Conexionado de Alimentación

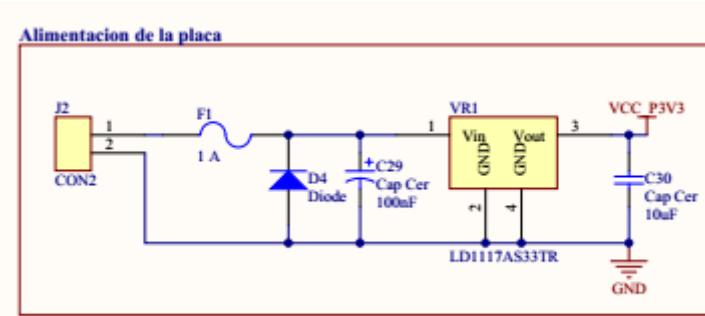


Fig. 2.25 - Conexiones de la Alimentación



Capacitores Desacople de MCU

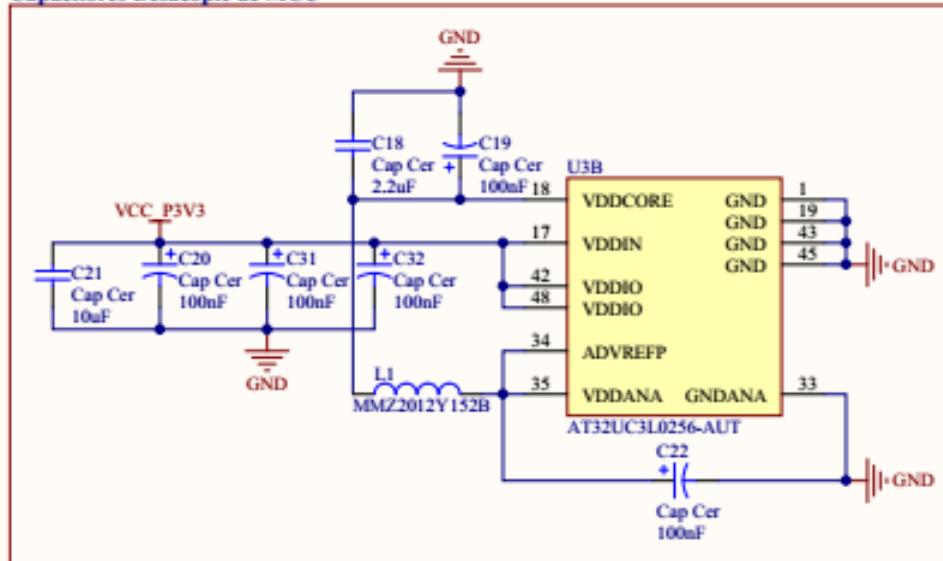


Fig. 2.26 - Conexiones Alimentación y desacople

Conexionado del Puerto de comunicación Serial

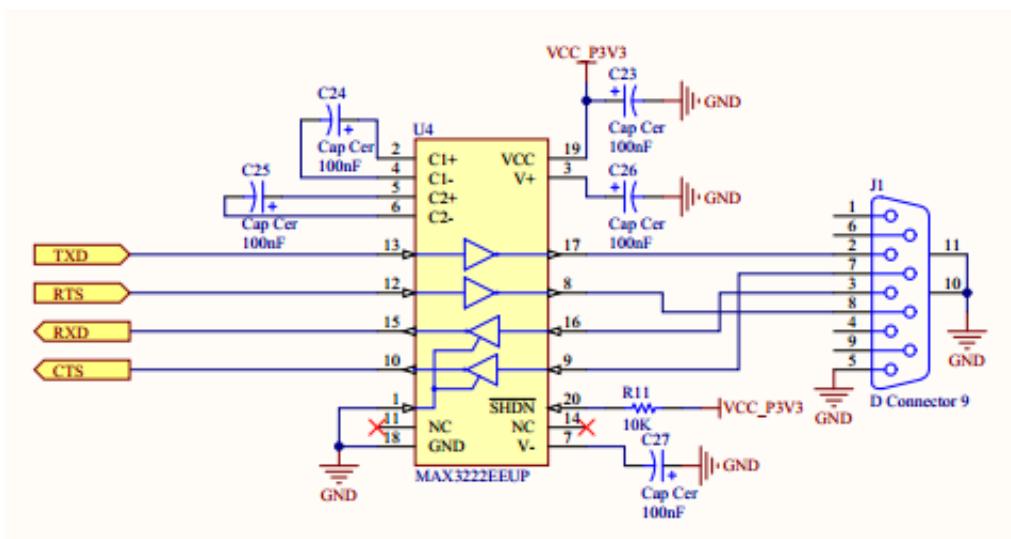


Fig. 2.27 - Conexiones RS232