

FINAL INFORMATICA II			Duración	10 de marzo de 2021	
			19:00 a 21:30		
Nombre y Apellido		Nº Legajo	Calificación	Docente Evaluador	
				Nombre	Firma

Como parte de un equipo de trabajo que esta a cargo de llevar a cabo el torneo internacional de Ta Te Ti, debe desarrollar la parte final del software para los tableros que muestran al publico en general como se esta desarrollando una determinada partida. A este dispositivo lo llamaremos TaTeTi-Display y está desarrollado a partir de un LPC 1769.

Diagrama de conexión: al µC solo se conectan dos elementos a saber:

- Recepción de la UART1 (solo la recepción, no se debe configurar el pin de transmisión para comunicación serie)
- Pantalla bicolor (rojo y azul), que se compone de un display matricial de 6x3 (son 3 filas para el rojo, 3 filas para el azul y 3 columnas). Dentro de los recursos disponibles ya cuenta con una serie de funciones para manejar esta pantalla.

Configuración de la UART1: Dado que existirán varios equipos distribuidos en el estadio, con condiciones de conectividad diversa, se definió almacenar en el registro GPREG0 del RTC, los siguientes datos:

bits 0 y 1 – Velocidad de la UART 1 – 0: 9600 bps / 1: 2400 bps / 2: 1200 bps / 3: 300bps

bits 2 al 17 – número de TaTeTi-Display compuesto por 4 nibbles decimales (0 a 9 libre de errores)

Si al iniciar la aplicación, el RTC no se encuentra habilitado (Registro CLKEN), significará que el TaTeTi-Display no está configurado, y se debe invocar a la función SetTaTeTiDisplay (), sin parámetros. Esta función, permite que un operador configure mediante un procedimiento tedioso el dispositivo. Una vez configurado, el operador reinicia el equipo. Si el RTC se encuentra habilitado, se debe continuar con la aplicación.

Conexión serie:

El Sistema Central que gestiona el torneo, del cual usted no debe ocuparse, envía tramas respecto a la información que se debe mostrar en la pantalla bicolor, la cual se recibirá a través de una comunicación serie.

La recepción vía la UART1 será a la velocidad configurada en el RTC, a 8,O,2 (8 bits de datos, paridad impar y 2 bits de stop).

Estas tramas están en formato binario y poseen el siguiente formato:

Byte de Inicio	Nro de TaTeTi-Display		Comando	Sub Comando	Control
0xFA	Nibbles superiores	Nibbles inferiores			

Byte de Inicio: Siempre es 0xFA. Este valor no estará nunca en otro campo de la trama

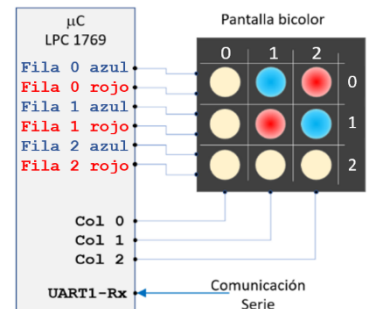
Nro de TaTeTi-Display: Si el número de display recibido, coincide con el valor configurado en el RTC, significa que la trama es para este equipo. Su valor está compuesto por 4 nibbles decimales (0 a 9) – *Orden de nibbles a criterio del desarrollador.*

Comando / Subcomando: Par de bytes que indican la acción a realizar. La siguiente tabla ilustra las opciones a considerar.

Comando	Sub Comando	Significado
0x02 o 0x04	0x84	Inicio de partida
0x02 o 0x04	0x81	Fin de partida – Ganó el Azul
0x02 o 0x04	0x82	Fin de partida – Ganó el Rojo
0x02 o 0x04	Fila/Columna/Color	Indica la fila/columna a encender en Rojo/Azul o apagar

El valor de comando, podrá ser 0x02 o bien 0x04. Cualquiera de estos dos valores debe ser tomado como válido.

Las reglas del torneo no contemplan empate.



Sub Comando: Fila/Columna/Color

7	6	5	4	3	2	1	0
0	0	SC_COLOR	SC_COLUMNA	SC_COLUMNA	SC_COLUMNA	SC_FILA	SC_FILA

SC_FILA: Los valores 0, 1 y 2 corresponden a las filas 0, 1 y 2 de la pantalla bicolor respectivamente.

SC_COLUMNA: Los valores 0, 1 y 2 corresponden a las columnas 0, 1 y 2 de la pantalla bicolor respectivamente.

SC_COLOR*: Corresponde al estado del led para dicha fila/columna de la pantalla bicolor –
0 apagar led / 1 encender led en rojo / 2 encender led en azul.

(*) – *Un led puede estar apagado, en rojo o en azul. Nunca en rojo y azul en forma simultánea. Si estando un Led en Rojo se recibe una señal que debe estar en Azul, debe apagar primero el rojo y encender luego el azul. Lo mismo a la inversa.*

Control: El Auto-XOR de los bytes correspondientes a la trama iniciando con el **byte de inicio**, hasta el de **control** inclusive debe dar siempre cero (0x00).

Cualquier trama que no corresponda a la placa, o no cumpla con los requisitos detallados, debe ser ignorada.

Para garantizar que un dato lleve en forma correcta, el sistema central puede enviar varias veces la misma trama en diferentes momentos.

Funcionamiento:

- Una vez configurada el TaTeTi Display, comienza a operar y mostrar las partidas hasta que el equipo es físicamente apagado.
- La pantalla inicia con todos sus leds apagados y queda a la espera de recibir una trama de **Inicio de partida**.
- A partir de esta trama ira reflejando las instrucciones de encendido según color y apagado de los leds de la pantalla bicolor, y los deberá mantener mientras dure el juego.
- Si durante una partida se recibe nuevamente la trama de **Inicio de partida**, debe ser ignorada (se debe asumir que es una trama repetida).
- Al recibir la trama **Fin de partida**, se dejará encendido el tablero durante 40 segundos, o bien hasta que se reciba una trama de **Inicio de partida** (lo que ocurra primero). Pasado los 40 segundos o recibida la trama de inicio de partido, se deben apagar todos los leds de la pantalla.
- Recibida la trama de **Fin de partida**, se ignorarán todas las tramas hasta que se reciba una trama de **Inicio de partida**.
- Si durante una partida no se recibe ninguna trama válida para la placa por un lapso de 10 minutos, se deben apagar todos los leds de la pantalla y quedar a la espera de un nuevo **Inicio de partida**.

Para realizar esta tarea, cuenta con los siguientes recursos disponibles para su uso (accesibles vía soporte.h).

- Función o macro de bajo nivel de la cátedra para configurar el pinsel.
- Función **InitPanta()** – que configura e inicializa los pines utilizados en la pantalla bicolor
- Función **InitSystick()** – que configura el temporizador Systick en modo interrupción con un periodo de 5ms
- Función **SetTaTeTiDisplay ()** – que habilita a un operador a configurar la placa
- Función **SetPanta (fila, columna, color)** – que permite configurar cualquier led de la pantalla bicolor. Sus valores son coherentes con los definidos en el protocolo de recepción vía UART.
- Función **RefreshPanta ()** – que se encarga de realizar el barrido de la matriz que conforma la pantalla bicolor, la cual debe invocarse en forma periódica (entre los 12 y 33 ms)
- Función **ClearPanta ()** – apaga todos los leds de la pantalla

Se solicita:

- Hacer las inicialización para la recepción de la UART1 x interrupciones (velocidad según RTC, 8,O,2)) y la declaración de los punteros para atacar a los registros CLKEN y GPREG0.
- Implementar las funciones de Base (a nivel Driver/Firmware/aplicación según corresponda) para recibir las tramas por UART1, validarlas y capturar los datos recibidos.
- Implementar el main, con una lógica basada en MdE para administrar la información recibida y mostrarla en pantalla. Considerando las temporizaciones, la interacción con el RTC y funcionamiento descripto.

Table 509. Clock Control Register (CCR - address 0x4002 4008) bit description

Bit	Symbol	Value	Description	Reset value
0	CLKEN		Clock Enable.	NC
		1	The time counters are enabled.	
		0	The time counters are disabled so that they may be initialized.	
1	CTCRST		CTC Reset.	0
		1	When one, the elements in the internal oscillator divider are reset, and remain reset until CCR[1] is changed to zero. This is the divider that generates the 1 Hz clock from the 32.768 kHz crystal. The state of the divider is not visible to software.	
		0	No effect.	
3:2	-		Internal test mode controls. These bits must be 0 for normal RTC operation.	NC
4	CCALEN		Calibration counter enable.	NC
		1	The calibration counter is disabled and reset to zero.	
		0	The calibration counter is enabled and counting, using the 1 Hz clock. When the calibration counter is equal to the value of the CALIBRATION register, the counter resets and repeats counting up to the value of the CALIBRATION register. See Section 27.6.4.2 and Section 27.6.5 .	
31:5	-		Reserved, user software should not write ones to reserved bits. The value read from a reserved bit is not defined.	NA

Table 520. General purpose registers 0 to 4 (GPREG0 to GPREG4 - addresses 0x4002 4044 to 0x4002 4054) bit description

Bit	Symbol	Description	Reset value
31:0	GP0 to GP4	General purpose storage.	N/A